

第二章

AT89C52单片机的 基本结构和工作原理



信息科学与工程学院自动化系



第二章AT89C52单片机的结构和工作原理

本章介绍AT89C52单片机的结构、工作原理及其组成部件和各部件的功能。

2.1 AT89C52单片机的特性

2.2 AT89C52单片机内部结构和功能

2.3 AT89C52单片机的引脚功能

2.4 AT89C52单片机的工作方式

2.5 AT89C52单片机的时序



2. 1 MCS-51系列单片机的特性

2.1.1 AT89C52 单片机的基本组成

2.1.2 MCS-51单片机的应用特性



2.1.1 AT89C52 单片机的基本组成

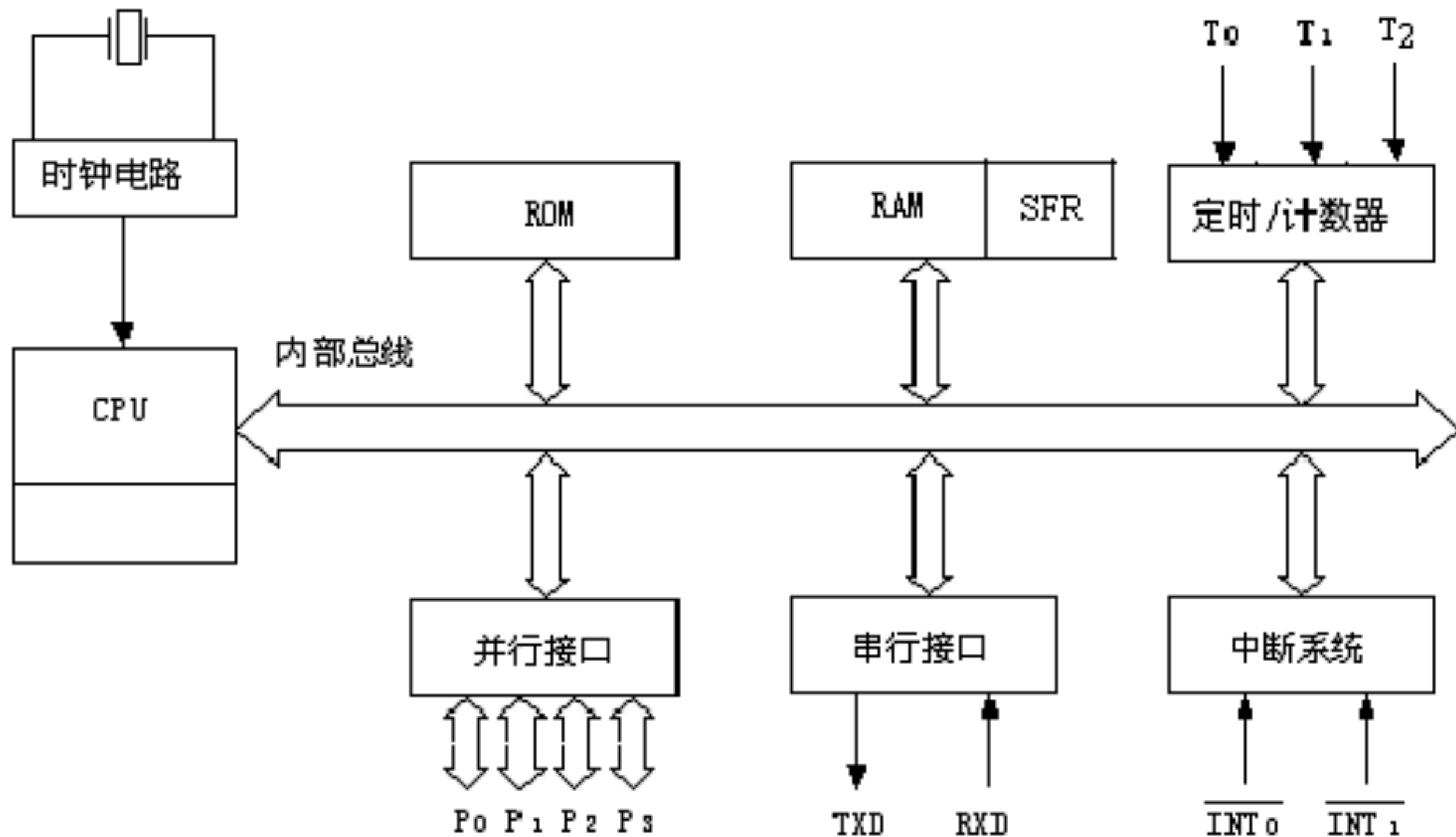


图2—1 AT89C52单片机的基本结构

MCS-51单片机芯片有许多种：

如8051、8031、8751、80C51、80C31等。

AT89C52与 MCS-51兼容，它由8个部件组成，

- 1、中央处理器 (CPU) 核心** **片内存储器**
- 2、时钟电路 24MHz**
- 3、程序存储器 (ROM/EPROM) 8KB**
- 4、数据存储器 (RAM) 256B+128B SFR**
- 5、并行I/O口 (P0~P3口) P0和P2兼作外总线**
- 6、串行口 全双工串行口** **片内I/O接口**
- 7、定时器/计数器 3个16位**
- 8、中断系统 6个中断源，高级和低级两级优先级别**

它们都是通过单一总线连接，并被集成在一块半导体芯片上，为单片微型计算机 (Single-Chip Microcomputer)



2. 1. 2 MCS-51单片机的应用特性

1. MCS-51单片机系列

两大系列：MCS-51子系列和MCS-52子系列。
其中51子系列是**基本型**，而52子系列属于**增强型**。

		片内ROM形式		
		无	ROM	EPROM
51子系统		8031	8051	8751
		80C31	80C51	87C51
		8032	8052	8752
52子系统		80C32	80C52	87C52

52子系列与51子系列相比，其功能增强的具体方面如下：

- 1. 片内RAM从128字节增加到256字节**
- 2. 片内ROM从4KB 增加到8KB**
- 3. 定时器/计数器从2个增加到3个**
- 4. 中断源从5个增加到6~7个**

2. 单片机芯片的半导体工艺

MCS-51系列单片机采用以下两种半导体工艺生产

① **HMOS（高密度短沟道MOS工艺）** 芯片型号中**不带有字母“C”**的，功耗较大。

① **CHMOS（互补金属氧化物的HMOS工艺）**
芯片型号中**凡带有字母“C”**的，
具有高速度、高密度、低功耗的特点

例如 8051的功耗为630mW，
80C51的功耗只有120mW。

在便携式、手提式或野外作业仪器设备或长期无人值守自动监测、监控的仪表上是非常有意义的。因此在这些产品中最好使用CHMOS型单片机芯片。

3. 片内ROM存储器的配置形式及应用环境

❓ MCS-51单片机内程序存储器的配置形式有三种：

掩模ROM型 （由厂家一次写入，成本低）

EPROM型 （由用户可反复写入，成本较高）

无ROM （需在片外扩展）

各有特点，也各有其适用场合，可根据需要进行选择

❓ 环境温度范围，划分为三个等级

民用级 $0^{\circ}\text{C} \sim +70^{\circ}\text{C}$

工业级 $-40^{\circ}\text{C} \sim +85^{\circ}\text{C}$

军用级 $-65^{\circ}\text{C} \sim +125^{\circ}\text{C}$

因此在使用中应注意根据现场温度选择芯片。



2. 2 **AT89C52**单片机内部结构和功能

2.2.1 中央处理器CPU

2.2.2 存储器结构

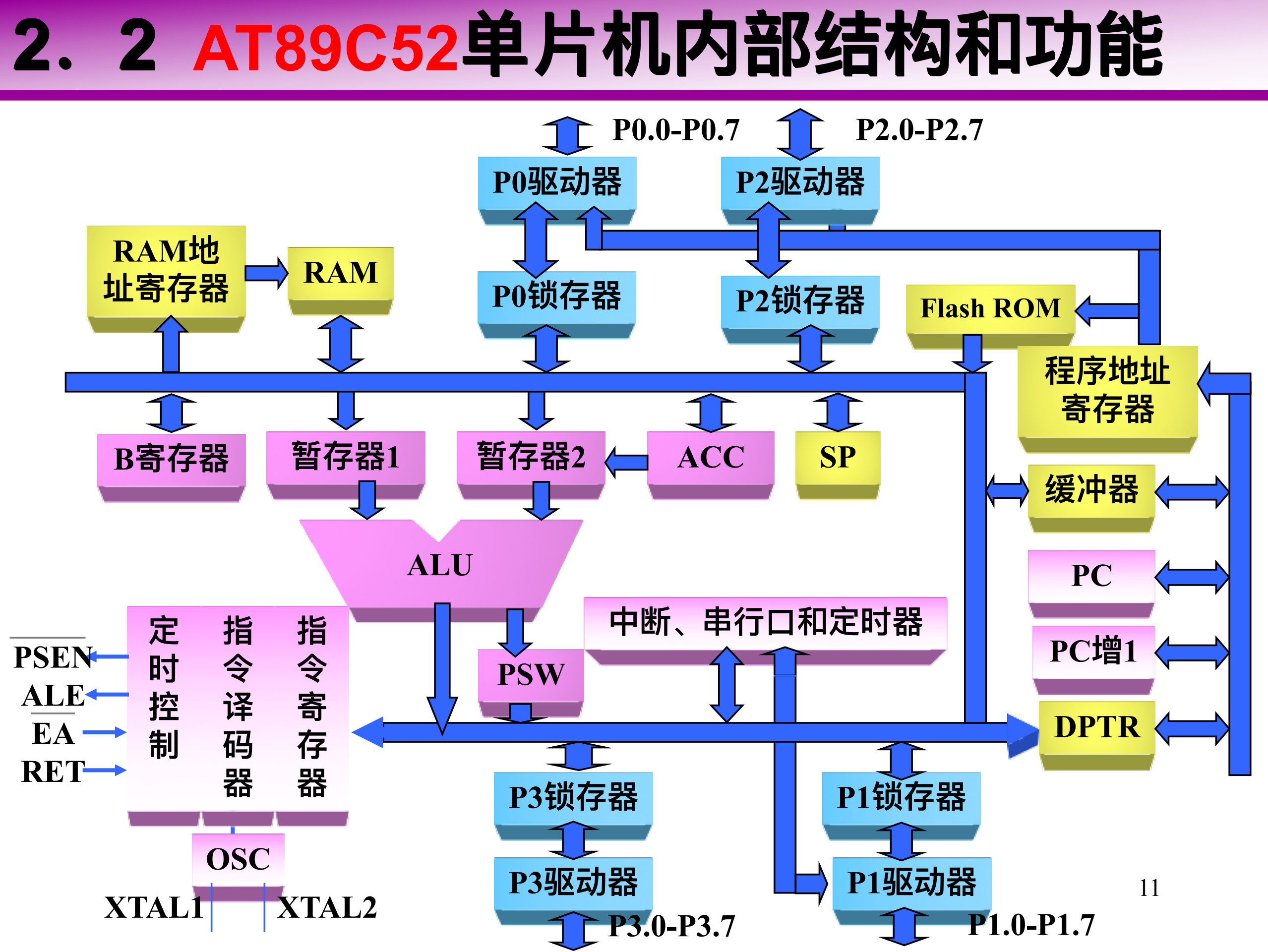
2.2.3 定时器/计数器 (T/C)

2.2.4 并行I/O接口

2.2.5 串行口

2.2.6 中断系统





2. 2. 1 中央处理器CPU

一、运算器

1. 算术逻辑单元 (ALU—Arithmetic Logic Unit)
2. 累加器 (ACC—Accumulator)
3. 寄存器 B
4. 程序状态字 (PSW—Program Status Word)
5. 布尔处理器

二、控制器

1. 程序计数器 (PC—Program Counter)
2. 指令译码器ID
3. 数据指针 (DPTR)
4. 堆栈指针(SP—Stack Pointer)



一、运算器

功能：运算部件

实现算术、逻辑运算、位变量处理、移位、数据传送

1. 算术逻辑单元 (**ALU**) **8位** 其累加器是ACC

二进制四则运算和布尔代数的逻辑运算

运算结果影响PSW的有关标志位

2. 累加器 (**ACC**) **8位** 存放操作数和中间结果

工作频繁，大多数操作均通过它进行

3. 寄存器**B** **8位** 乘法时用于存乘数/积的高8位

除法时用于存除数/余数

4. 程序状态字 (**PSW**) **8位** 特殊功能寄存器

5. 布尔处理器 **1位**

它以进位标志 (**Cy**) 作为累加位 进行位操作

程序状态字PSW各位标志的含义

PSW.7 PSW.6 PSW.5 PSW.4 PSW.3 PSW.2 PSW.1 PSW.0

CY	AC	F0	RS1	RS0	OV	-	P
-----------	-----------	-----------	------------	------------	-----------	----------	----------

CY (PSW.7) 进位标志位

AC (PSW.6) 辅助进位 (或称半进位) 标志

F0 (PSW.5) 用户标志位

RS1和RS0 (PSW.4, PSW.3) 工作寄存器组选择位

OV (PSW.2) 溢出标志位

PSW.1 未定义位

P (PSW.0) 奇偶标志位

C_y 是PSW中最常用的标志位。
由硬件或软件置位和清零。


 字节运算中(**ALU**):
它表示运算结果是否有进位 (或借位)。

$$C_y = SUB \oplus C_8$$

加法时($SUB=0$): 有进位 C_y 由硬件置“1” 即

$$C_y = 1;$$

无进位 C_y 被硬件清“0” 即 $C_y=0$ 。

减法时($SUB=1$): 有借位 C_y 由硬件置“1” 即 $C_y=1$;

无借位 C_y 被硬件清“0” 即 $C_y=0$ 。

 位操作 (**布尔操作**) 时, C_y 作为累加器使用, 其作用相当于字节操作的累加器ACC。

在指令中可作为转移的条件

Cy

J**C** rel ; cy=1转移
JN**C** rel ; cy=0 转移

位操作指令中做累加器

ANL **C**, bit
ORL **C**, bit
SETB **C**
CLR **C**
CPL **C**
MOV **C**, bit
MOV bit, **c**

ANL **C**, / bit
ORL **C**, / bit

C



AC (PSW.6) 辅助进位（或称半进位）标志。

当执行加减运算时，其运算结果产生低四位向高四位进位或借位时，AC由硬件置“1”；否则AC位被自动清“0”。

$$\text{AC} = \text{SUB} \oplus \text{C4}$$

一般在BCD码运算时，系统用于进行十进制调整。

RS1 和 RS0

工作寄存器组选择位

两位的值决定选择哪组寄存器作为当前寄存器组，可以通过软件改变RS1和RS0值的组合，切换当前选用的工作寄存器组。

RS1	RS0	寄存器组	片内RAM地址
0	0	第0组	00H~07H
0	1	第1组	08H~0FH
1	0	第2组	10H~17H
1	1	第3组	18H~1FH



OV (PSW.2) 溢出标志位

它反映运算结果是否溢出，溢出时则由硬件将OV 位置“1”；否则置“0”。只有在补码运算时起作用。

双进位位法判溢出：

$$\text{OV} = \text{C8} \oplus \text{C7}$$



溢出和进位是两种不同性质的概念。

溢出是指有正负号的两个数运算时，运算结果超出了累加器以补码所能表示一个有符号数的范围。

而进位则表示两数运算最高位（D7）相加（或相减）有无进位（或借位）。

因此使用时应加以注意。

F0

F0 (PSW.5) 用户标志位。

用户可根据自己的需要对F0位赋予一定的含义，由用户置位或复位，作为软件标志。

SETB F0 ; 置位

CLR F0 ; 复位

相当于高级语言中的逻辑变量



P (PSW.0) 奇偶标志位

P标志表明累加器ACC中1的个数的奇偶性。

在每条指令执行完后，单片机根据ACC的内容对P 位自动置位或复位。

若累加器ACC中有奇数个“1”，则P=1；

若累加器ACC中有偶数个“1”，则P=0。



二、控制器

控制器是用来统一指挥和控制计算机进行工作的部件。

从程序存储器中提取指令，送到指令寄存器，再进入指令译码器进行译码，并通过定时和控制电路在规定的时刻发出各种操作所需要的控制信号，使各部件协调工作，完成指令所规定的操作。

- 1. 程序计数器 (PC—Program Counter)**
- 2. 指令译码器ID**
- 3. 数据指针 (DPTR)**
- 4. 堆栈指针(SP——Stack Pointer)**

1. 程序计数器 (PC) 16位计数器 (重要)

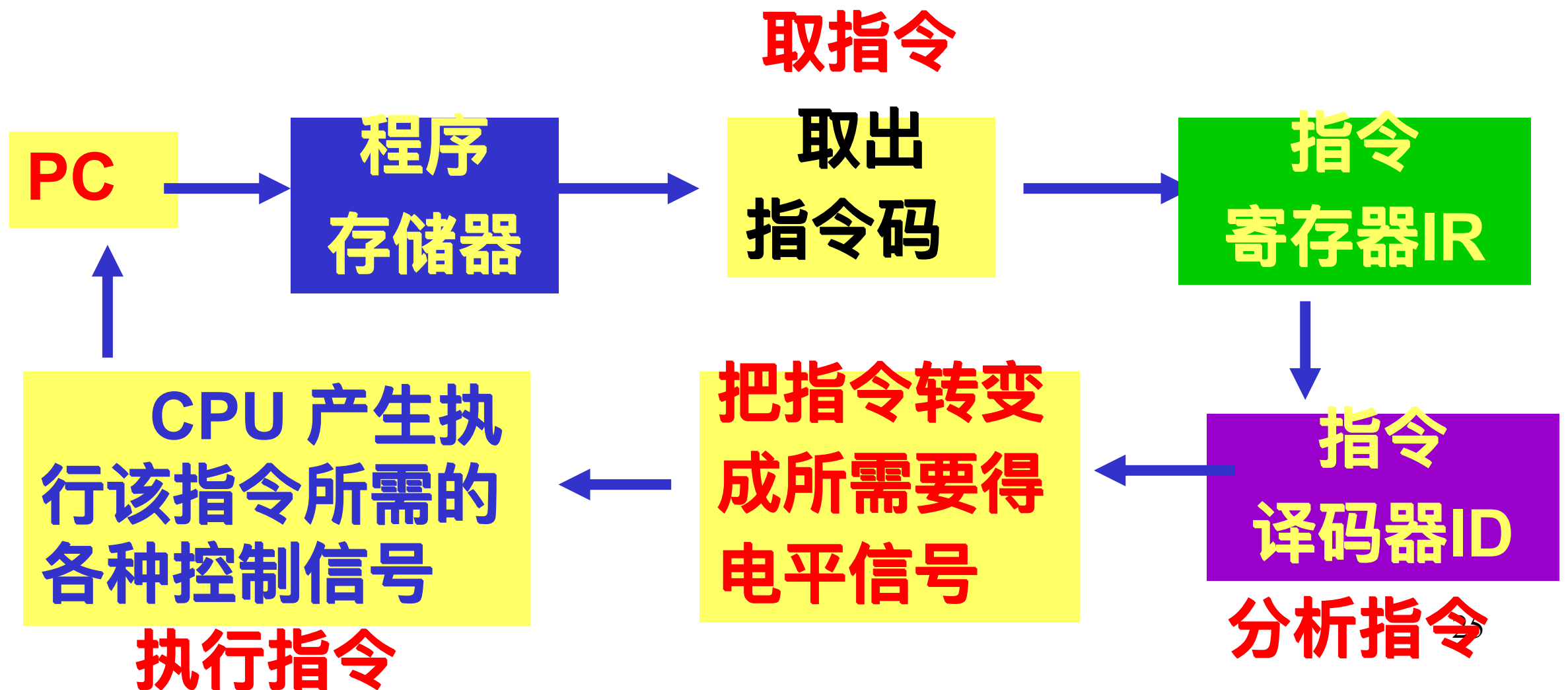
PC是程序的字节地址计数器，其内容是将要执行的下一条指令的地址，寻址范围达64KB。

PC 有自动加1功能，从而实现程序的顺序执行。可以通过转移、调用、返回等指令改变其内容，以实现程序的转移。

指令寄存器 (IR) —存放从PC中地址取出的指令。

2. 指令译码器ID 一对指令进行译码，产生控制信号，以执行指令规定的操作。

当指令取出经指令寄存器IR送至指令译码器ID时，ID对该指令进行译码，即把指令转变成所需的电平信号，CPU 根据ID输出的电平信号使定时控制电路定时地产生执行该指令所需的各种控制信号，以使计算机能正确执行程序所要求的各种操作。



3. 数据指针 (DPTR) 16bit

数据指针DPTR为16位寄存器。它的功能是存放16位的地址，作为访问外部程序存储器和外部数据存储器的地址。

编程时，DPTR既可按16位寄存器使用，也可以按两个8位寄存器分开使用。即：

DPH

DPTR的高8位

DPL

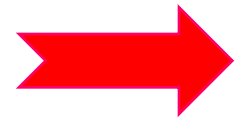
DPTR的低8位

4. 堆栈指针(SP)8 bit

SP的内容就是堆栈栈顶的存储单元地址。不论是数据进栈还是数据出栈，都是对堆栈的栈顶单元进行的，即对栈顶单元的写和读操作。



总结



2.2.2 存储器结构

2.2.2.1 程序存储器

2.2.2.2.片内数据存储器 (RAM)

2.2.2.3 片外数据存储器 (RAM/I/O)

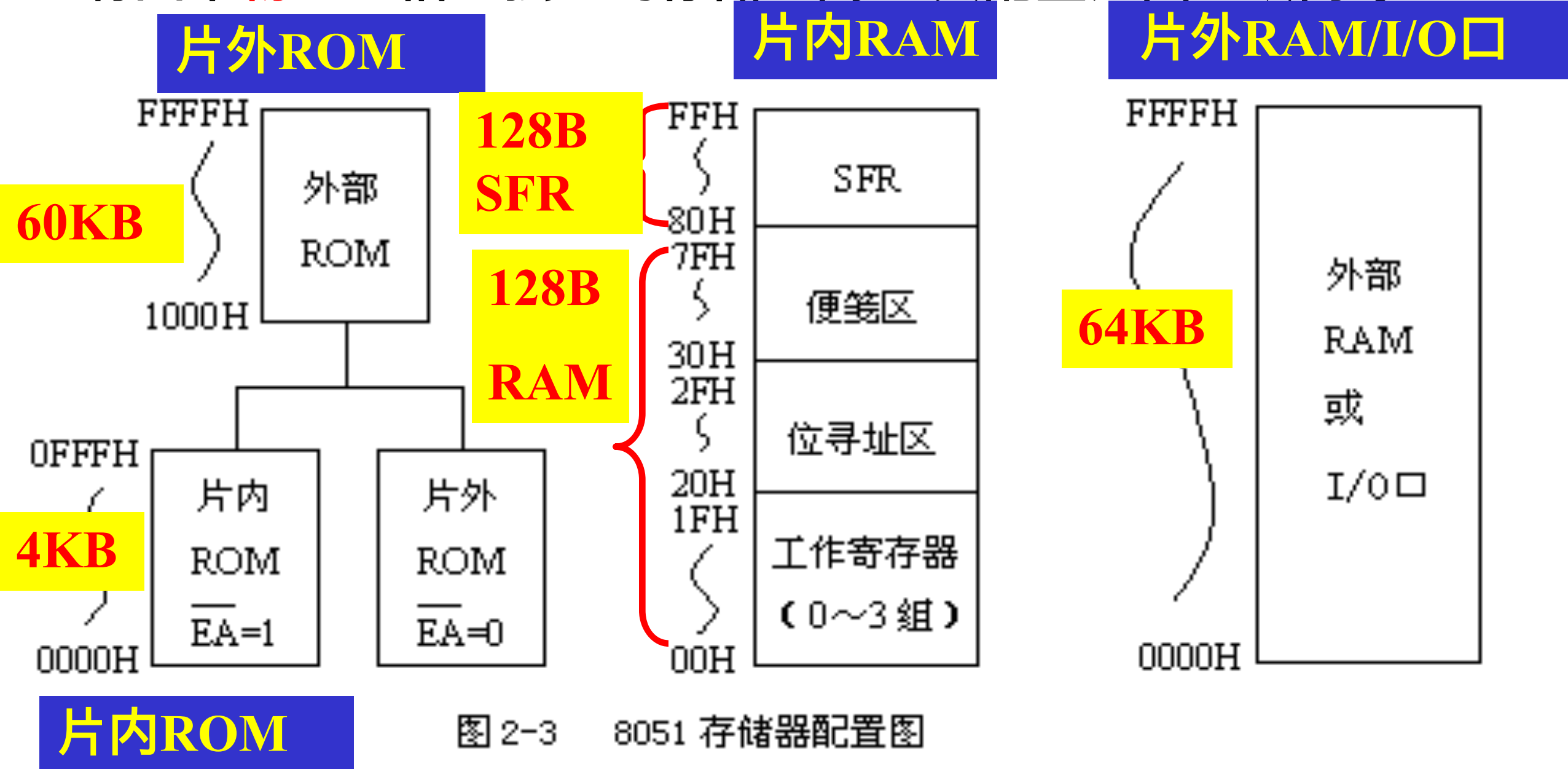


2.2.2 存储器结构

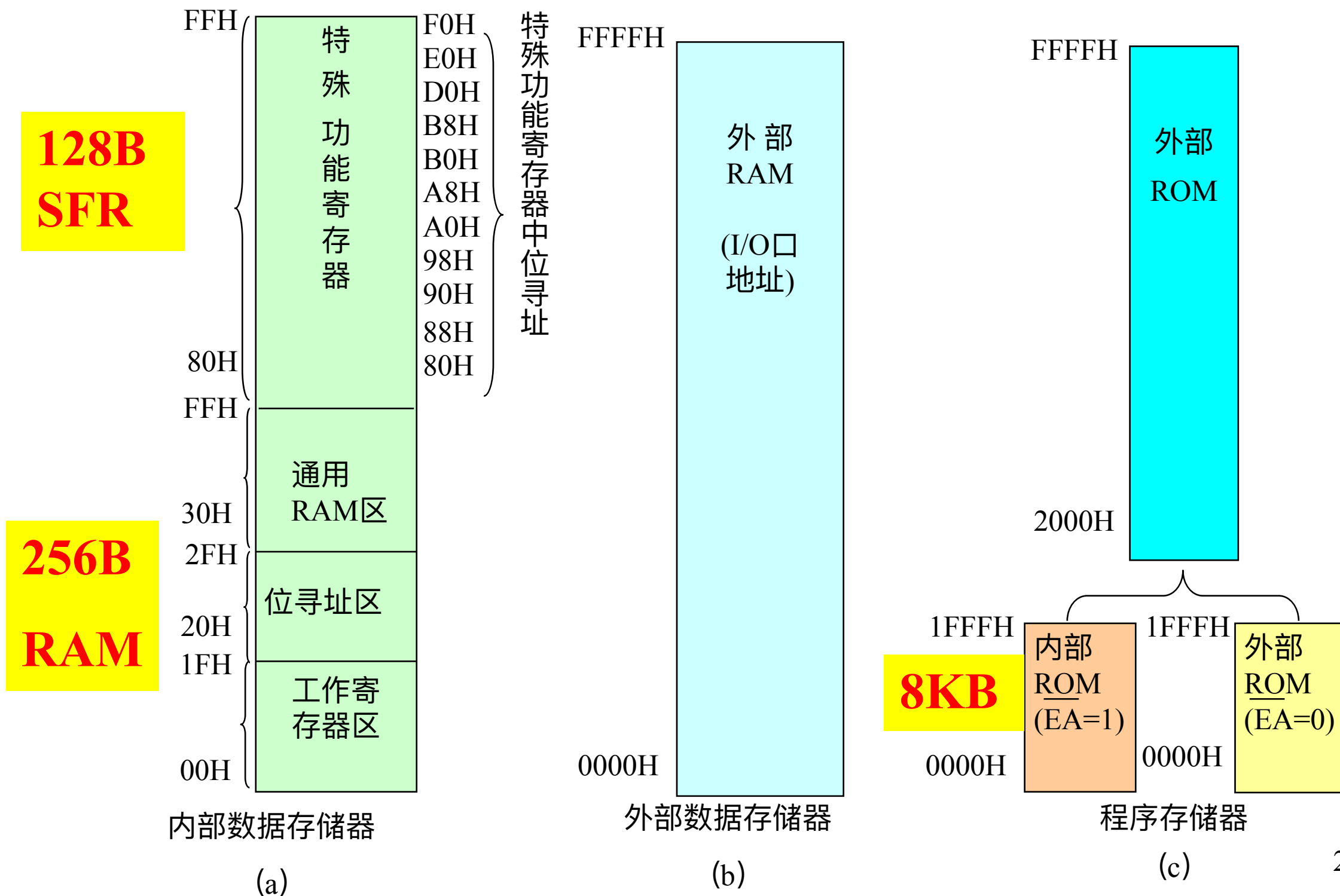


8051单片机在系统结构上采用了哈佛型，将程序和数据分别存放，其存储器在物理结构上分程序存储器（ROM）和数据存储器（RAM）。

有四个物理上相互独立的存储空间：其配置如图2-3所示。



AT89C52单片机存储器在物理结构上分程序存储器 (ROM) 和数据存储器 (RAM) 。



说明

从用户使用的角度上看，AT89C52存储空间分为三类：

- ❑ 片内、片外统一编址0000H~0FFFFH的64K字节的程序存储器地址空间；
- ❑ 256字节数据存储器地址空间，SFR占128个；
- ❑ 64K字节片外数据存储器/I/O口地址空间，地址也从0000H~0FFFFH。

上述三个空间地址是重叠的，即

- ❑ 程序存储器中片内外低8K字节地址重叠；
- ❑ 数据存储器与程序存储器64K地址全部重叠；
- ❑ 数据存储器中片内外低256个字节地址重叠。

虽然地址重叠，但由于采用了不同的操作指令及控制信号EA、PSEN的选择，因此不会产生混乱。



2.2.2.1 程序存储器



程序存储器用来存放程序和常数，分为片内和片外两部分，其中**AT89C52**内部有8kB的Flash ROM，地址范围是0000H-1FFFH，片外用16位地址线扩充64kB的ROM，两者统一编址。（从片内还是从片外取指取决于**EA**引脚。）

特殊单元：

0000H-0002H	（开机复位单元）	3个
0003H-000AH	（INT0中断地址区）	8个
000BH-0012H	（T/C0中断地址区）	8个
0013H-001AH	（INT1中断地址区）	8个
001BH-0022H	（T/C1中断地址区）	8个
0023H-002AH	（串行口中断地址区）	8个
002BH-0032H	（T/C2中断地址区）	8个

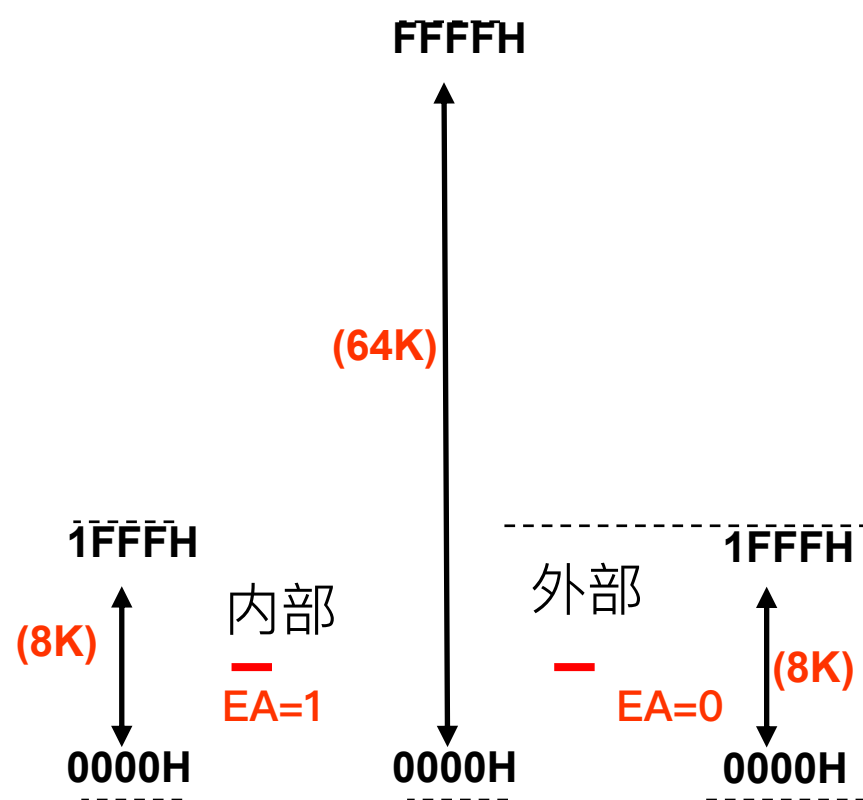
★ 当CPU的引脚 \overline{EA} 接高电平时，
PC在0000H~1FFFFH范围内，CPU从片内Flash ROM取指令；而当PC>1FFFFH后，则自动转向片外ROM去取指令。

★ 当引脚 \overline{EA} 接低电平时，片内ROM不起作用，CPU只能从片外ROM取指令，地址可以从0000H开始编址。

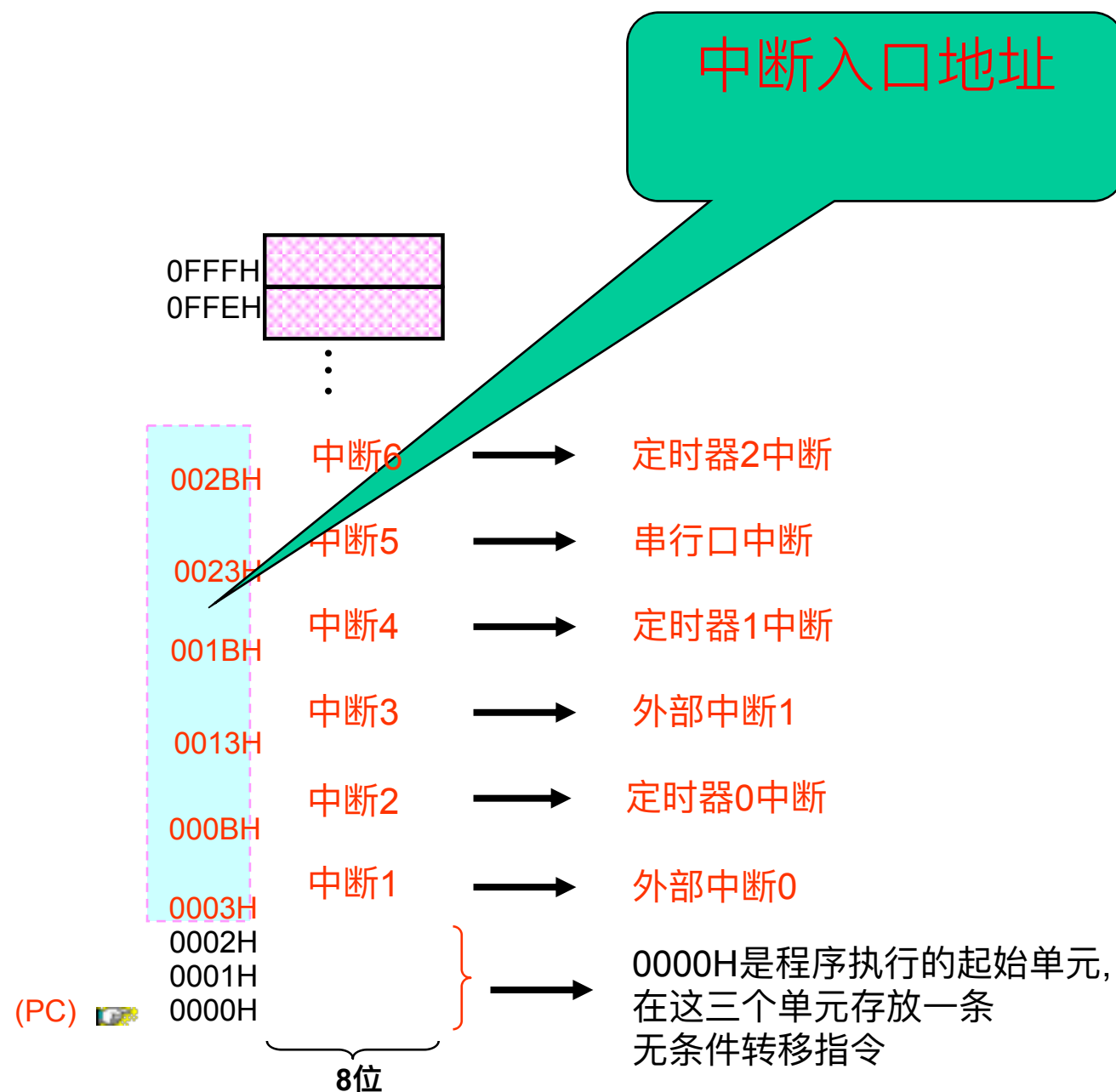
对于片内无ROM的 8031、8032单片机， \overline{EA} 应接地。以便从外部扩展EPROM中取指令。



(1)程序存储器



程序存储器

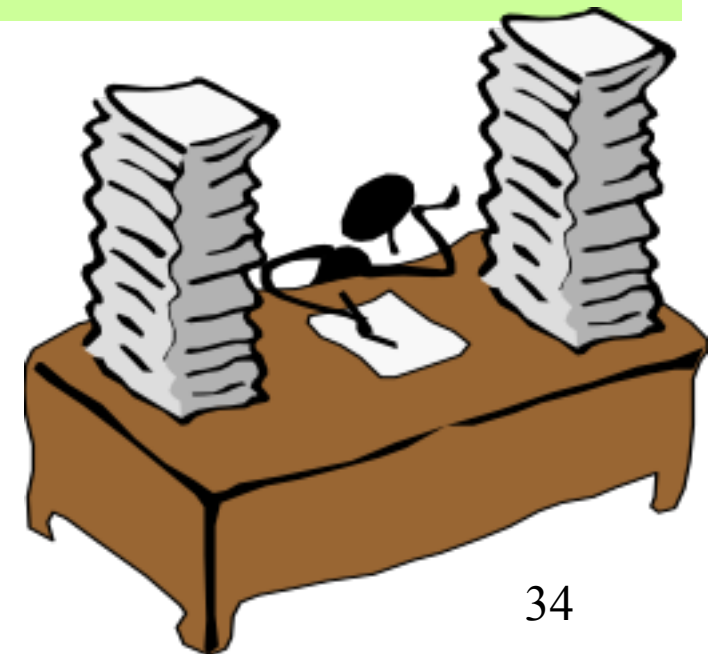


程序存储器资源分布

数据存储器

数据存储器用来存放运算的中间结果、标志位，及数据的暂存和缓冲等。分为**片内RAM**和**片外RAM**。51系列单片机内数据存储器最大可寻址256个单元，片外可寻址16位（64kB）的地址空间。片内数据存储器和片外数据存储器是单独编址的。

AT89C52单片机内数据存储器单元有256个，特殊寄存器有27个。



2.2.2.2.片内数据存储器 (RAM)

(共256单元)

FFH	用户 RAM 区 (堆栈、数据缓冲)
30H	
2FH	
20H	位寻址区 (位地址 00H~7FH)
1FH	
18H	
17H	第 3 组通用寄存器区
10H	
0FH	
08H	第 2 组通用寄存器区
07H	
00H	

(高 128 单元)

FFH	B	特殊功能寄存器区
F0H	ACC	
E0H	PSW	
D0H	IP	
B8H	P3	
B0H	IE	
A8H	P2	
A0H	SBUF	
99H	SCON	
98H	P1	
90H	TH1	SFR
8DH	TH0	
8CH	TL1	
8BH	TL0	
8AH	TMOD	
89H	TCON	
88H	PCON	
87H	DPH	
83H	DPL	
82H	SP	
81H	P0	
80H		

1. 256字节RAM

FFH

用户RAM区
(堆栈、数据缓冲)
(30H-FFH)

堆栈、数据缓冲用于存放用户数据和及做堆栈用。

位寻址区
(位地址00H-7FH)
(20H-2FH)

位寻址区可以直接对位进行寻址 (共16个单元, 128个位)

第3组通用寄存器
(18H-1FH)

第2组通用寄存器
(10H-17H)

第1组通用寄存器
(08H-0FH)

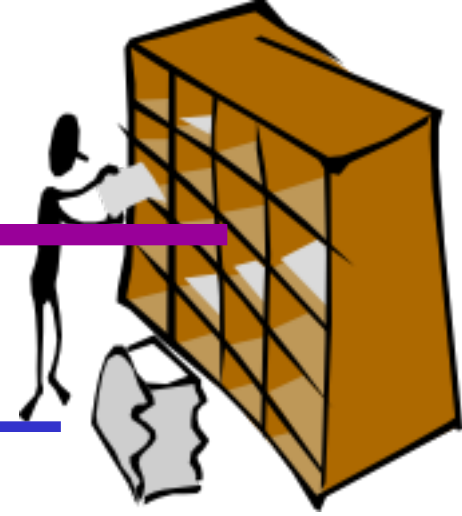
第0组通用寄存器
(00H-07H)

用于存放操作数及中间结果。由于它们的功能预先不作规定, 因此称为通用寄存器, 也叫**工作寄存器**。

任一时刻, CPU只能使用一组工作寄存器。(由PSW的RS0和RS1决定)

00H

内部RAM 的三个区域：



1)、工作寄存器 (00H—1FH)

RS1	RS0	寄存器组	片内RAM地址
0	0	第0组	00H~07H
0	1	第1组	08H~0FH
1	0	第2组	10H~17H
1	1	第3组	18H~1FH

R0~R7

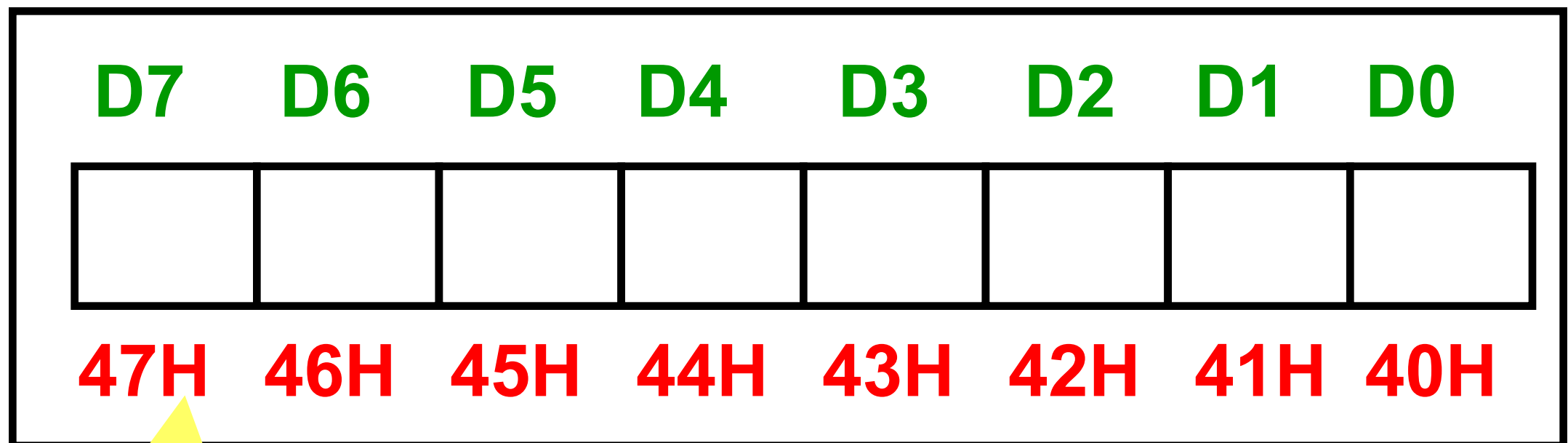
4个

2)、可位寻址区 (20H—2FH)

这16个单元（共计128位）的每一位都有一个8位表示的位地址，位寻址范围为00H~7FH，如图2-7所示。

位寻址区的每一个单元既可作为一般RAM单元使用，进行字节操作，也可以对单元中的每一位进行位操作。

MCS-51布尔处理器的存储空间就是指这个位寻址空间。



位地址

28H 字节地址

RAM位寻址区位地址表

单元地址	MSB ←-----位地址-----LSB-----→							
2FH	7F	7E	7D	7C	7B	7A	79	78
2EH	77	76	75	74	73	72	71	70
2DH	6F	6E	6D	6C	6B	6A	69	68
2CH	67	66	65	64	63	62	61	60
2BH	5F	5E	5D	5C	5B	5A	59	58
2AH	57	56	55	54	53	52	51	50
29H	4F	4E	4D	4C	4B	4A	49	48
28H	47	46	45	44	43	42	41	40
27H	3F	3E	3D	3C	3B	3A	39	38
26H	37	36	35	34	33	32	31	30
25H	2F	2E	2D	2C	2B	2A	29	28
24H	27	26	25	24	23	22	21	20
23H	1F	1E	1D	1C	1B	1A	19	18
22H	17	16	15	14	13	12	11	10
21H	0F	0E	0D	0C	0B	0A	09	08
20H	07	06	05	04	03	02	01	00

注意：一个单元地址对应应有8个位地址

MSB——Most Significant Bit (最高有效位)

LSB ——Least Significant Bit (最低有效位)

28H 字节地址

D7	D6	D5	D4	D3	D2	D1	D0
0	1	0	1	1	0	1	0
47H	46H	45H	44H	43H	42H	41H	40H

字节
操作

• • • MOV 28H,#56H

SETB 43H

CLR 42H

位操作

3)、用户RAM区 (30H~FFH)

30H~FFH是供用户使用的一般RAM区，也是数据缓冲区，共208个单元。对用户RAM区的使用没有任何规定或限制，一般用于存放用户数据及作堆栈区使用。

注意：对前128个单元进行字节寻址可用直接寻址、寄存器间接寻址方式；而对后128个单元的字寻址，只能用寄存器间接寻址方式。

2、高128字节特殊功能寄存器 SFR

Special Function Register

AT89C52片内高128字节，除程序计数器PC外，提供有**27个**特殊功能寄存器，又称为专用寄存器（SFR）。它们**离散地分布**在80H~0FFH RAM空间中（表2-4）。

(1) 特殊功能寄存器的字节寻址

用寄存器的名称、符号及单元地址进行字节寻址。

注意：只能用直接寻址。

(2) 特殊功能寄存器的位寻址

在27个特殊功能寄存器中，有11(51系列) \ 12(52系列)个寄存器具有位寻址，其地址分布见表2-4(P35)。表中列出的可位寻址的寄存器，它们的字节地址正好能被8整除，而且字节地址与该字节最低位的位地址相同。



TCON 88H

D7	D6	D5	D4	D3	D2	D1	D0
TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0
8FH	8EH	8DH	8CH	8BH	8AH	89H	88H

高128个单元

☆ 离散分布有27个特殊功能寄存器SFR。
☆ 11个可以进行位寻址。
(A,B,TCON,SCON,P0~P3,PSW,IE,IP)

☆ 特别提示：对SFR只能使用直接寻址方式，书写时可使用寄存器符号，也可用寄存器单元地址。

符号地址	位地址								字节地址
B	F7	F6	F5	F4	F3	F2	F1	F0	F0H
ACC	E7	E6	E5	E4	E3	E2	E1	E0	E0H
PSW	D7	D6	D5	D4	D3	D2	D1	D0	D0H
IP	-	-	-	BC	BB	BA	B9	B8	B8H
P3	B7	B6	B5	B4	B3	B2	B1	B0	B0H
IE	AF	-	-	AC	AB	AA	A9	A8	A8H
P2	A7	A6	A5	A4	A3	A2	A1	A0	A0H
SBUF									99H
SCON	9F	9E	9D	9C	9B	9A	99	98	98H
P1	97	96	95	94	93	92	91	90	90H
TH1									8DH
TH0									8CH
TL1									8BH
TL0									8AH
TMOD									89H
TCON	8F	8E	8D	8C	8B	8A	89	88	88H
PCON									87H
DPH									83H
DPL									82H
SP									81H
P0	87	86	85	84	83				80H

2.2.2.3 片外数据存储器 (RAM/I/O)

1、片外数据存储器，即片外RAM一般由静态RAM组成。AT89C52单片机访问外部数据存储器通过一个特殊寄存器——**DPTR寻址**。由于DPTR是16位，则**外部数据存储器可寻址的范围是64kB**。

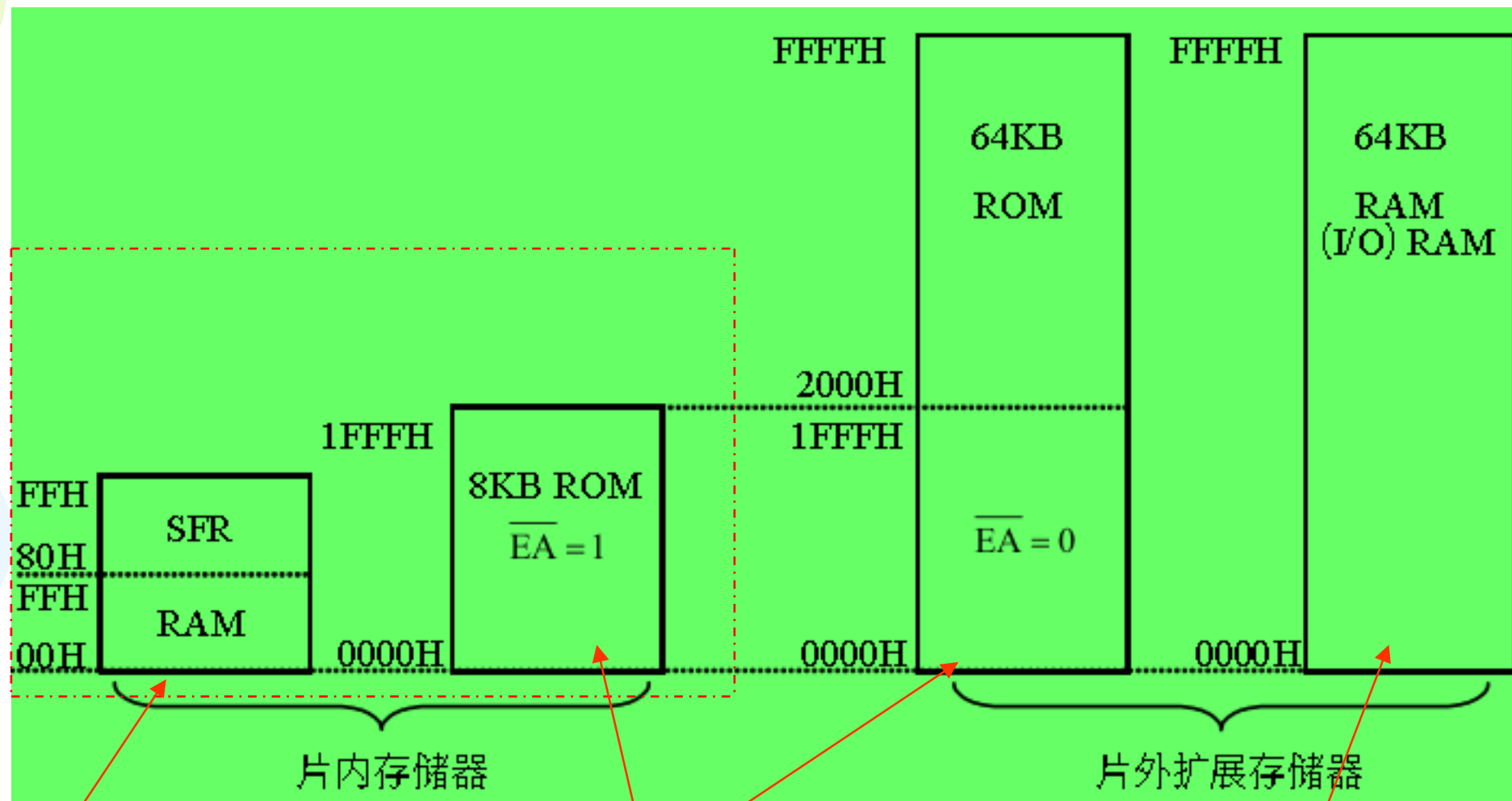
2、片外RAM地址范围为0000H~0FFFFH，其中在0000H~00FFH这段区间与片内数据存储器空间是**重叠**的，CPU使用**MOV指令和MOVX指令**加以区分。

3、若用户应用系统有扩展的I/O接口时，**数据区与扩展的I/O口统一编址**，所有的外围接口地址均占用片外RAM的地址单元，因此要合理地分配地址空间，保证译码的唯一性。

。



存储器的访问



MOV指令

MOVC指令

PSEN (-) 信号

MOVX指令

RD (-) WR (-)

2.2.2.4 堆栈及堆栈指针

堆栈是一种数据结构。只允许在其一端进行数据插入和数据删除操作的线性表。

数据写入堆栈称为入栈 (PUSH) 。数据从堆栈中读出称之出栈(POP)。

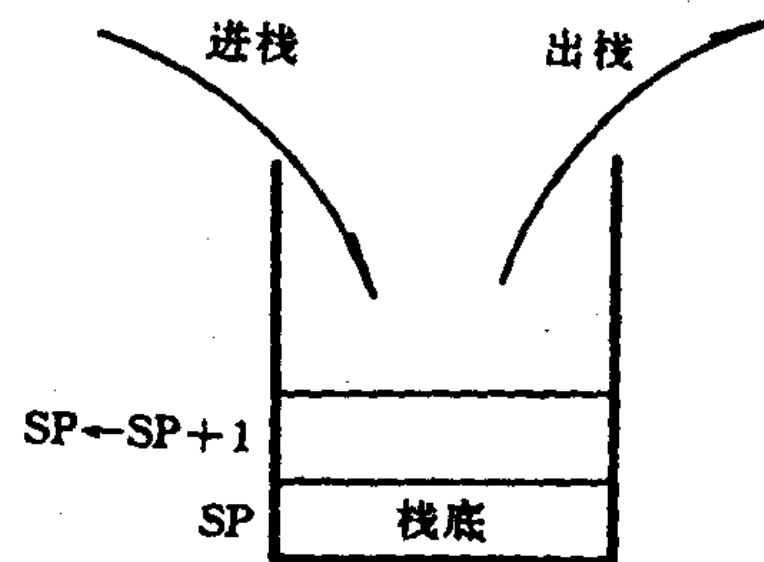
数据操作规则：

“后进先出” LIFO(Last-In First-Out)。即先入栈的数据由于存放在栈的底部，因此后出栈；而后入栈的数据存放在栈的顶部，因此先出栈。



MCS-51单片机的堆栈指针SP为8位。堆栈操作遵循“后进先出”的原则,堆栈区是向地址增大的方向生成的.

注意：SP初始化的值越小，堆栈的可用深度越深。



说明：系统复位后，SP的内容为07H，但由于堆栈最好在内部RAM的30H~7FH单元中开辟，所以在程序设计时应注意把SP值初始化为30H以后。

进栈操作：先SP加1，后写入数据

出栈操作：先读出数据，后SP减1

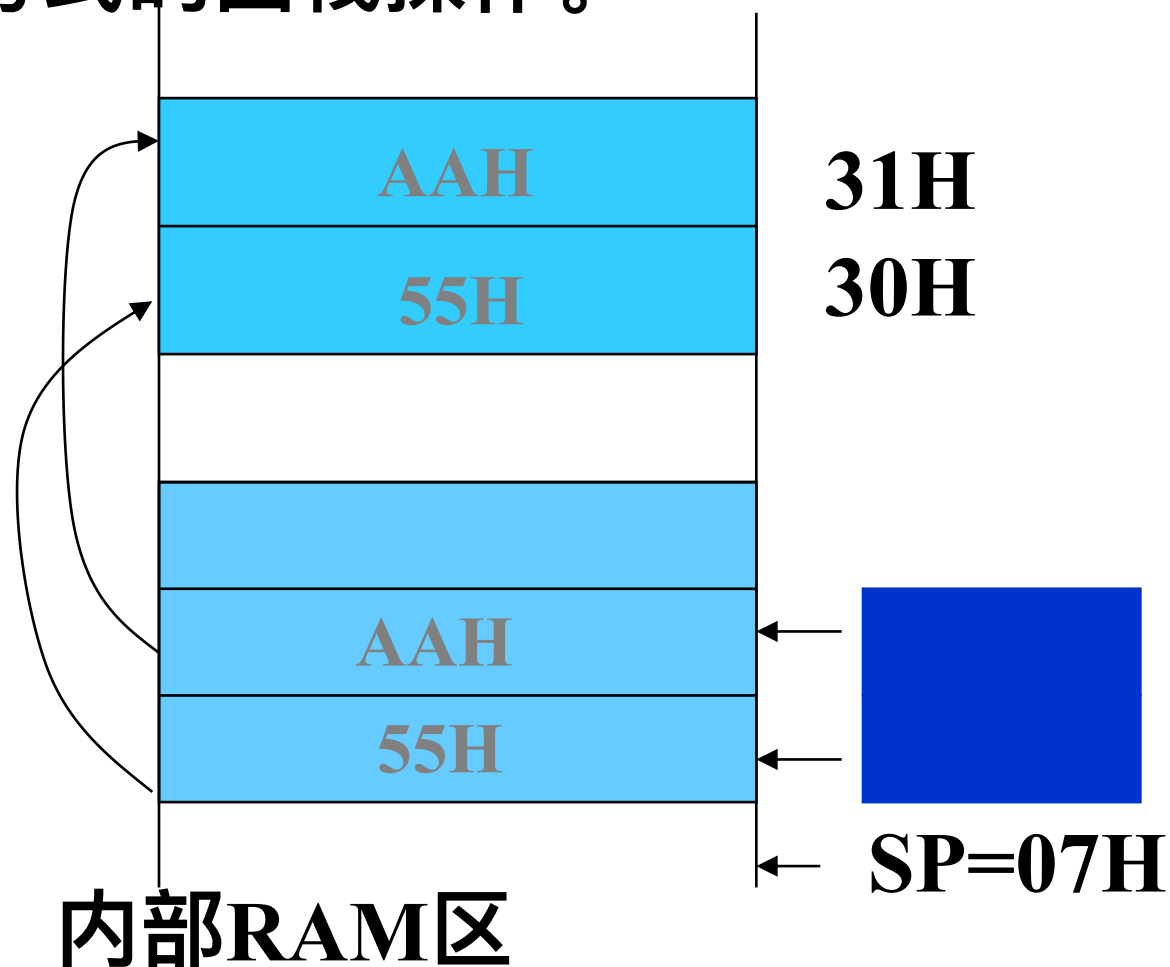
4、堆栈使用方式

堆栈的使用有两种方式。

自动方式：即在调用子程序或中断时，返回地址（断点）自动进栈。程序返回时，断点再自动弹回PC。

指令方式：即使用专用的堆栈操作指令，进行进出栈操作。其进栈指令为PUSH，出栈指令为POP。

例如现场保护就是指令方式的进栈操作；而现场恢复则是指令方式的出栈操作。



```
PUSH 30H;(30H)=55H
PUSH 31H;(31H)=0AAH
... ..
POP 31H
POP 30H
```

2.2.3 定时器/计数器(T/C)

AT89C52单片机内有3个16位的定时器/计数器：定时器/计数器0~2。分别由两个8位寄存器组成，即T0由TH0和TL0构成，T1由TH1和TL1构成。T2由TH2和TL2构成，存放定时或计数的初值。

定时器/计数器具有**定时和计数**的功能，共有4种工作方式。定时器/计数器2还具有其他功能。

工作方式0	13位计数器
工作方式1	16位计数器
工作方式2	自动重装8位计数器
工作方式3	T/C0分为两个8位计数器 T/C1是停止计数



2.2.4 并行I/O接口

AT89C52有4个8位的并行接口即P0-P3，共32根I/O线。它们都具有双向I/O功能，每一根I/O口线都能独立地用作输入或输出。这4个端口是单片机与外部设备进行信息（数据、地址、控制信号）交换的输入或输出通道。

每个I/O口由输出锁存器、输出驱动器和数据输入缓冲器组成。

(经常用于为**扩展外部存储器和I/O接口的外部总线**)

并行

P0

P1

P2

P3



2.2.5 串行口

★ 计算机与外界、计算机与计算机之间的信息交换称为通信，有串行通信和并行通信两种基本方式。

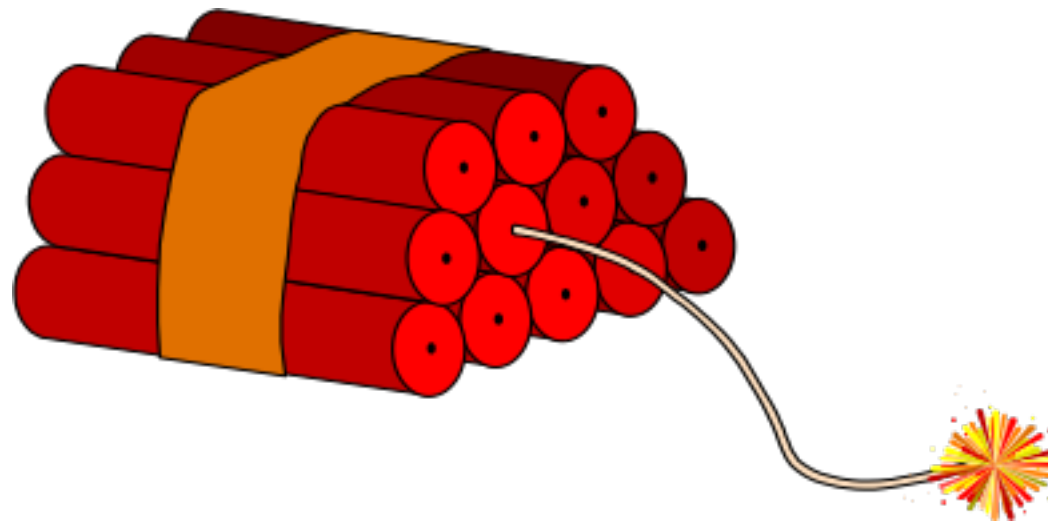
并行通信是数据的各位同时传送，而串行通信是数据的各位按顺序一位一位地传送。

MCS-51系列单片机内部有一个可编程的全双工的串行接口。由串行数据缓冲寄存器、控制寄存器、电源控制和串行口波特率的倍增控制。



2.2.6 中断系统

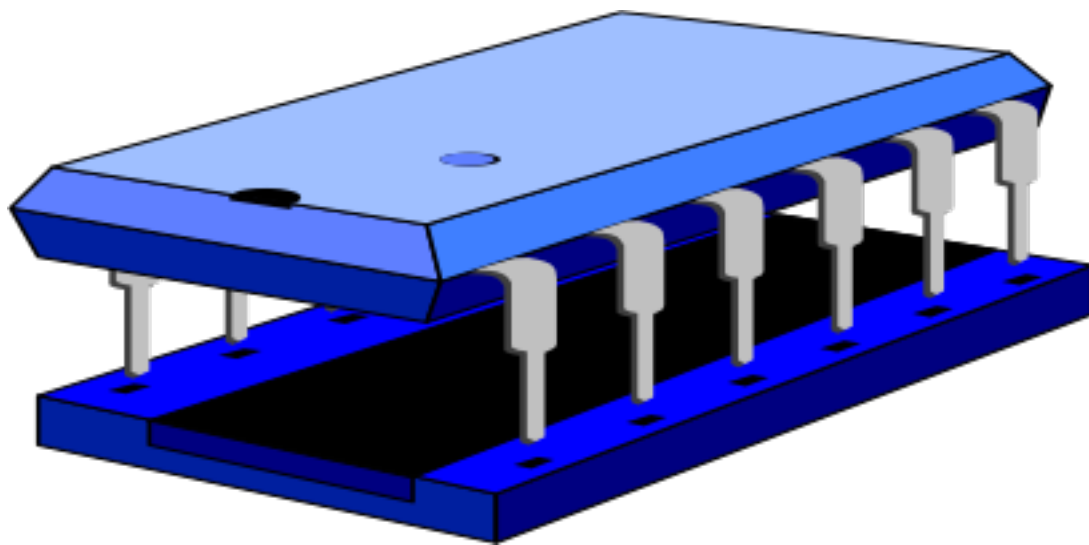
AT89C52单片机有**6**个中断源，分高级和低级**两个优先级**。它可以接受外部中断申请、定时器/计数器申请和串行口申请。常用于实时控制、故障自动处理、计算机与外设间传送数据及人机对话等。



2.3 AT89C52单片机的引脚功能

AT89C52单片机芯片有**40个引脚**，HMOS工艺制造的芯片采用**双列直插式封装（DIP）**。

本节主要介绍**引脚功能**和**引脚功能的复用**。

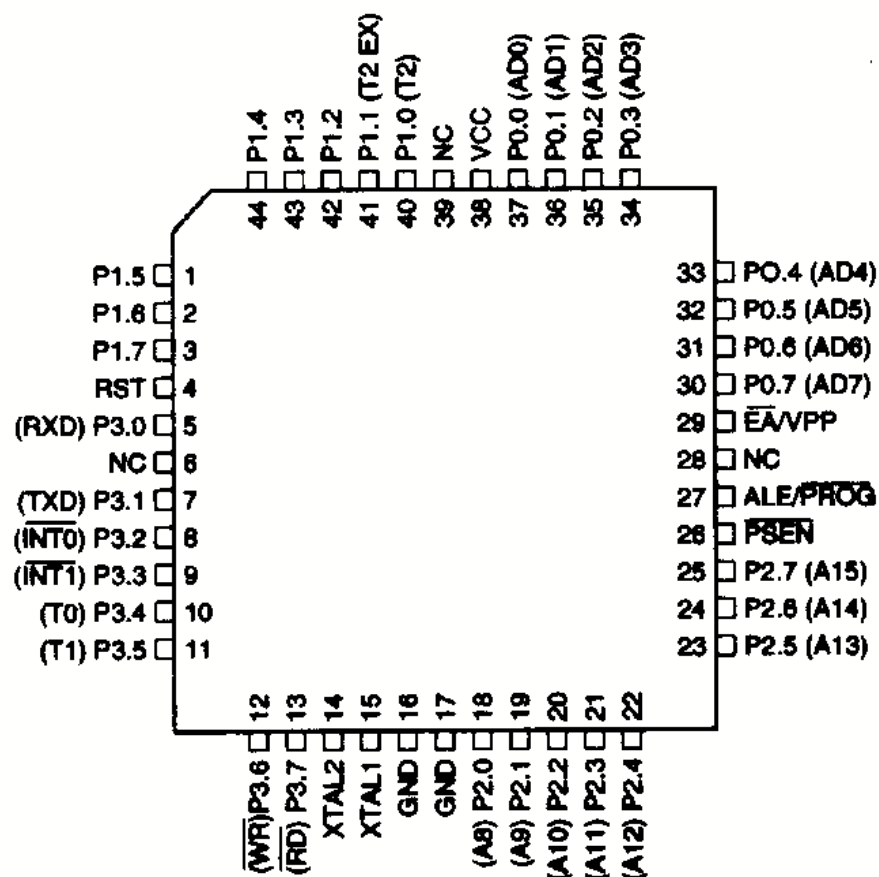


P1.0	1	40	V _{CC}
P1.1	2	39	P0.0
P1.2	3	38	P0.1
P1.3	4	37	P0.2
P1.4	5	36	P0.3
P1.5	6	35	P0.4
P1.6	7	34	P0.5
P1.7	8	33	P0.6
RST/V _{PP}	9	32	P0.7
RxD/P3.0	10	31	EA/V _{PP}
TxD/P3.1	11	30	ALE/PROG
INT0/P3.2	12	29	PSEN
INT1/P3.3	13	28	P2.7
T0/P3.4	14	27	P2.6
T1/P3.5	15	26	P2.5
WR/P3.6	16	25	P2.4
RD/P3.7	17	24	P2.3
XTAL2	18	23	P2.2
XTAL1	19	22	P2.1
V _{SS}	20	21	P2.0

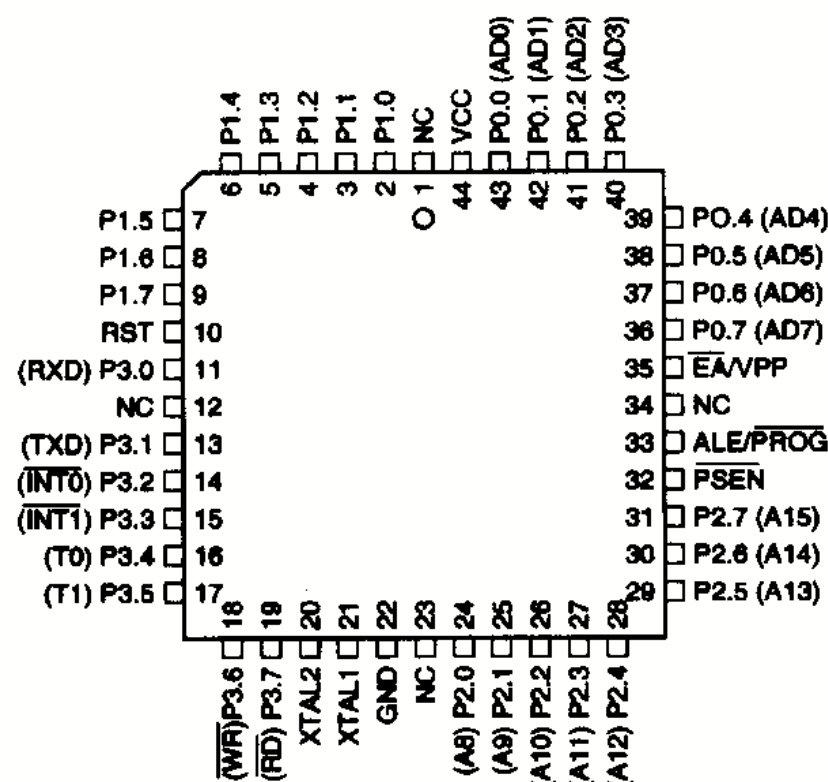
图 2-6 单片机芯片引脚

AT89C52单片机提供有PDIP、PQFP/TQFP以及PLCC等3种封装形式。

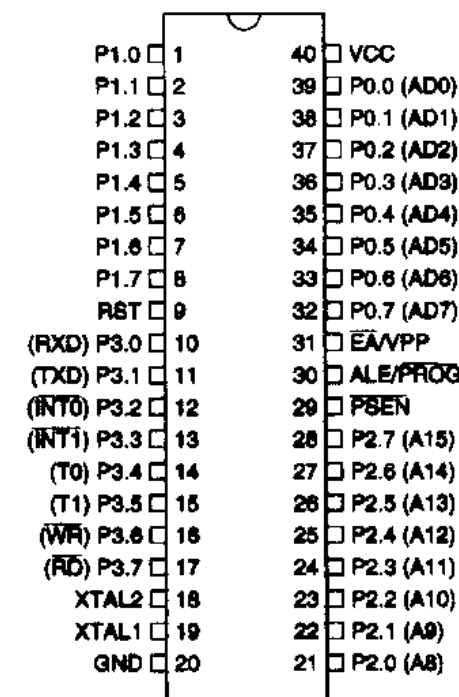
PQFP/TQFP

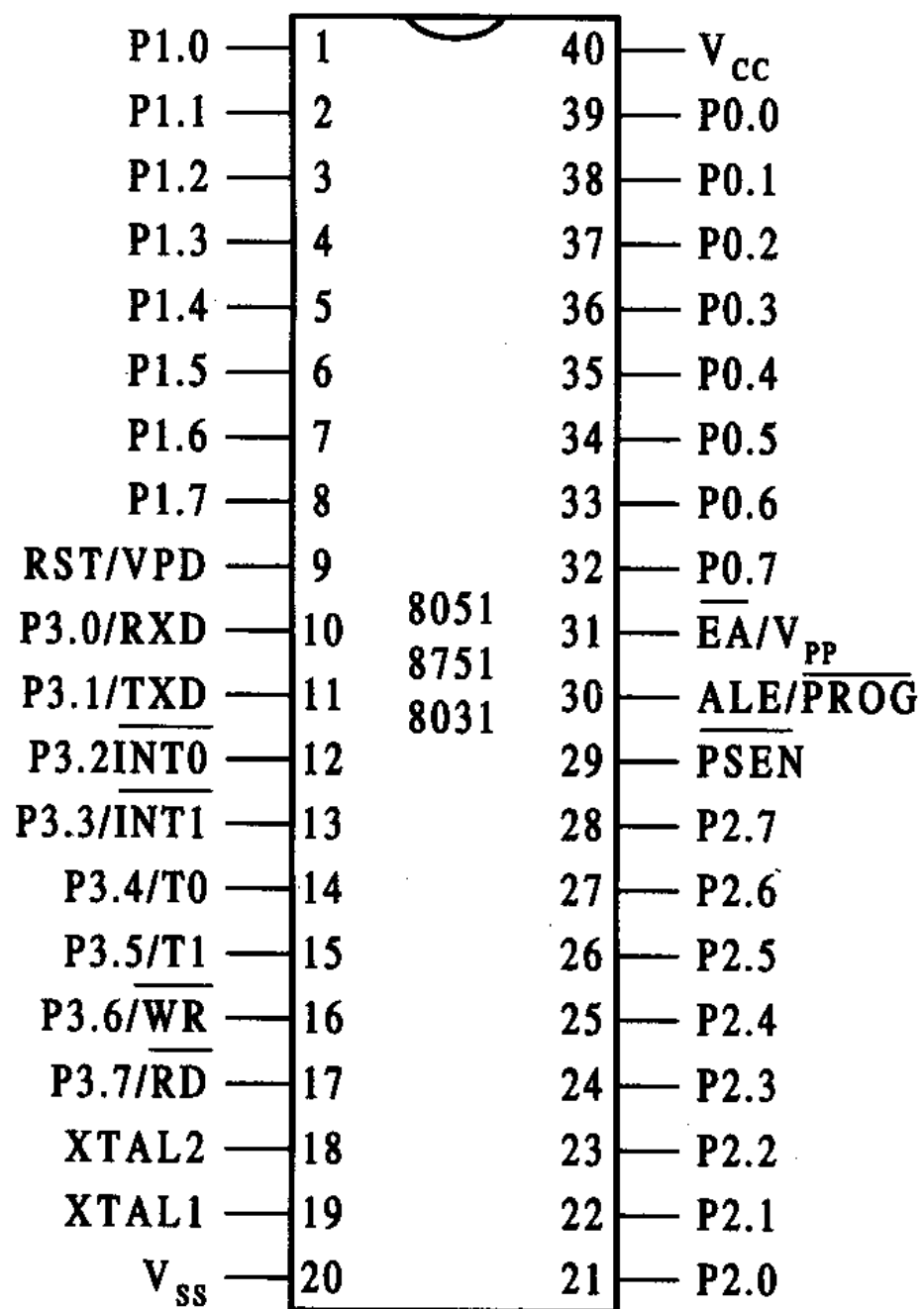


PLCC

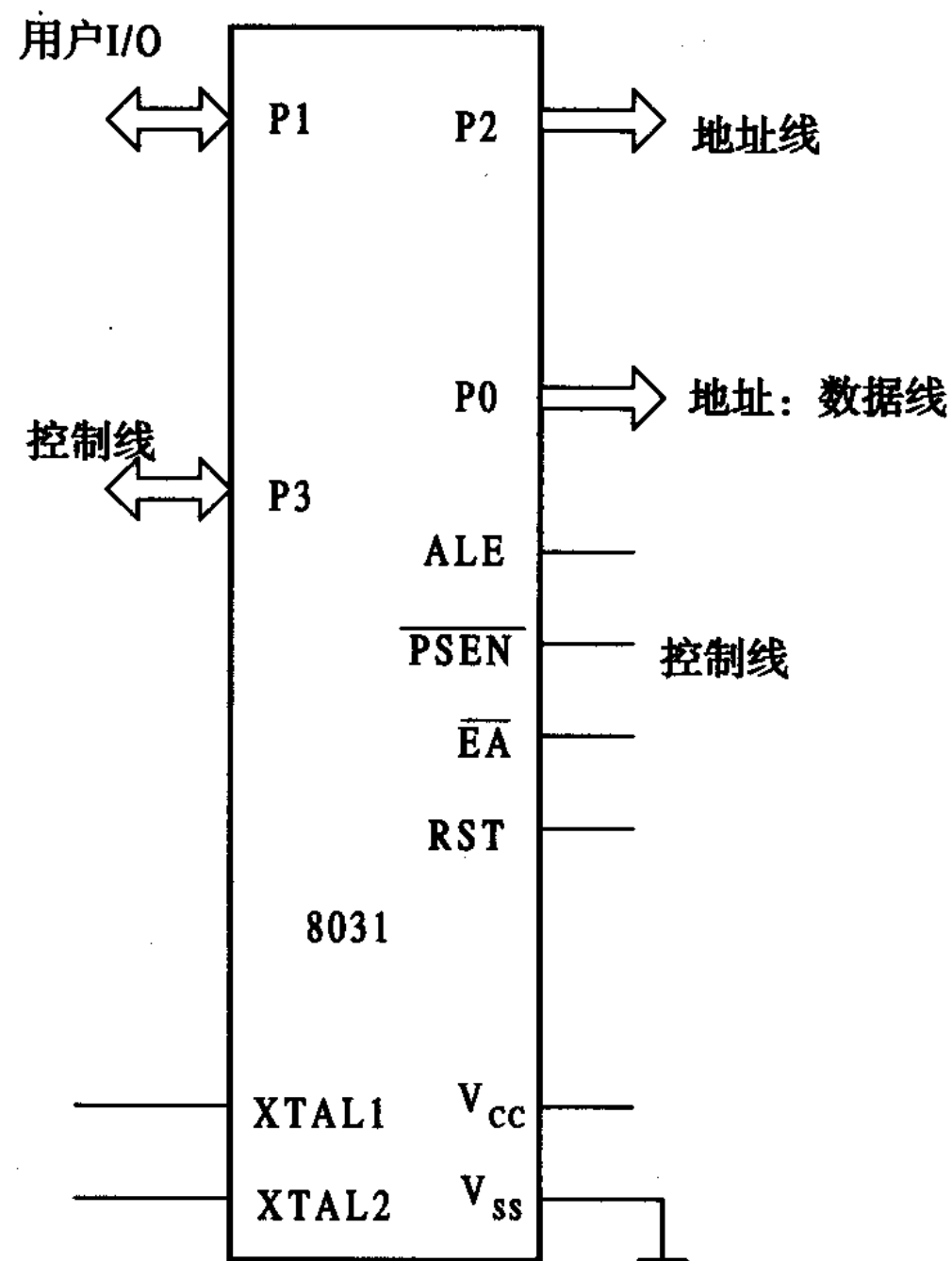


PDIP

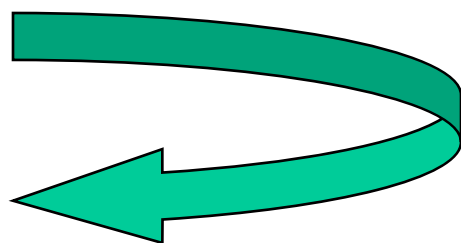




(a)



(b)



2.3.1 引脚信号功能介绍

1、电源引脚Vss和Vcc

Vss为电压接地端，Vcc为+5V电源端。

2、时钟电路引脚XTAL1和XTAL2

XTAL1和XTAL2是外接晶体引线端。当芯片使用内部时钟时，用于外接石英晶体和电容；当用外部时钟时，用于接外部时钟脉冲信号。

3、控制信号引脚的具体功能

ALE 地址锁存控制信号。

PSEN 片外程序存储器选通信号，低电平有效。

EA 访问外部程序存储器的控制信号，低电平有效

RST 复位信号，高电平有效。

复位 在RST端加入“1”，且维持两个机器周期（24个振荡周期），则CPU复位。复位时 $PC=0000H$ 。

4、I/O（输入/输出）端口（Port）P0、P1、P2、P3

P0口是一个漏级开路的8位双向I/O口。在访问外存储器时，P0分时提供低8位地址线和8位双向数据线。

当不接外存储器或不扩展I/O口时，P0口可作为一个通用输入输出接口。

P1口是一个带内部上拉电阻的准双向口。P1口只能做通用输入输出口。

P2口是一个带内部上拉电阻的准双向口。在访问外部存储器时输出高8位地址。

P3口为双功能口，除了作为一般的准双向通用接口外，每个引脚还有特殊的功能。



2.3.2 引脚信号的第二功能

1、P3口线的第二功能

P3.0	RxD	串行数据接收
P3.1	TxD	串行数据发送
P3.2	<u>INT0</u>	外部中断0申请
P3.3	<u>INT1</u>	外部中断1申请
P3.4	T0	定时器/计数器0计数输入
P3.5	T1	定时器/计数器1计数输入
P3.6	<u>WR</u>	外部RAM写选通
P3.7	RD	外部RAM读选通



2、EPROM存储器程序固化所需要的信号。

有内部EPROM的单片机芯片，为写入程序需要提供专门的编程脉冲和编程电源。这些信号由引脚第二功能提供，即：

编程脉冲 30脚 ($\overline{\text{ALE/PROG}}$)

编程电压21V 31脚 ($\overline{\text{EA/Vpp}}$)

3、备用电源

MCS-51系列单片机的备用电源是9脚 (RST/Vpd) 引入的。当主电源Vcc发生故障时，备用电源经此端向内部RAM提供电压，以保护内部RAM中的信息不被丢失。



2.4 AT89C52单片机的工作方式

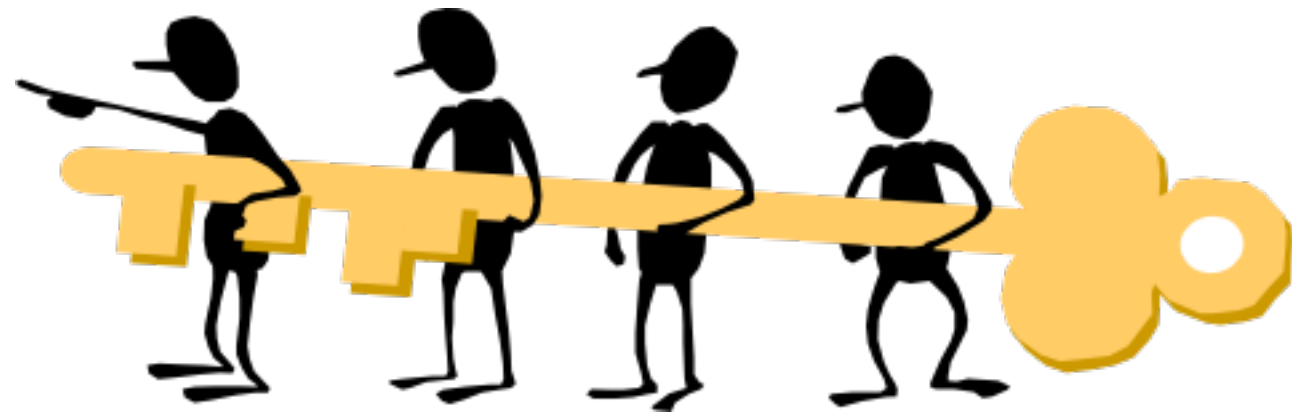
AT89C52单片机的工作方式有

复位方式

单步执行方式

程序执行方式

掉电和低功耗方式



2.4.1 复位方式

1、单片机的初始化操作——复位

单片机复位后，程序计数器PC和特殊功能寄存器的状态（见表2-5），**SP=07H，P0-P3的引脚均为高电平**等。

复位后，PC初始化为0000H，使单片机从0000H开始执行程序。复位后不影响片内RAM。

2、复位信号

RST引脚是复位信号的输入端，复位信号为高电平有效。当高电平持续24个震荡脉冲周期（两个时钟周期）以上时，单片机完成复位。

3、复位方式

复位分为按键手动复位和上电自动复位。

复位后各SFR的初始状态——重要

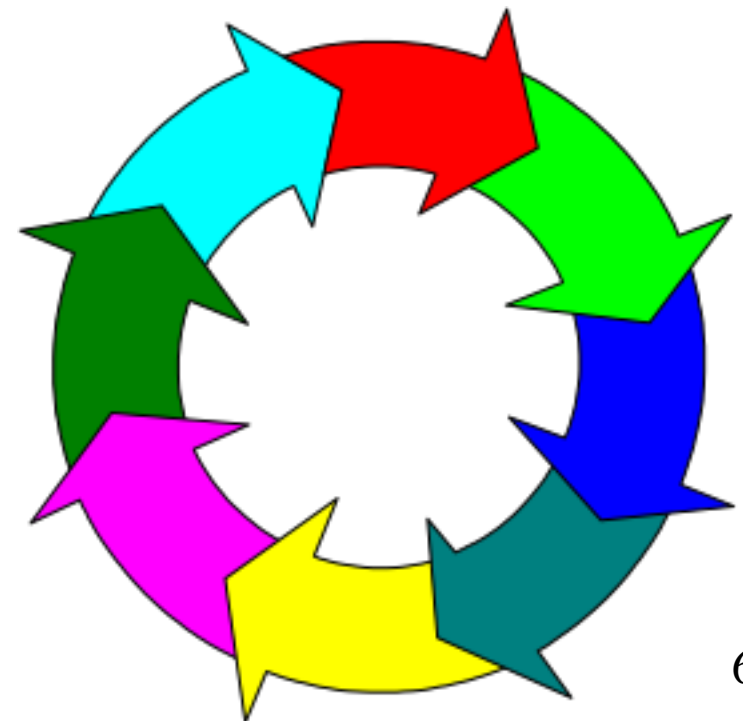


寄存器	内容	寄存器	内容
PC	0000H	TMOD	00H
ACC	00H	TCON	00H
B	00H	TL0	00H
PSW	00H	TH0	00H
SP	07H	TL1	00H
DPTR	0000H	TH1	00H
P0~P3	FFH	SCON	00H
IP	XX000000B	SBUF	不定
IE	0X000000B	PCON	0XX00000B

2.4.2 单步执行方式

单步执行就是通过外来脉冲控制程序的执行，使之达到来一个脉冲就执行一条指令的目的。

而外来脉冲是通过按键产生的，因此单步执行实际上就是按一次键执行一条指令。



2.4.3 程序执行方式

程序执行方式是单片机的基本工作方式。
由于复位后PC=0000H，因此程序总是从地址0000H开始。

如果程序的实际入口地址不在0000H，
放一条无条件转移指令。



2.4.4 掉电和低功耗(见书上)

Welcome 2. 5 AT89C52单片机的时序

单片机在执行指令时，通常将一条指令分解为若干基本的微操作，这些微操作所对应的脉冲信号在时间上的先后次序称为单片机的时序。

2. 5. 1 片内振荡器结构和时钟电路

在通常应用情况下，AT89C52使用谐振频率为0~24MHz的石英晶体，可采用12MHz。具体电路见图2-13。

2. 5. 2. CPU时序

时序：就是CPU在执行指令时所需控制信号在时间上的先后顺序。

CPU的实质是一个复杂的同步时序电路，该电路是在时钟脉冲推动下工作的。包括取指令、分析指令和执行指令的过程。

CPU总是按照一定的时钟节拍与时序工作。

一、时序定时单位

MCS- 51时序的定时单位共有4个，从小到大依次是：节拍、状态、机器周期和指令周期。下面分别加以说明。

1、节拍与状态

振荡脉冲的周期定义为节拍（用“P”表示），或称为振荡周期。

两个节拍定义为状态（用“S”表示），或称为时钟周期。

其前半周期对应的节拍叫节拍1(P1)，后半周期对应的节拍叫节拍2(P2)。

2、机器周期

6个状态为一个机器周期，并依次表示为S1~S6。由于一个状态又包括两个节拍，因此一个机器周期总共有12个节拍，分别记作S1P1、S1P2、.....、S6P2。

3、指令周期

执行一条指令所需要的时间称之为指令周期。MCS- 51的指令周期根据指令的不同，可包含有1、2或4个机器周期。

(1) 振荡周期（节拍）：

是指为单片机提供时钟脉冲信号的振荡源的周期。是时序中最小的时间单位，由单片机振荡电路OSC产生。振荡周期 $T_{osc}=1/f_{osc}$ 。

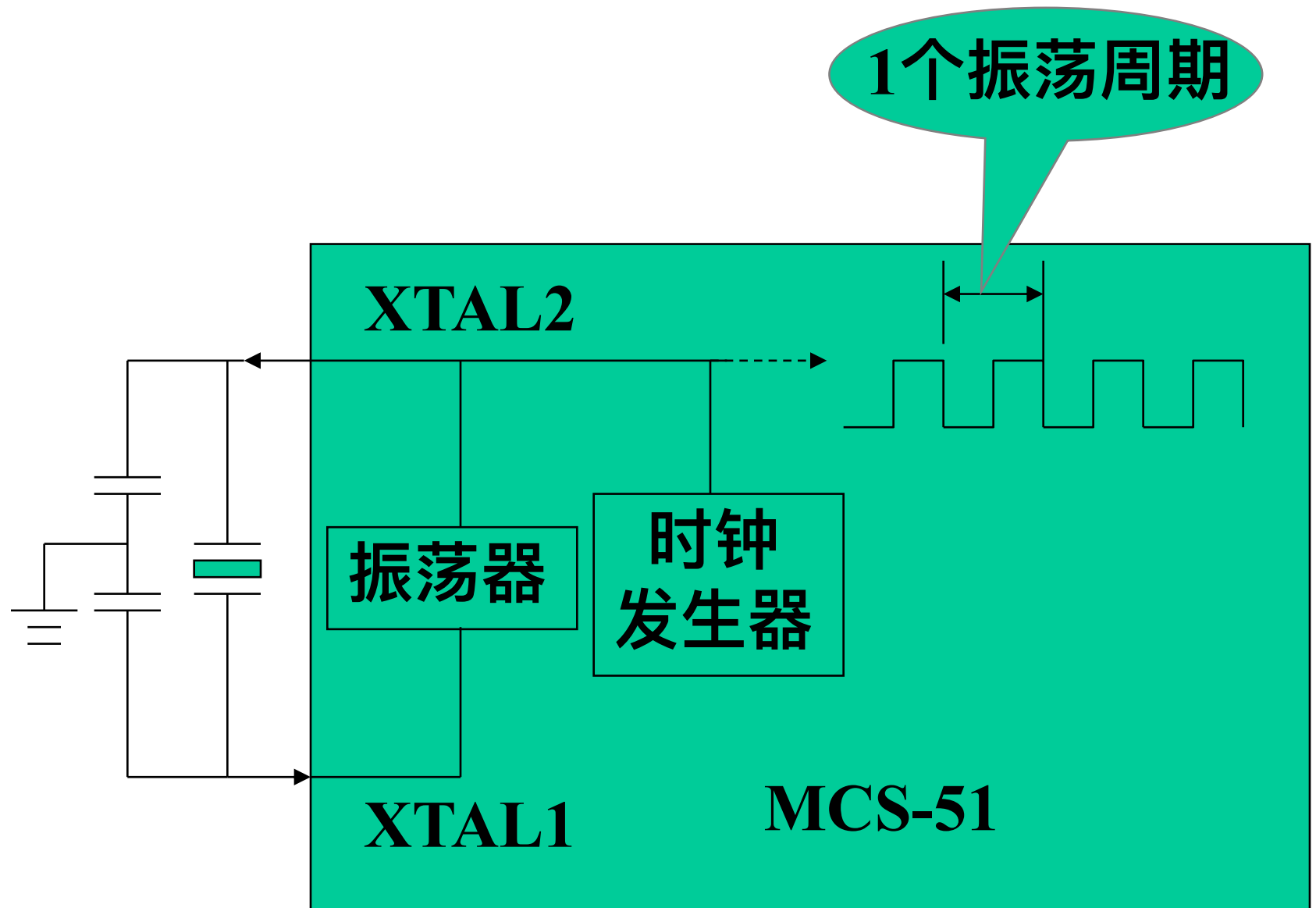
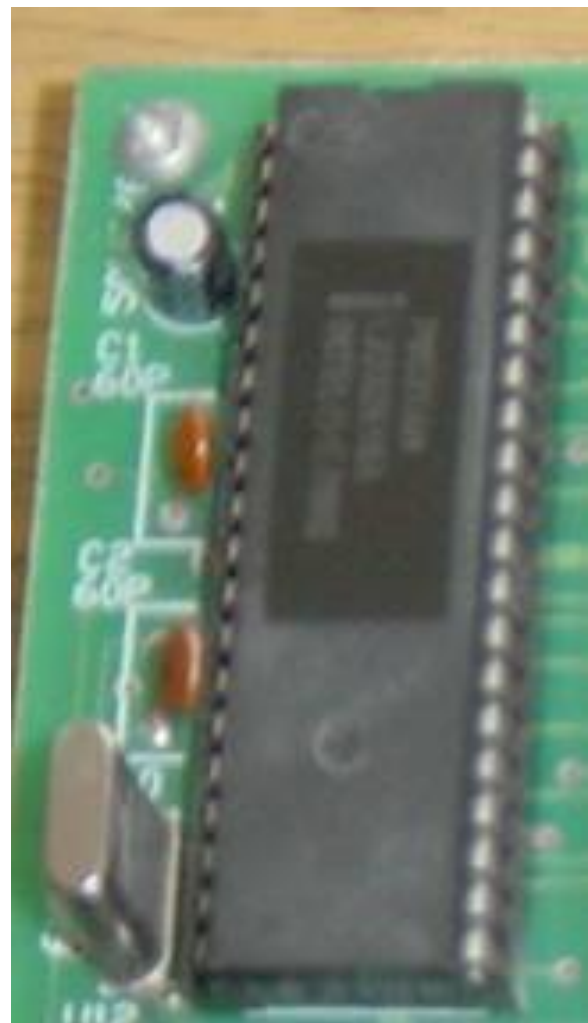
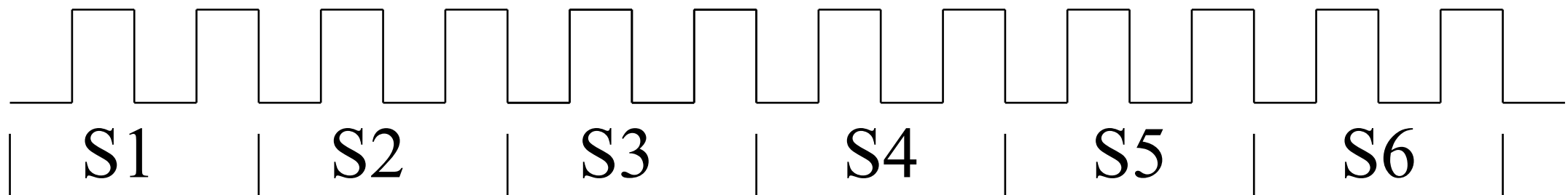


图 2-10 MCS-51 OSC 的晶振连接图

(2) 状态周期（时钟周期）：

每个状态周期为振荡周期的 2 倍，是振荡周期经二分频后得到的。振荡脉冲经过两分频后，就是单片机的状态信号（用“S”来表示）。这样，一个状态包含两个节拍，前半周期为节拍1（P1），后半周期为节拍2（P2）。

CPU以P1、P2为基本节拍指挥单片机各部件协调工作。



(3) 机器周期:

一个机器周期包含 6 个状态周期S1~S6, 在一个机器周期内, CPU可以完成一个独立的操作。

机器周期是CPU访问存储器一次所需要的时间 (如取指令、读存储器、写存储器等)。

1个机器周期 = 12个振荡周期(f_{osc}) = 6个状态周期 (S, $f_{osc}/2$) , 当使用6MHZ晶振时, 一个机器周期 = 2 μ s。

一个机器周期分为6个状态: S1~S6。每个状态又分为两拍: P1和P2。因此, 一个机器周期中的12个时钟周期表示为:

S1P1、S1P2、S2P1、S2P2、...、S6P2。

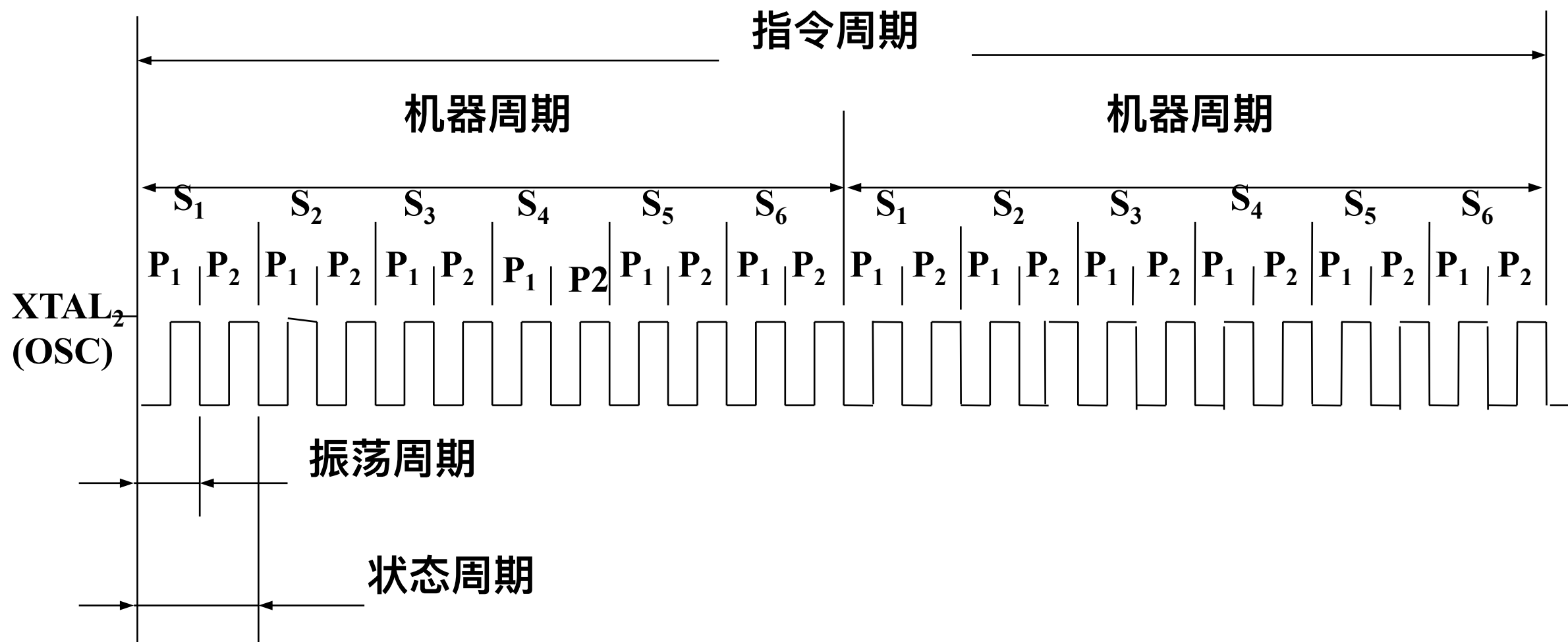
(4) 指令周期:

CPU执行一条指令所需的时间。指令周期是AT89C52单片机中最大的时序单位，一般由若干个机器周期组成。

每条指令的执行时间都是由一个或几个机器周期组成。

MCS 51 系统中, 有单周期指令、双周期指令和四周期指令。

MCS-51单片机各种周期的相互关系



牢牢记住： 振荡周期 = 晶振频率 f_{osc} 的倒数；

1个机器周期 = 12个振荡周期；

1个指令周期 = 1、2、4个机器周期

若外接晶振为12MHz时，则单片机的四个周期的具体值为：

- ✓ 振荡周期 = $1/12\text{MHz} = 1/12\mu\text{s} = 0.0833\mu\text{s}$
- ✓ 状态周期 = $1/6\mu\text{s} = 0.167\mu\text{s}$
- ✓ 机器周期 = $1\mu\text{s}$
- ✓ 指令周期 = $1\sim 4\mu\text{s}$

可用于计算指令、程序的执行时间，以及定时器的定时时间。

当时钟频率为12MHz和6MHz时，振荡周期分别为 $1/12\mu\text{s}$ 和 $1/6\mu\text{s}$ ，机器周期分别为 $1\mu\text{s}$ 和 $2\mu\text{s}$ 。

二、MCS-51指令的取指/执行时序

MCS-51共有111条指令，全部指令按其长度可分为单字节指令、双字节指令和三字节指令，执行这些指令所需要的机器周期数目也各不相同。

单字节和双字节的指令都可能是单机器周期或双周期，而三字节指令都是双周期的，只有乘、除指令占四周期。

因此，当使用6MHz晶振时，执行一条指令的时间（指令周期）分别是 $2\mu\text{s}$ ， $4\mu\text{s}$ 和 $8\mu\text{s}$ 。

第二章结束

