

数字电路

一、基本要求

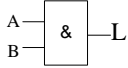
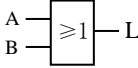
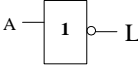
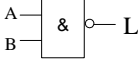
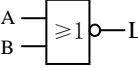
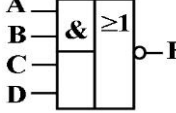
1. 数制转换（二进制，十六进制，十进制），码制转换（8421BCD 码），逻辑函数的代数化简和卡诺图化简，逻辑函数的五种表示方法（表达式、真值表、逻辑图、卡诺图、波形图）及相互转换。
2. 掌握基本逻辑门电路（与门、或门、非门和与非门及其它复合逻辑门电路）、三态门的逻辑功能、逻辑状态表和逻辑符号。
3. 掌握分析和设计组合逻辑电路。
4. 常用的组合电路（编码器、译码器、比较器、加法器）。着重掌握功能，能熟练使用或设计功能表。
5. 掌握几种常用触发器的（RS 触发器，JK 触发器，D 触发器）逻辑功能、逻辑状态表和逻辑符号。能熟练画出与触发方式及同步/异步输入端有关的波形。
6. 常用的时序电路（寄存器、计数器）。熟悉计数器、寄存器等时序电路的工作原理并能分析同步和异步时序逻辑电路；掌握集成计数器的分析和设计 N 进制的计数器。

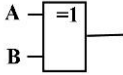
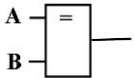
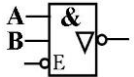
二、几个内容

1. 逻辑门电路

门电路是组合逻辑电路的基本单元，是用于控制信号传送的逻辑结点，当信号满足一定的逻辑关系时，即被允许通过。最基本的逻辑关系是与、或和非三种。在此基础上可以构成复合门电路和各种组合逻辑电路以实现复杂的逻辑控制。表 1 列出了基本逻辑门的逻辑符号和逻辑表达式。

表 1

逻辑门	逻辑符号	逻辑表达式
与门		$L = A \cdot B$
或门		$L = A + B$
非门		$L = \overline{A}$
与非门		$L = \overline{A \cdot B}$
或非门		$L = \overline{A + B}$
与或非门		$\overline{AB + CD}$

异或门		$A \oplus B$
同或门		$\overline{A \oplus B}$
三态门		

2. 逻辑代数几个常用公式

(1) 吸收律

(a) $A + AB = A$

(b) $A + \overline{A}B = A + B$

(c) $AB + A\overline{B} = A$

(2) 摩根定律（反演律）

(a) $\overline{AB} = \overline{A} + \overline{B}$

(b) $\overline{A + B} = \overline{A} \cdot \overline{B}$

3. 逻辑分析和设计

分析和设计逻辑电路是两个不同的过程：

(1) 分析已知逻辑图→写出逻辑表达式→用逻辑代数化简→列出逻辑状态表→分析逻辑功能

(2) 根据已知逻辑功能要求→列出逻辑状态表→写出逻辑表达式→用逻辑代数化简→画出逻辑电路图

4. 组合逻辑电路和时序逻辑电路区别

组合逻辑电路是对输入信号进行逻辑运算的电路，其特点是电路的输出信号仅与输入和运算关系有关，而与其原先的输入无关，组合逻辑电路不具有记忆功能，输入信号的改变会立刻引起信号的改变。它的基本单元是门电路。常用的组合逻辑电路有加法器比较器，编码器译码器等。

时序逻辑电路具有记忆功能，其输出状态不仅与输入有关，还与原先的输入有关。它的基本单元是双稳态触发器。最常用的时序逻辑电路有寄存器和计数器。

5. 触发器

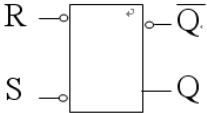
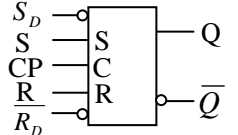
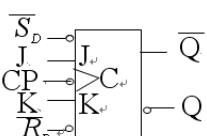
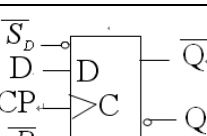
触发器是一种重要的数字部件，是组成各种时序逻辑电路的基本单元，也是分析与设计时序逻辑电路的基础。触发器的逻辑功能及动作特性是本章的要点，要深入了解。不同于门电路的是触发器具有记忆功能的，通常具有两种稳定的输出状态，即“1”或“0”，因此也称作双稳态触发器。表 2 列出了最常用的几种触发器的逻辑符号和状态方程。

双稳态触发器包括 R-S 触发器，J-K 触发器，D 触发器，T 触发器。

基本 R-S 触发器具有置 0，置 1 和保持的逻辑功能。

J-K 触发器具有置 0，置 1，保持和计数的功能。
D 触发器是具有置 0，置 1 的逻辑功能。

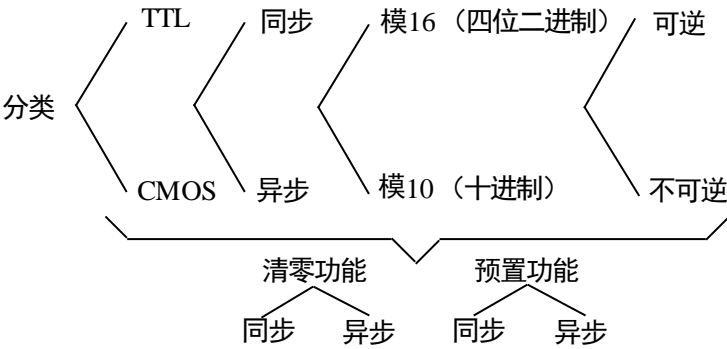
表 2

类型	逻辑符号	状态方程
基本 RS 触发器		
同步 RS 触发器		$\begin{cases} Q_{n+1} = S + \bar{R}Q_n \\ R \cdot S = 0 \end{cases}$
JK 触发器 (后沿触发)		$Q_{n+1} = J\bar{Q}_n + \bar{K}Q_n$
D 触发器 (前触发器)		$Q_{n+1} = D$

正如基本门电路可以构成不同的组合逻辑电路，触发器可以构成各种时序逻辑电路，其中常用的时序逻辑电路有计数器、数据寄存器、移位寄存器和环形计数器等。同时各类触发器之间也可以（或通过一些附加的门电路）实现功能变换。

6. 计数器的功能是累计输入脉冲的数目，按构成方式分为异步和同步方式，按计数方式分为加法计数器和减法计数器，按进位分为二进制计数器，十进制计数器和 N 进制计数器。异步计数器构成简单，但速度较慢，其后一位的状态翻转取决于前一位的输出变化。

a. 中规模集成计数器是一种应用非常广泛、灵活的集成电路。它的分类如下：



不同类型的计数器是由型号区分的,我们可以根据集成计数器的型号来查询集成电路手册或相关书籍，便可获得集成计数器的名称、功能表、时序图、管脚排列图、电路参数等。由此即可了解本型号的计数器属于何种类型、它的具体功能、信号之间的时序关系、管脚排列等信息。在此基础上，便可以灵活地应用计数器了。

b. 利用集成计数器可以构成任意进制的加法计数器。在设计过程中，要注意以下几个不同点：

(1) 模 10 计数器和模 16 计数器的不同点：

若用模 10 计数器构成任意计数器：

其输出状态是 8421BCD 码，如：“24”应表达为 (0010, 0100)。当计数器的模小于 10 时，用一片集成电路即可完成，当计数器的模大于 10 时，需用多片集成电路完成，多片集成电路之间的进位关系是逢十进一。

若用模 16 计数器构成任意计数器：

其输出状态是自然二进制数码，如：“24”应表达为 (11000)；当计数器的模小于 16 时，用一片集成电路即可完成，当计数器的模大于 16 时，需用多片集成电路完成，多片集成电路之间的进位关系是逢十六进一。

(2) 清零端和预置端的不同点：

清零端只可用来反馈清零，需将反馈清零信号反馈至清零端。预置端放在无效状态。这样构成的计数器初始状态一定是 0000。

预置端可以用来反馈置数，需将反馈置数信号反馈至预置数控制端，而预置数输入端放计数器的初始值。清零端放在无效状态。这样构成的计数器初始状态可以任意，当然包含 0000。

(3) 清零功能和预置功能是同步方式或异步方式的不同点：

一般情况下：

异步清零功能：构成 M 进制的计数器，即用状态 M 反馈清零。

同步清零功能：构成 M 进制的计数器，要用状态 $M-1$ 反馈清零。

异步预置功能：构成 M 进制的计数器，要用状态 $S+M$ 反馈置数 (S 指计数器的初始状态对应的十进制数)。

同步预置功能：构成 M 进制的计数器，要用状态 $(S+M)-1$ 反馈置数。

7. 寄存器分为数码寄存器和移位寄存器。数码寄存器是在寄存指令的控制下，各位数码同时送入寄存其中，即为并行输入；移位寄存器是在移位脉冲指令的控制下，将各位数码逐位送入寄存器中，即为串行输入。