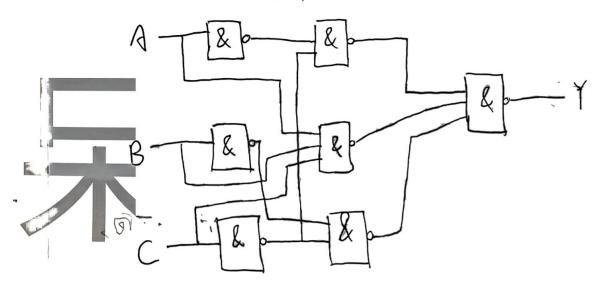
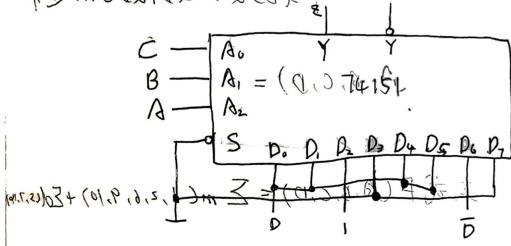
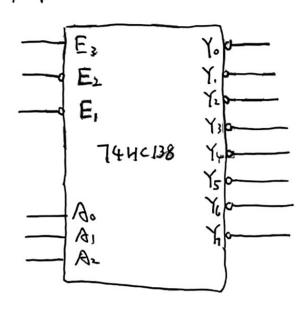
1、省十进制辖二进制 个独制, 8421 BCD码,全区而为 (强制标识) 2. 逻辑函数Y(A,BC)=AB+时的与那一与那是达式为_____,按照对像规则 写出其对偶式。 3. 逻辑运算: (ō·A+T·B)+A=1 74151为集成8选一数据选择器, 若G=1, ALA, A. =110, A-D. =0110101, QAY= 6. VHDL中实体的端口模式用来说明数据、信号通过该端口的传输方向, 端 r模式有 ____、___ 和 BUFFER VHDL程序中标准逻辑位数据类型 (STD-LOGIC) 南国于新城 8. 设D3为"1", D2为"1", D1为"0", D0为"1", 就是的是的报的证券 Y = ACD + BC + AB + BD + AC + BC >0 +0 =0 -0 0 0 0 10. 卡诺图法化简逻辑函数上对最简多数对单(的形式的)= 至加(1,2,6,9,10)+Edus,7.19 11、根据给定的逻辑图写出输出逻辑表达对并化成最简析,到直值差。



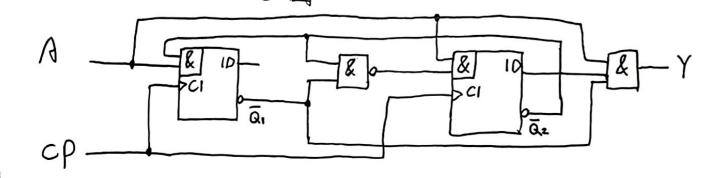
弹性多下医逻辑电路,其中74LSI5I为8选1数据选择器,诸雪出输出函数区单点的场景的影响参与成为15日报。



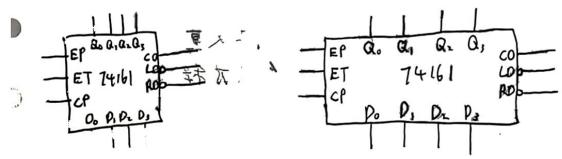
13. 用74138和追岛门电路设计一个一位全城器电路(注:设被减数加减数为3, 来自低位的借位为 Vi-1, 是为D, 向高位的借位为 Vi)

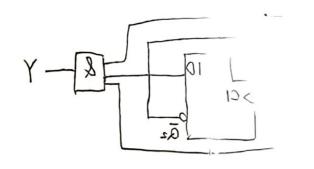


14. 分析下图所示的时存电路的逻辑功能, A为输入逻辑变量 [10.2010020 93] 空求: (1) 到出电路的时钟方程、3区动方程、4知出对键 [10.101020 93] (2) 状态方程 (3) 到出电路的状态转换表. (4) 面状态图



16. 用74161 拿成艺片设计一个M=127的计数器,要求用同步级联并采用反馈清零活实现。请写出分析过程及清零端反馈式,电路的初点、末套





,