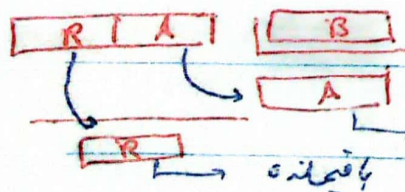


Date:

Subject: **پیش‌گزارش سیستم هشتم و ساختار مدارهای شیفت دهنده و ترانزیستورهای تقسیم کننده**

اعضای گروه: حسین تاجار ۱۴۰۳۰۱۴ - سید مهرامی ۱۴۰۳۰۱۵
الف) shift register: هر دو مدار شیفت دهنده منطقی و ریاضی از ساختار یکسانی بهره می‌برند و اجزای اصلی آن ثابت‌ها برای ذخیره مقدار و mux ها برای انتقال نوع و جهت شیفت است. **sh**
 شیفت منطقی منشیقی است که در جایی که مقدار مقرر ندارد جابجایی و **sh** است.
 شیفت ریاضی شیفتی است که برای اعداد علامتدار استفاده شده و علامت عدد را نگه می‌دارد یعنی در شیفت برابر است آخرین بیت را تکرار می‌کند ولی در شیفت به جابجایی مقرر ندارد. **SA**

ب) divider: در این الگوریتم ما می‌توانیم سرریز داشته باشیم یعنی تقسیم یک عدد 2^n بیت بر 2^m بیت ممکن است در n بیت جا نگیرد پس باید ابتدا با تفریق $R^i + B^i + 1$ مقادیر مقرر می‌کنیم که آیا تفریق ما سرریز دارد یا خیر. یعنی حاصل $R^i + B^i + 1$ رقم نقلی می‌دهد یا خیر.
 اگر رقم نقلی دارد یعنی $R^i + B^i + 1$ است و تقسیم $R^i + B^i + 1$ دارد ولی اگر رقم نقلی ندارد یعنی تقسیم انجام پذیر است.
 حال ما باید به اندازه تعداد بیت ها یعنی n بار الگوریتم را تکرار کنیم. ابتدای یک واحد به سمت چپ شیفت می‌دهیم سپس چک می‌کنیم آیا $E < R$ است یا خیر اگر این چنین است B را از آن کم و اگر این چنین نیست ما می‌آیم بران حالت اول $A = R$ و بران حالت دوم $A = R - B$ را می‌گذاریم و این مراحل را به اندازه n بار تکرار می‌کنیم.



این الگوریتم به سازی ترتیبی دارد. و ثابت ها و جواب به صورت درجی است. خارج قسمت باقیمانده

