

FPGA設計ツール操作手順書

< Quartus II 編 >

MU500-RX資料

Ver1.22

目次

1. はじめに
2. プロジェクトの登録
3. デバイス情報の設定
4. 回路の入力
5. ピンアサイン
6. ビルド
7. ダウンロード

本書では下記のバージョンを使用し、記載しています
Quartus : V10.0／V11.0 WebEdition 併記
OS : Windows-7(32Bit)

Quartus 、ダウンロードケーブルは別途ご用意をお願いします

1. はじめに

本書はALTERA社のFPGA開発統合ツール「Quartus Ⅱ」を使って、回路を作成しボードへ回路をダウンロードする手順を記載しています

＜開発の流れ＞

- プロジェクトの登録

 - デバイス選択、環境設定

- コード、回路図の入力

 - HDL言語、回路図などの回路入力

- 論理合成

 - 構文のチェック

- ピンアサイン

 - 使用するピンを設定

- 論理合成

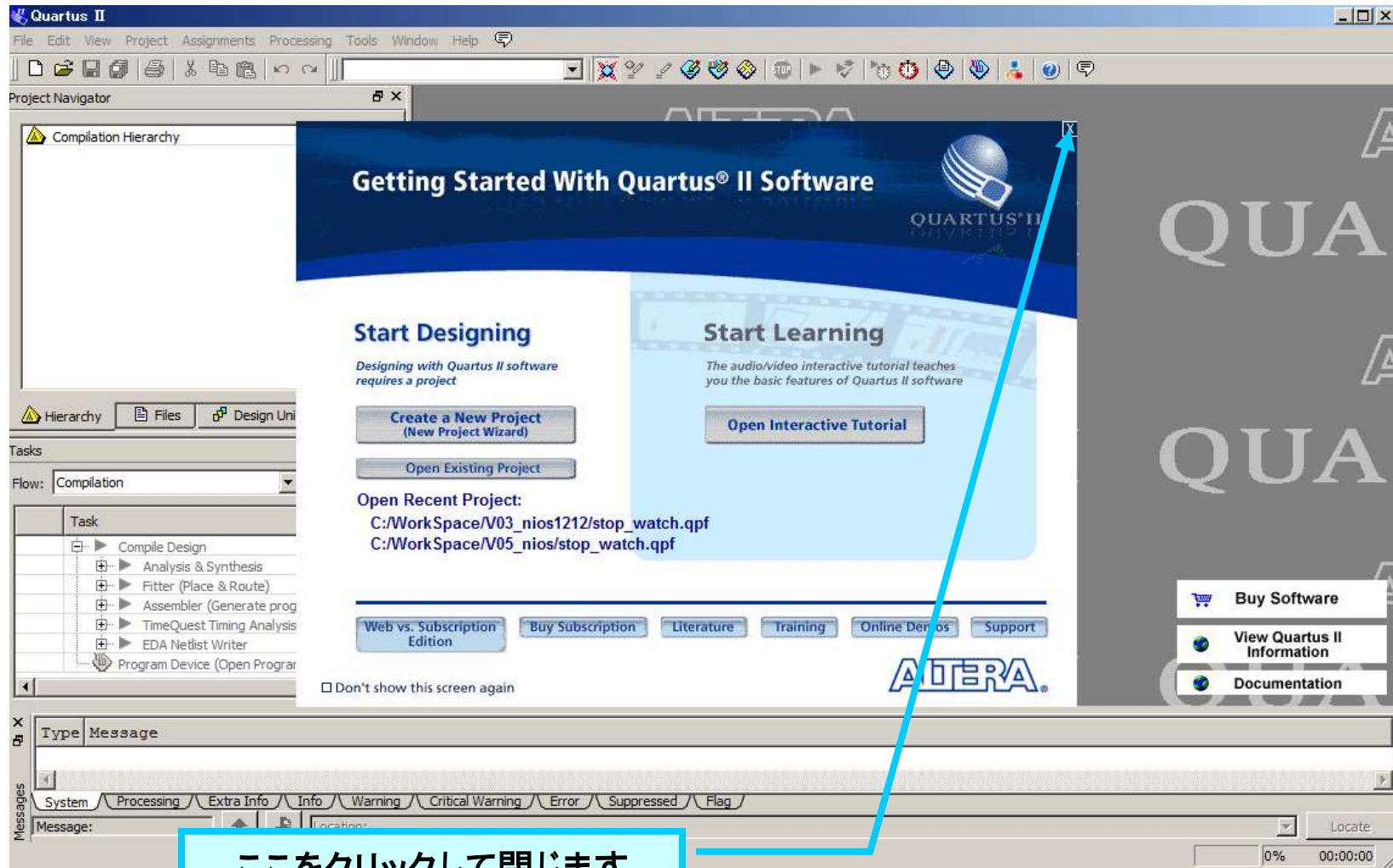
 - 回路の作成

- ダウンロード

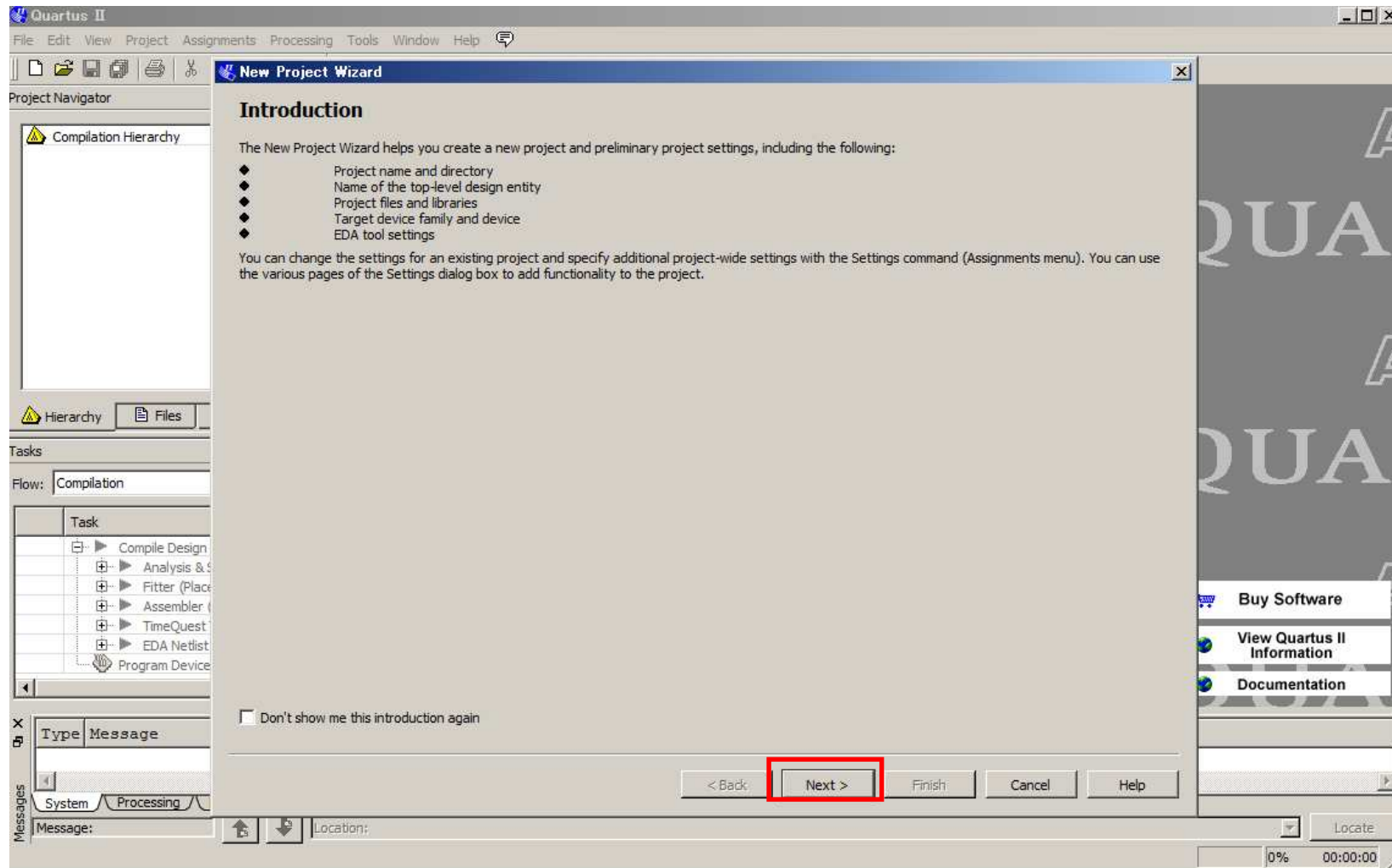
 - ダウンロードファイル作成、ケーブルから実機へダウンロード

2. プロジェクトの登録

Quartus を起動します



File New Project Wizardを選択し、新しいプロジェクトを作ります



保存ディレクトリ、プロジェクト名、トップレベルデザイン名を入力します
プロジェクト名とトップレベルデザイン名は同名としてください

New Project Wizard

Directory, Name, Top-Level Entity [page 1 of 5]

What is the working directory for this project?

C:/Workspace/RX_SAMPLE/FPGA

What is the name of this project?

stop_watch

What is the name of the top-level design entity for this project? This name is case sensitive and must exactly match the entity name in the design file.

stop_watch

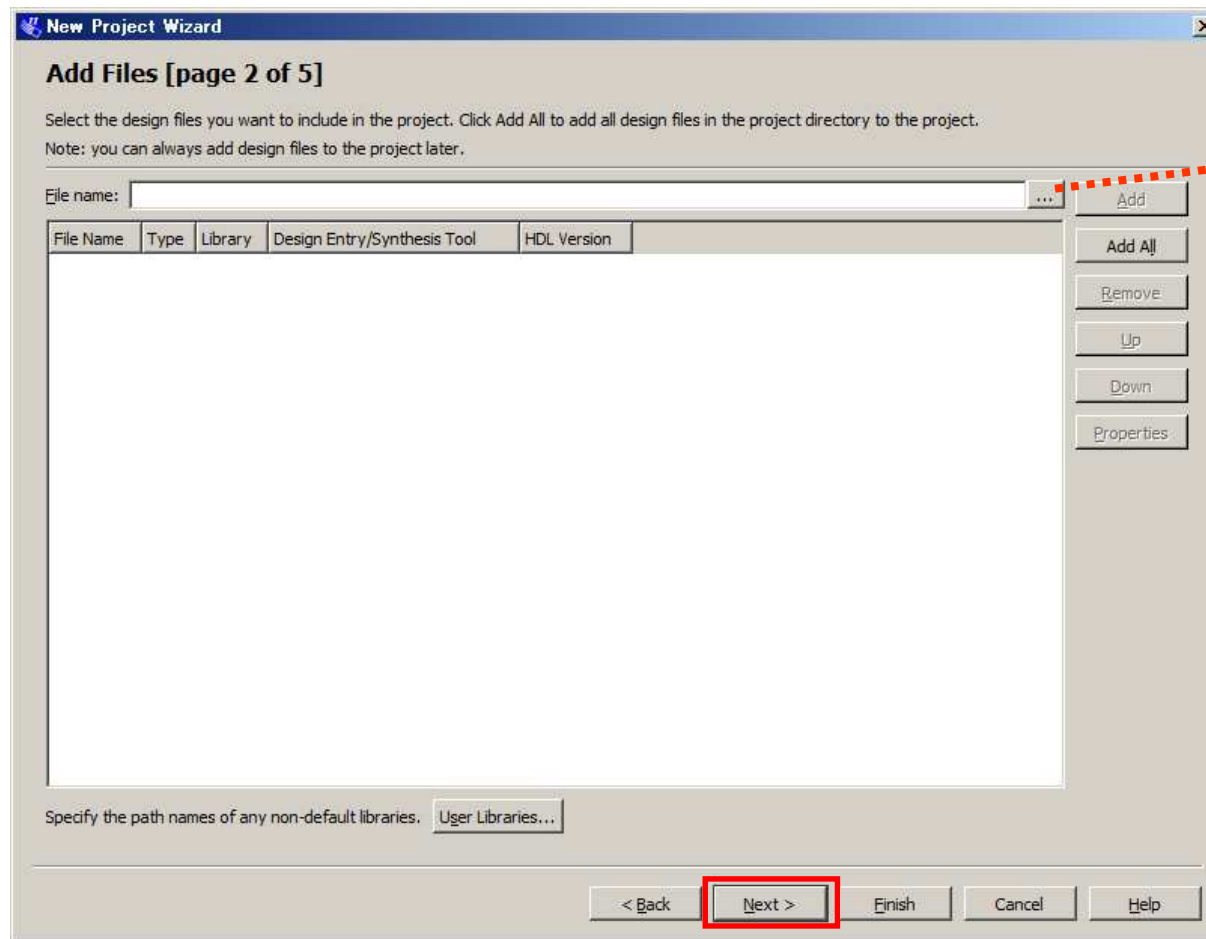
Use Existing Project Settings...

< Back Next > Finish Cancel Help

保存ディレクトリは
新しいプロジェクトごとに
別名で新しく作成してください

Nextをクリックし次に進みます

既存のファイルを流用する場合は「File name」から選択し追加します



既存のファイルを流用する
場合は「File name」から選択
し追加します

MU500-RXで使用するFPGAデバイス EP4CE30F23I7を指定します

New Project Wizard

Family & Device Settings [page 3 of 5]

Select the family and device you want to target for compilation.

Device family

Family: Cyclone IV GX

Devices: All

Target device

☐ Auto device selected by the Fitter

☒ Specific device selected in 'Available devices' list

☐ Other: n/a

Show in 'Available devices' list

Package: FBGA

Pin count: 484

Speed grade: 7

☒ Show advanced devices

☐ Hard copy compatible only

Available devices:

Name	Core Voltage	LEs	User I/Os	GXB Transmitter Channel PMA	GXB Receiver Channel PMA
EP4CGX30CF23C7	1.2V	29440	307	4	4
EP4CGX30CF23I7	1.2V	29440	307	4	4
EP4CGX50CF23C7	1.2V	49888	307	4	4
EP4CGX50CF23I7	1.2V	49888	307	4	4
EP4CGX75CF23C7	1.2V	73920	307	4	4
EP4CGX75CF23I7	1.2V	73920	307	4	4
EP4CGX110CF23C7	1.2V	109424	287	4	4

Companion device

HardCopy: ☐ Limit DSP & RAM to HardCopy

EP4CE30F23I7を選択

Cyclone Eを選択

【Filters】より絞り込んで検索できます
Package:FBGA
Pin count:484
Speed grade:7

Show advanced devicesにチェック

< Back Next > Finish Cancel Help

使用するツールの登録

New Project Wizard

EDA Tool Settings [page 4 of 5]

Specify the other EDA tools used with the Quartus II software to develop your project.

EDA tools:

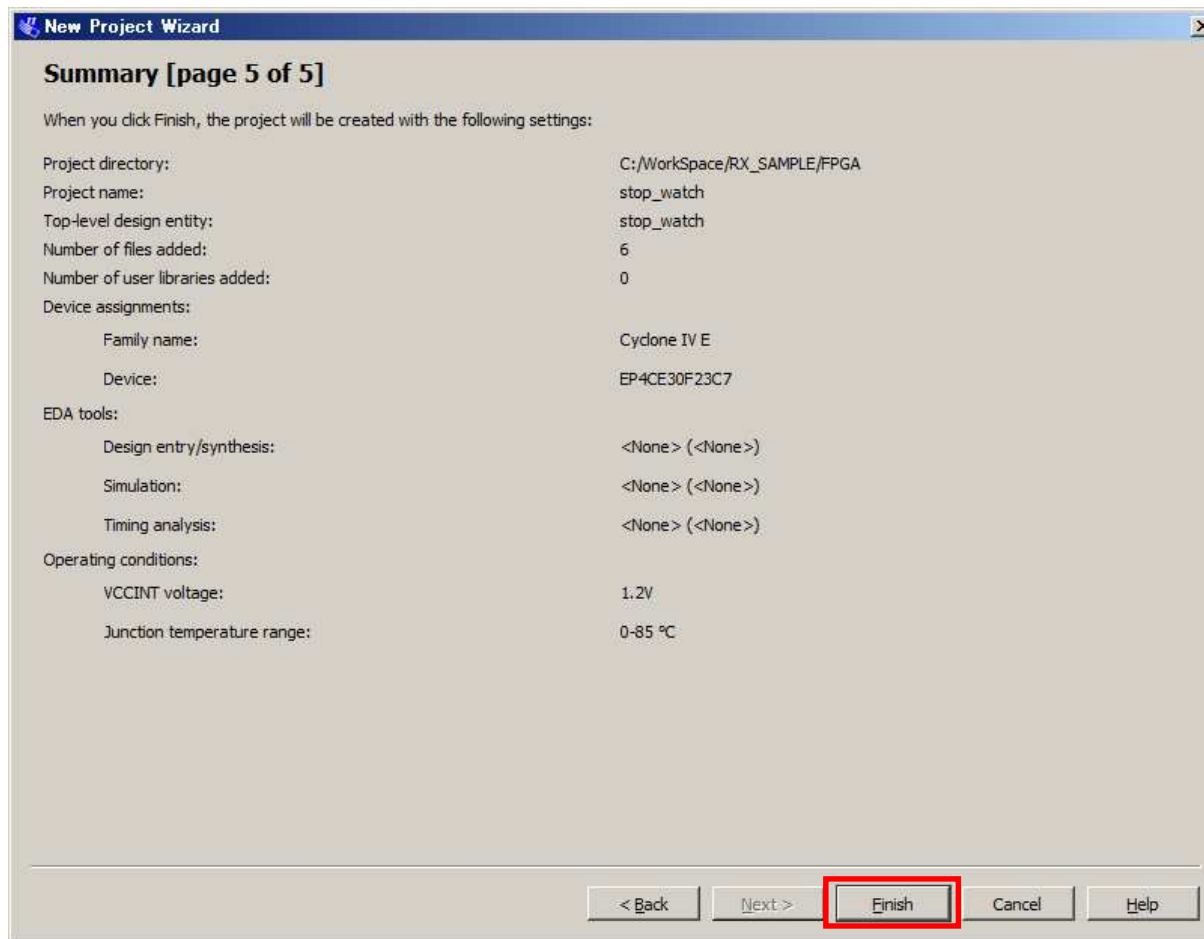
Tool Type	Tool Name	Format(s)	Run Tool Automatically
Design Entry/Synthesis	<None>	<None>	<input type="checkbox"/> Run this tool automatically to synthesize the current design
Simulation	<None>	<None>	<input type="checkbox"/> Run gate-level simulation automatically after compilation
Timing Analysis	<None>	<None>	<input type="checkbox"/> Run this tool automatically after compilation
Formal Verification	<None>		
Board-Level	Timing	<None>	
	Symbol	<None>	
	Signal Integrity	<None>	
	Boundary Scan	<None>	

< Back **Next >** Finish Cancel Help

Memo:
ModelSimなどのツールを
使用する場合には、ここで
設定を行います

EDA Toolは使用しない為、
変更せずNEXT

内容を確認してFinishをクリックして完了します



3. デバイス情報の設定

使用するデバイス情報を設定します

<手順>

デバイス情報の設定

デバイスとピンのオプション設定

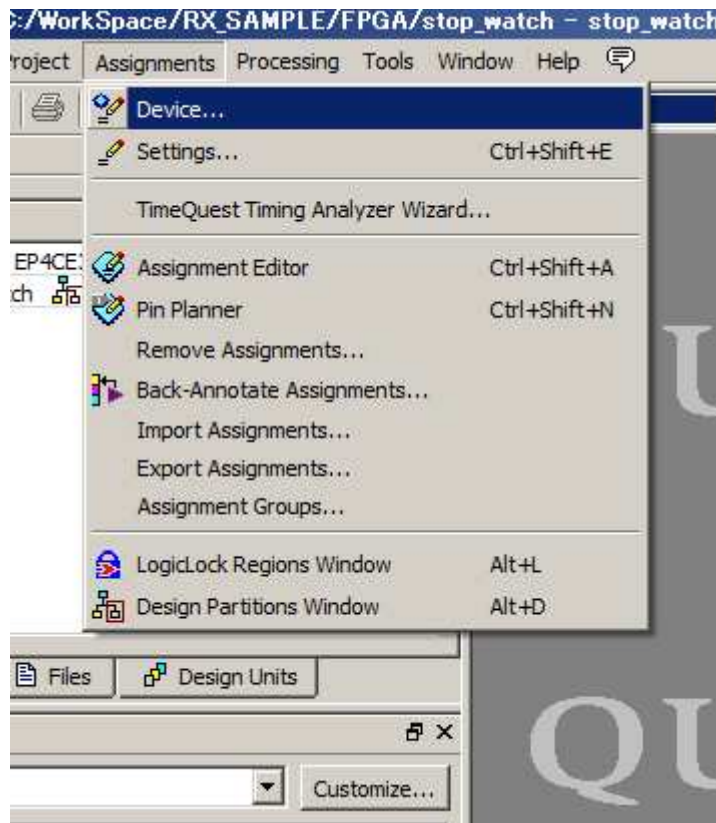
コンフィグレーションの方法

未使用ピンの設定

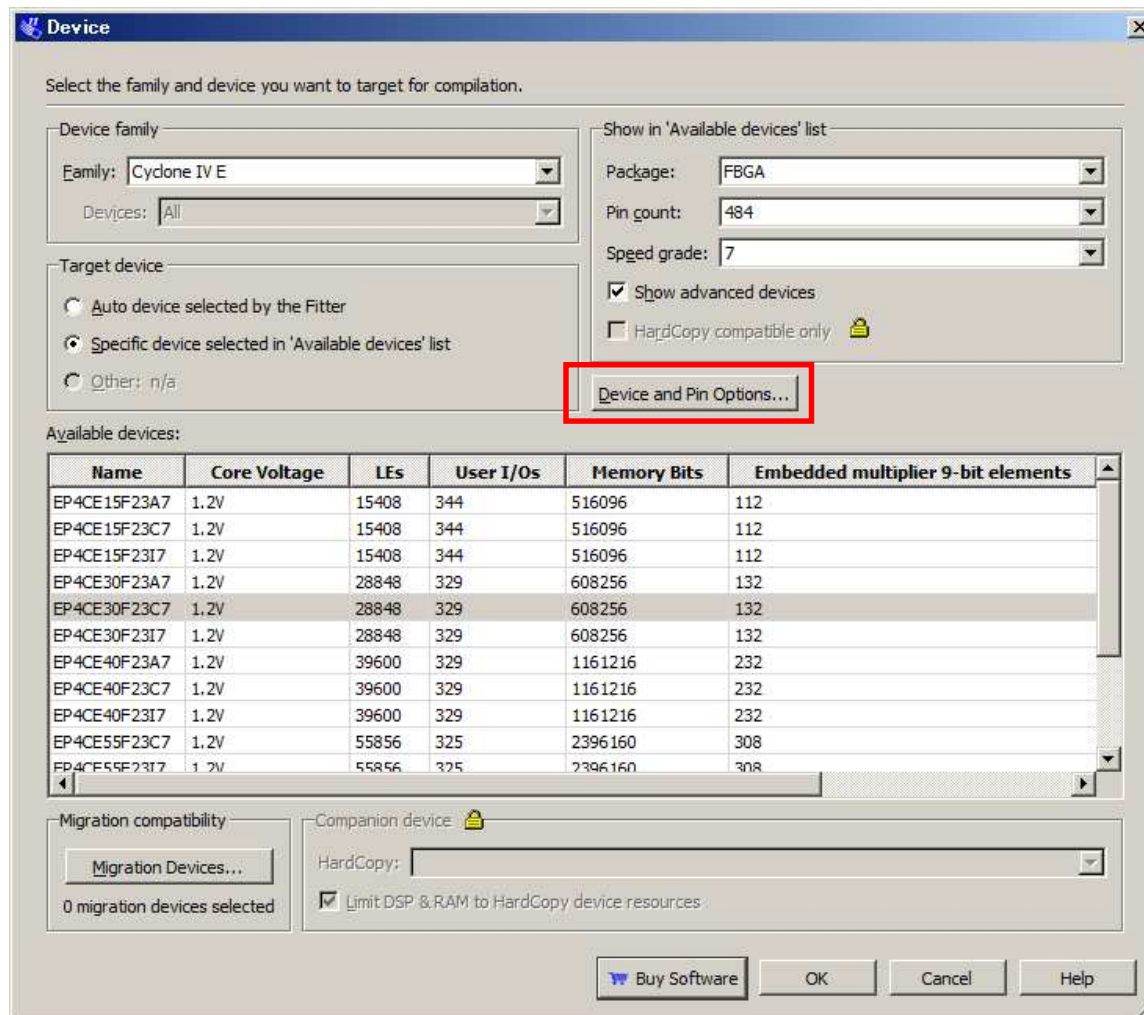
プログラムファイルの設定

使用するボードにあわせてプログラムファイルの作成を行います

Assignments Deviceを選択しデバイス設定ウィンドウを開きます



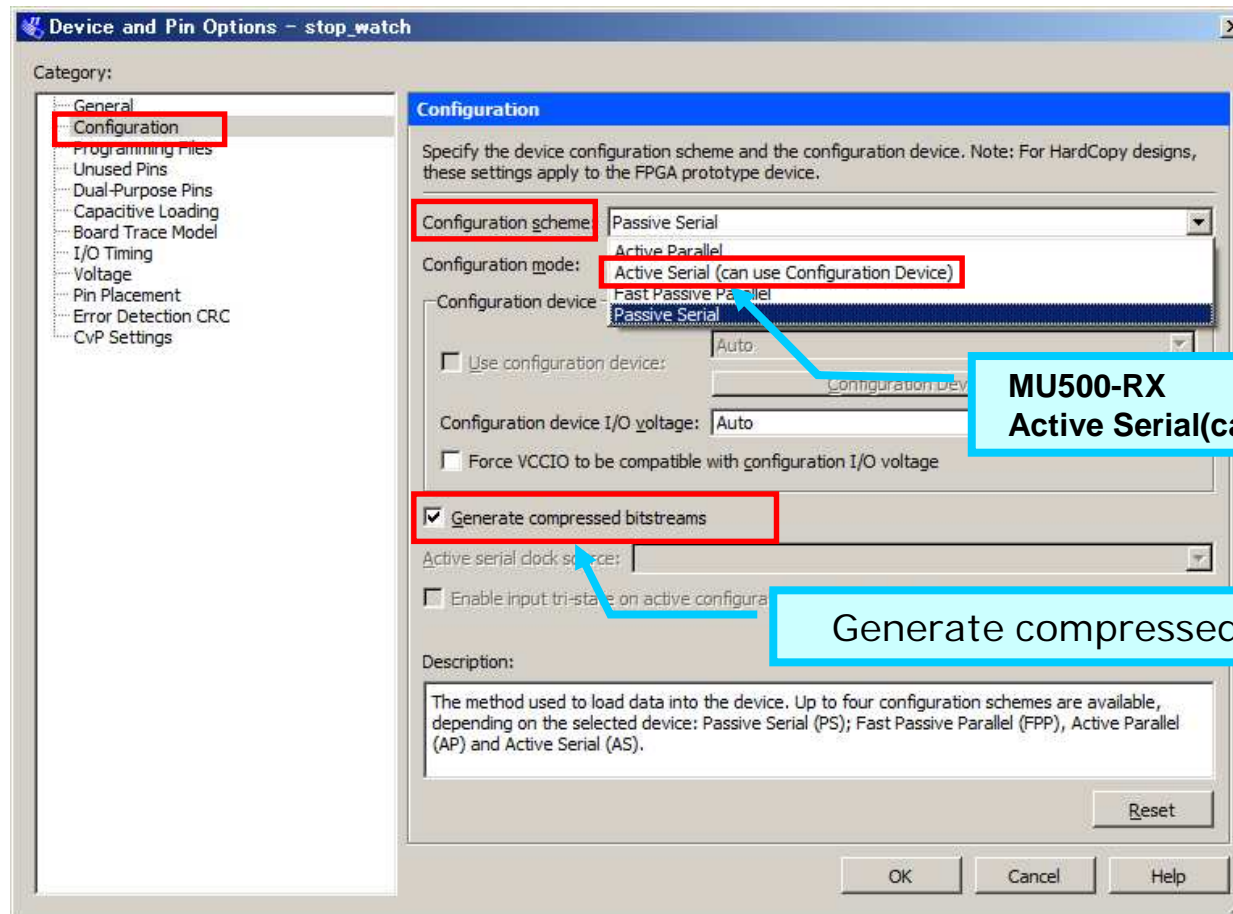
設定したデバイス名を確認し、**Device and Pin Options...** をクリックします



MU500-RXは、
Cyclone Eの
EP4CE30F23I7

Configurationタブを選択しConfiguration schemeを指定します

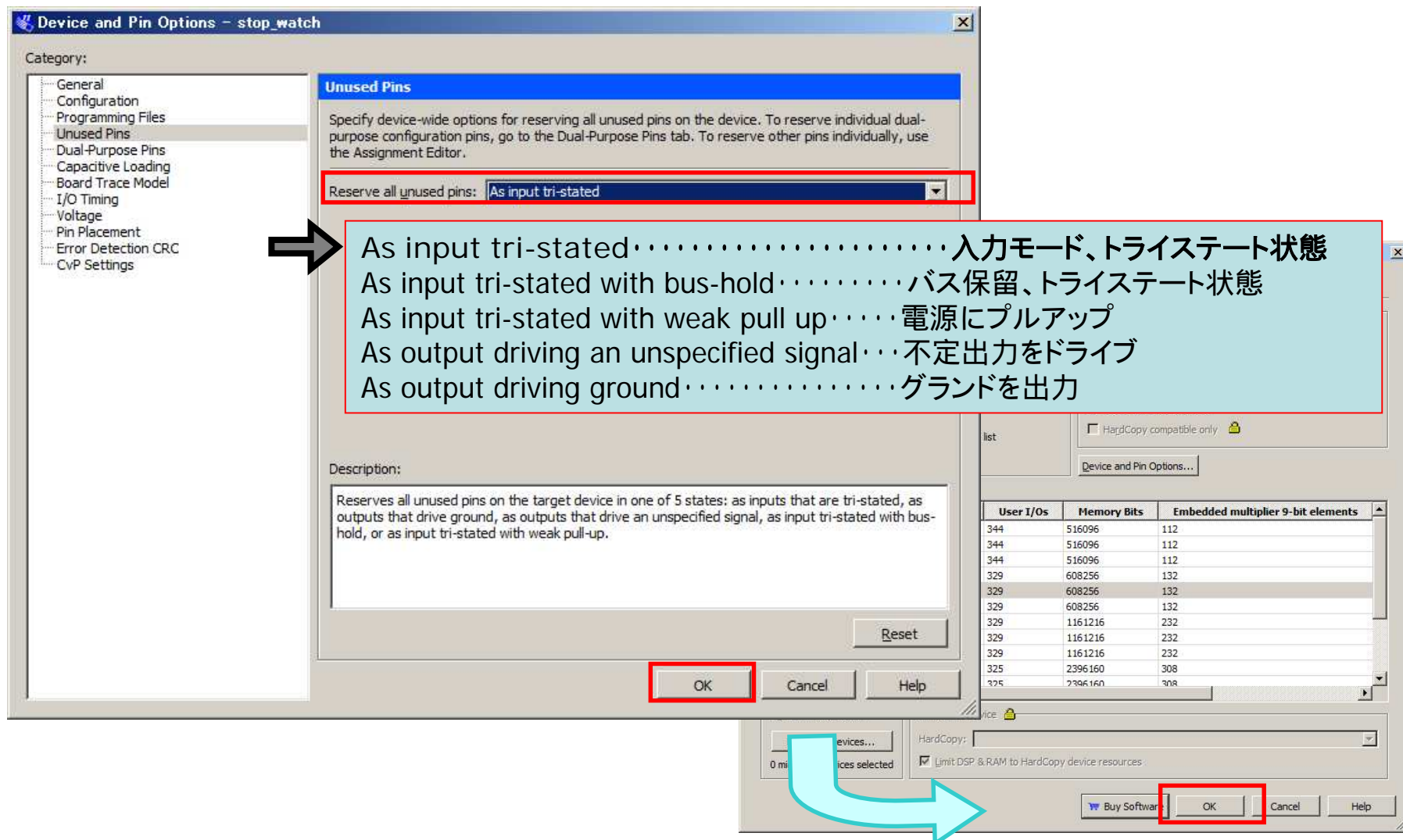
MU500-RXは「Active Serial(can use Configuration Device)」を選択



MU500-RX
Active Serial(can use Configuration Device)

Generate compressed bitstreamsにチェック

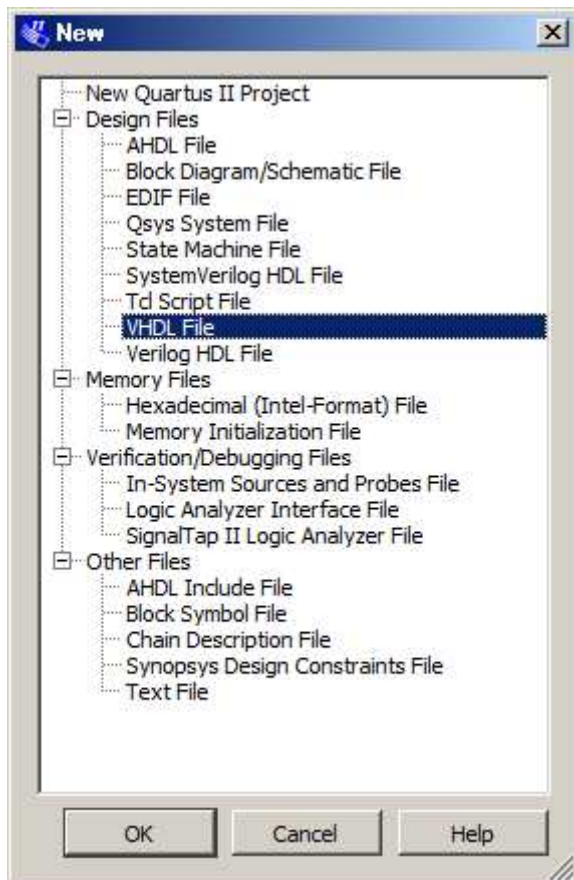
Unused Pinsタブをクリックし「As input tri-stated」を指定します



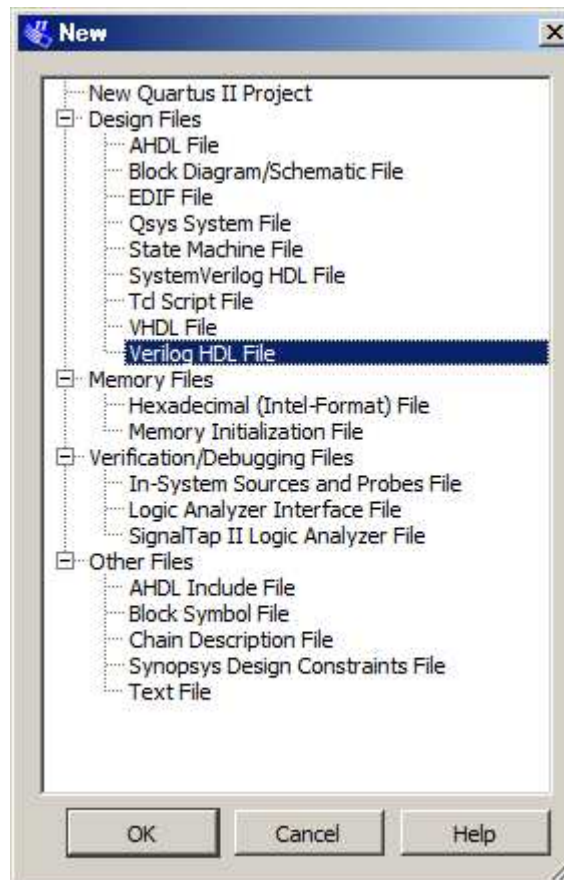
4. 回路の入力

File Newを選択し、**Design File**の中から使用ファイルを選択します

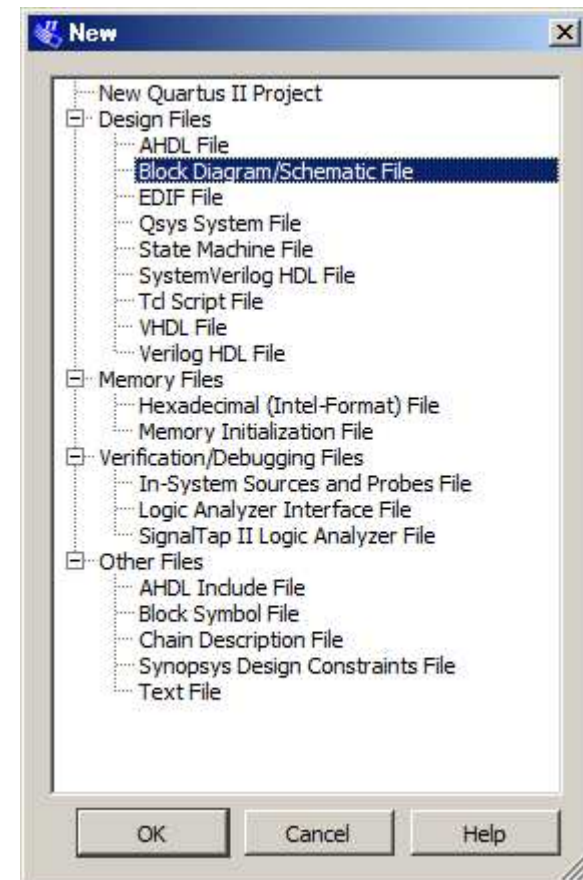
VHDLを使用する場合
「VHDL File」を選択



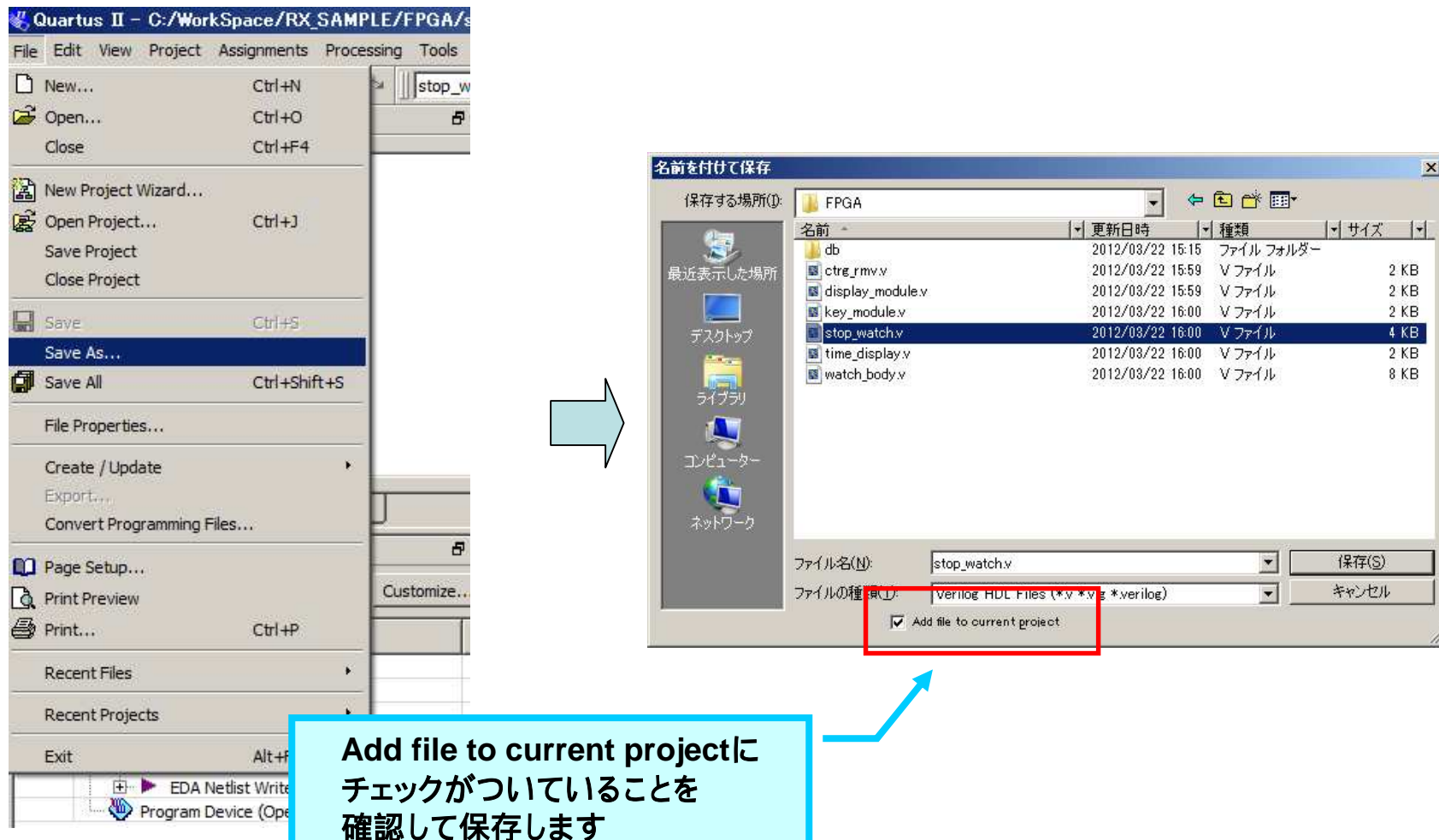
Verilogを使用する場合
「Verilog HDL File」を選択



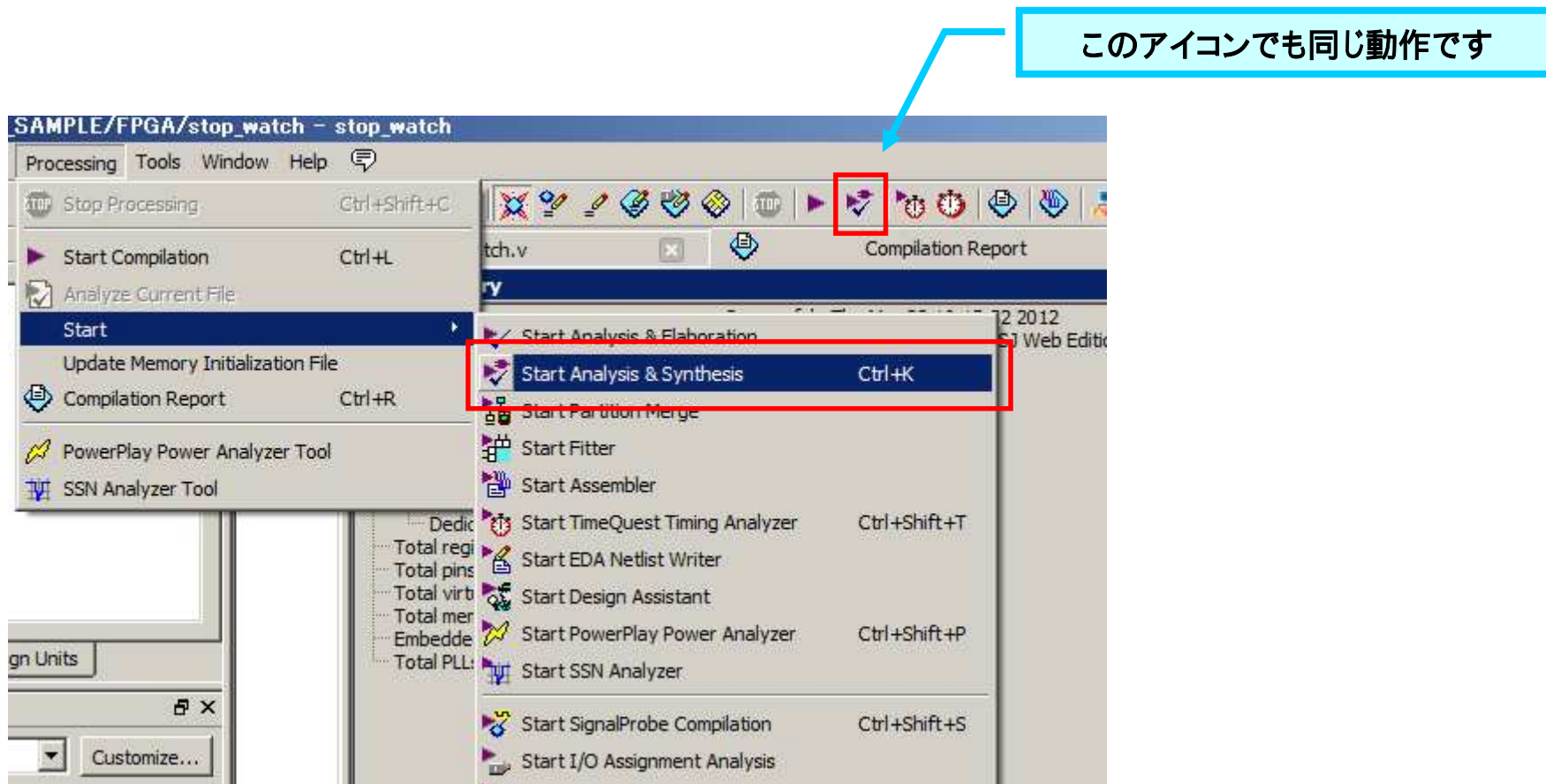
回路入力の場合
「Block Diagram/
Schematic File」を選択



File Save As.. から、名前を付けて保存します

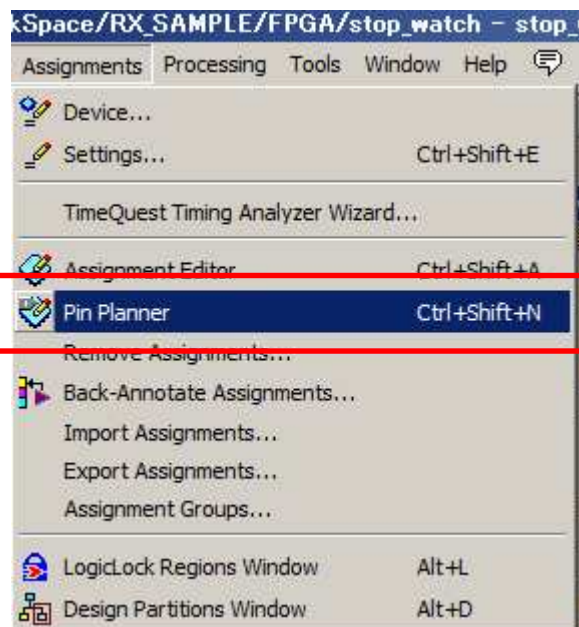


Processing Start Start Analysis & synthesisを実行し、
入力したコードのチェックを行います

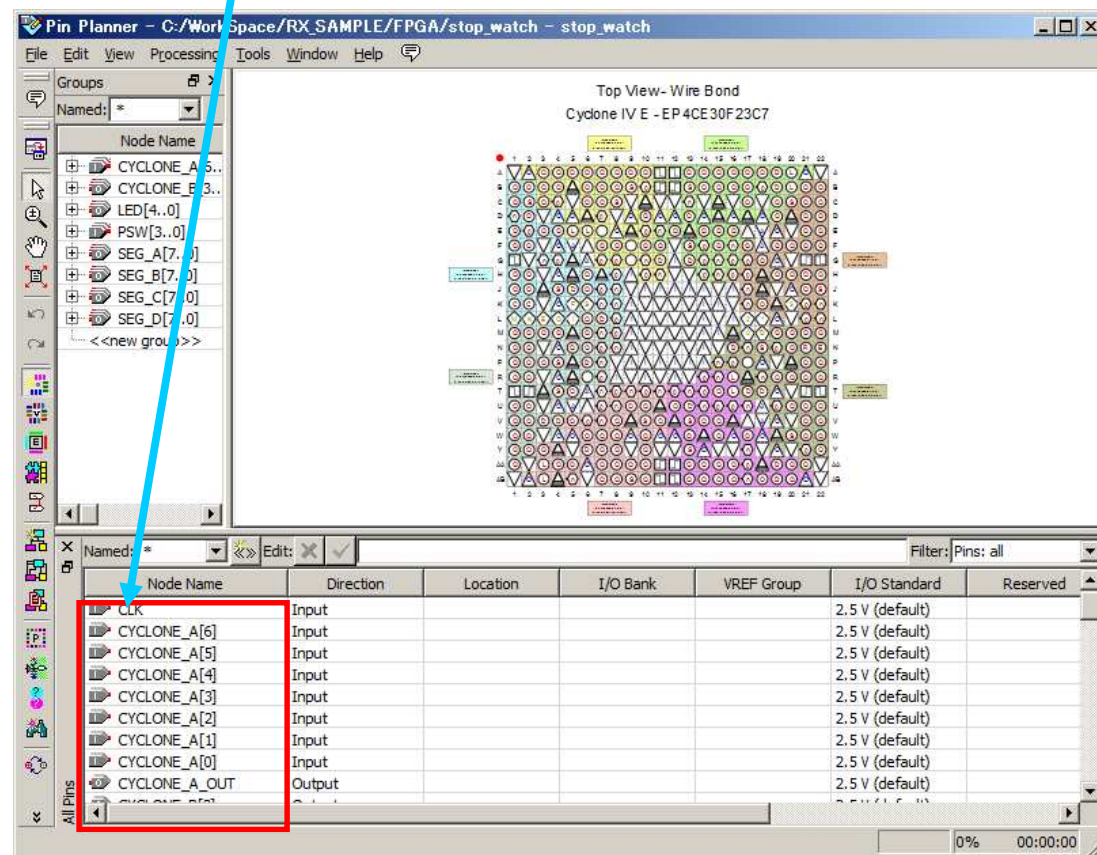


5. ピンアサイン

Assignments Pin Plannerを起動します



NodeNameにソースコードに記載したポート名があることを確認します。



*.qsfファイルをエディタで編集する方法もあります

LocationでFPGAに接続されているピンを指定します

(プルダウン／直接入力どちらでも可能)

ピンの指定後、Enable live I/O checkを実行します

(実行後、Pin Plannerを閉じます)

Top View - Wire Bond
Cyclone IV E - EP4CE30F2317

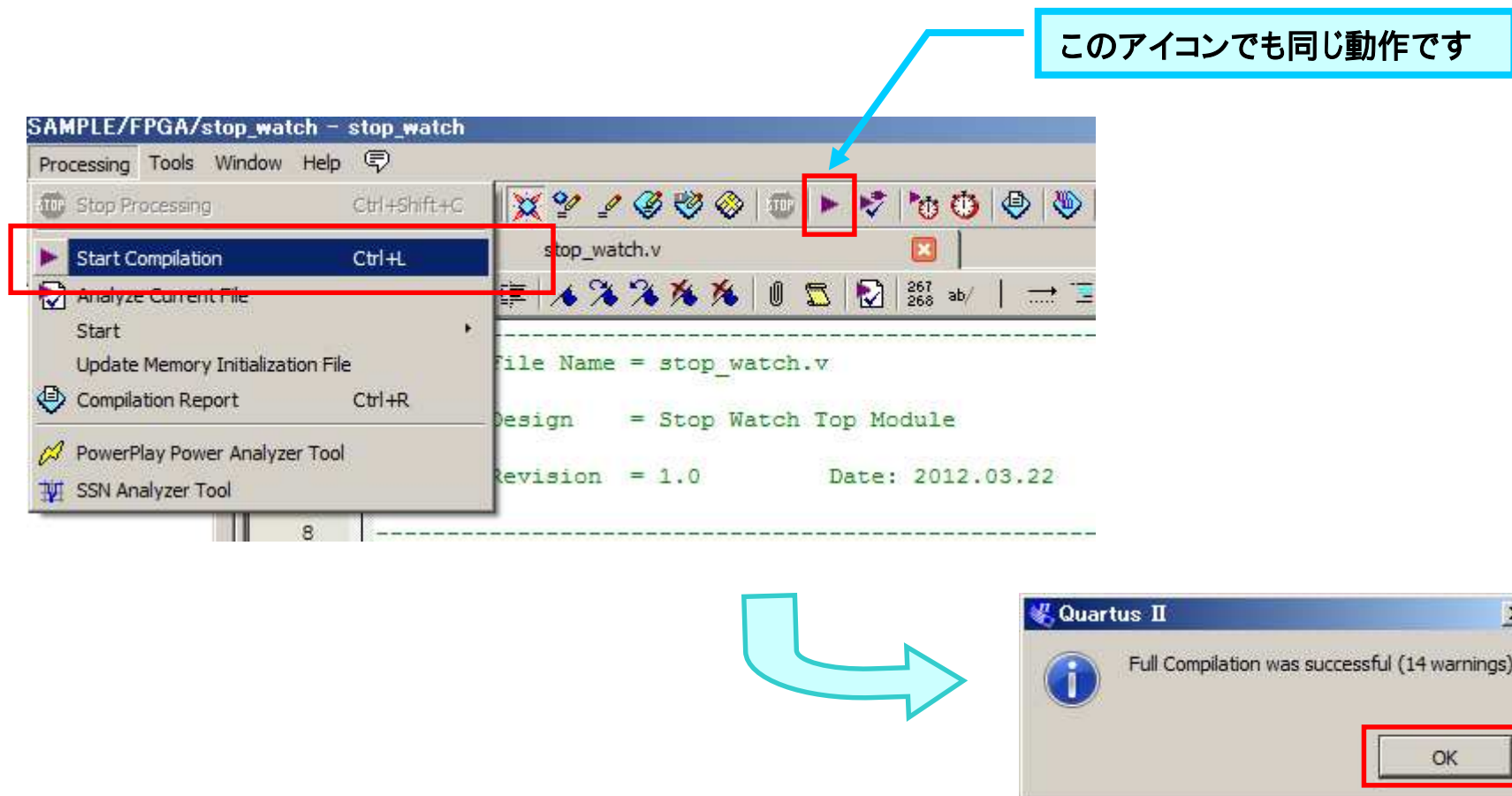
Node Name	Direction	Location	I/O Bank	VREF Group	I/O Standard	Reserved
CLK	Input	PIN_A12		B7_N3	3.3-V LV...default)	
DSW[3]	Input	PIN_D15	7	B7_N1	3.3-V LV...default)	
DSW[2]	Input	PIN_C15	7	B7_N2	3.3-V LV...default)	
DSW[1]	Input	PIN_B15	7	B7_N3	3.3-V LV...default)	
DSW[0]	Input	PIN_A15	7	B7_N2	3.3-V LV...default)	
LED[7]	Output	PIN_F9	8	B8_N3	3.3-V LV...default)	

ピンを指定します
(プルダウンで選択)

Enable live I/O checkを実行します

6. ビルド

Processing **Start Compilation**を実行し、回路を生成します



7. ダウンロード

ダウンロード手順

ダウンロードファイルの作成

.jicファイルのみ、別手順が必要です

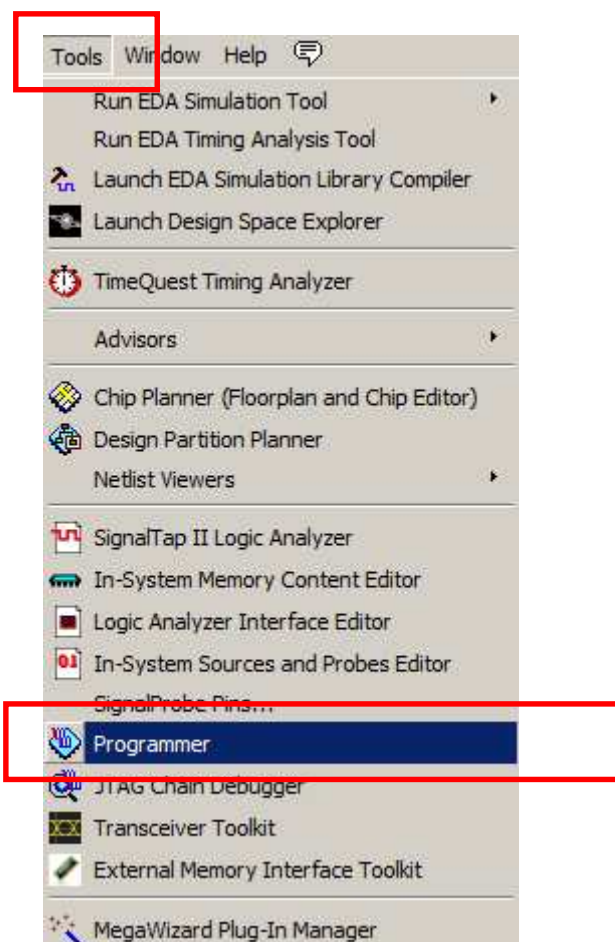
ダウンロードケーブルを使用し、実機へダウンロード

型番	ファイル形式	ダウンロードソフト	ダウンロードケーブル	FPGA
MU500-RX SRAM書き込み用ファイル	.sof	Quartus	USB Blaster 等	Cyclone E
MU500-RX コンフィギュレーションROM用	.jic sofファイルから変換			

<MU500-RX SRAMダウンロード手順>

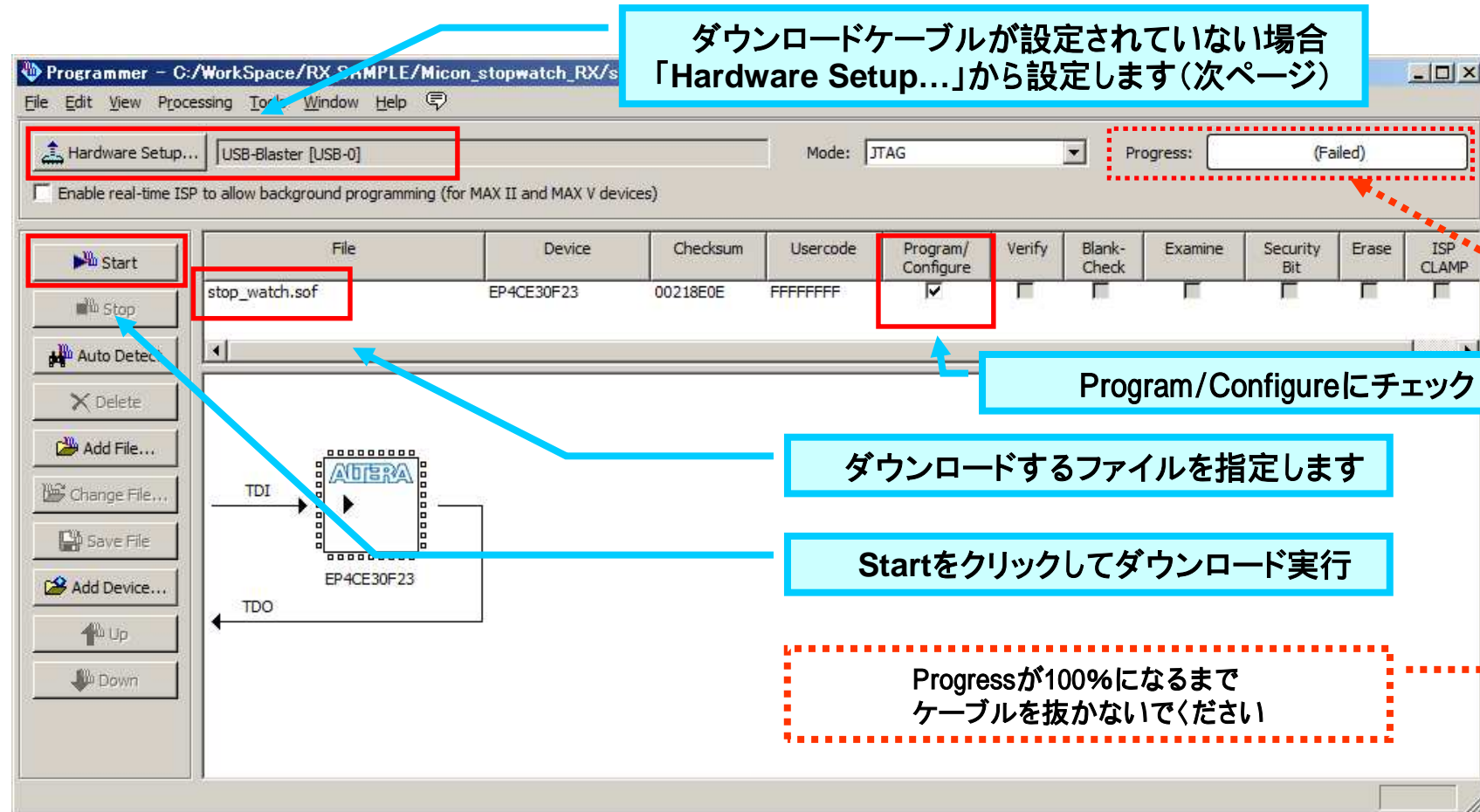
SRAM書き込み用ファイル *.sofファイルをダウンロードします

Tool Programmerを実行します

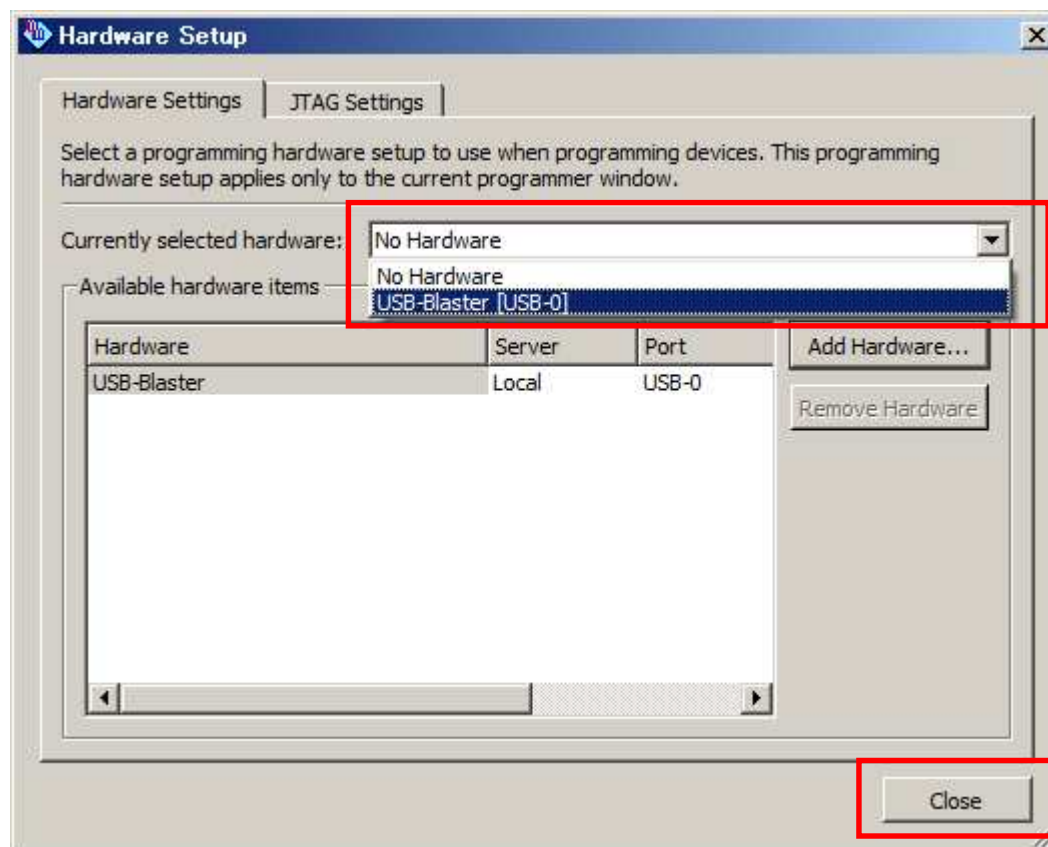


Programmerで*.sofファイルを指定し、ダウンロードを実行します
Progressメーターが100%になったらダウンロード完了です

実機に反映しない場合はボードのRESETボタンを押してください



ダウンロードケーブルが認識されていない場合、下記のように設定します

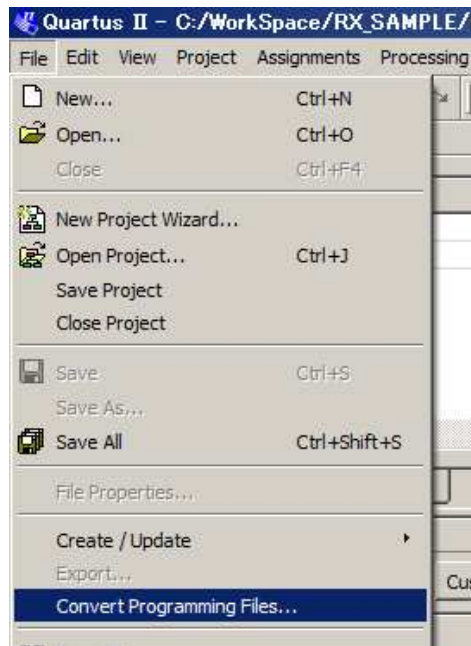


<MU500-RX コンフィギュレーションROMダウンロード手順>

*.jicファイルの作成

.sofファイルを元に.jicファイルへ変換します

File Convert Programming Files をクリックします

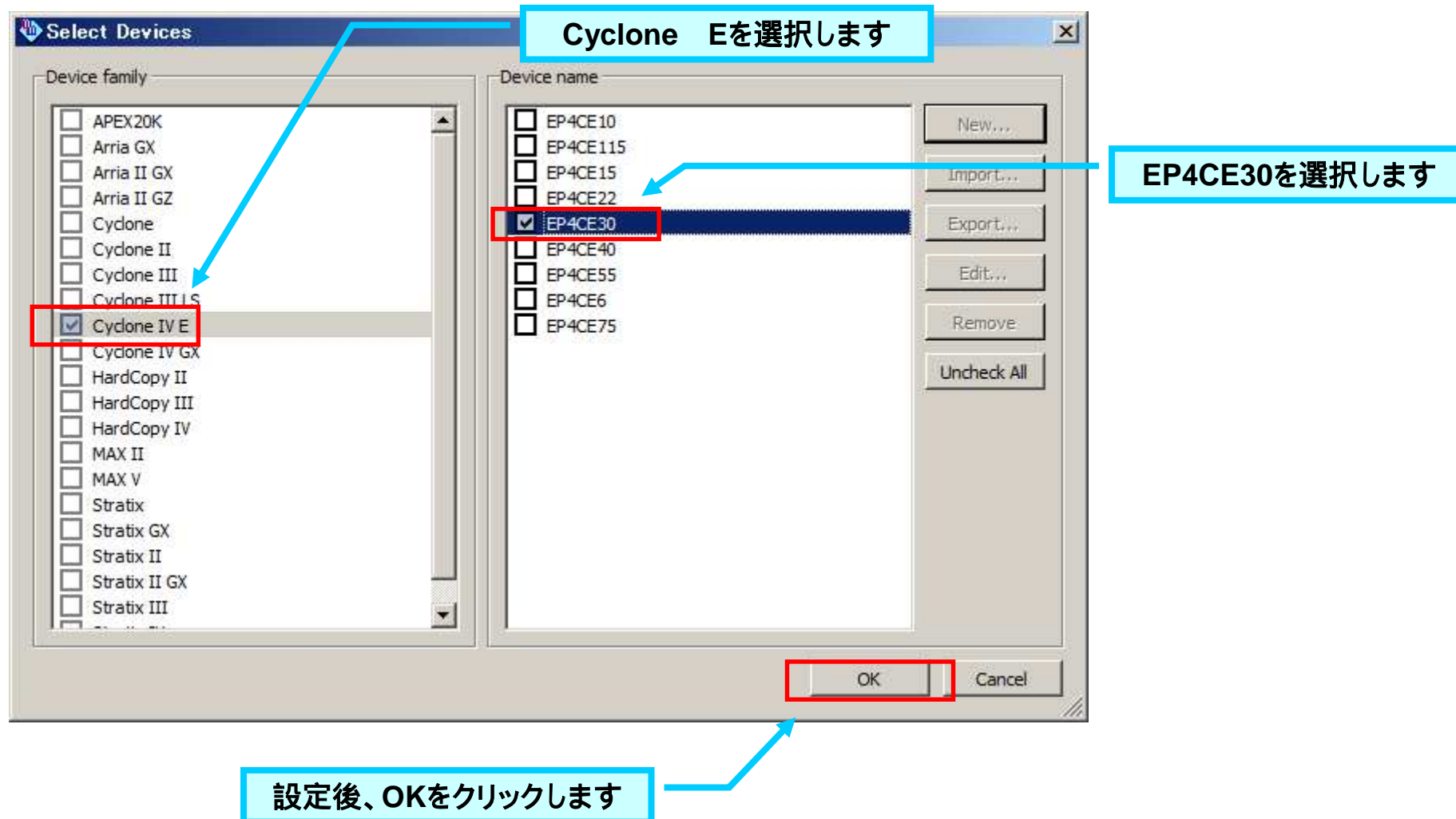


*.jicファイルの作成

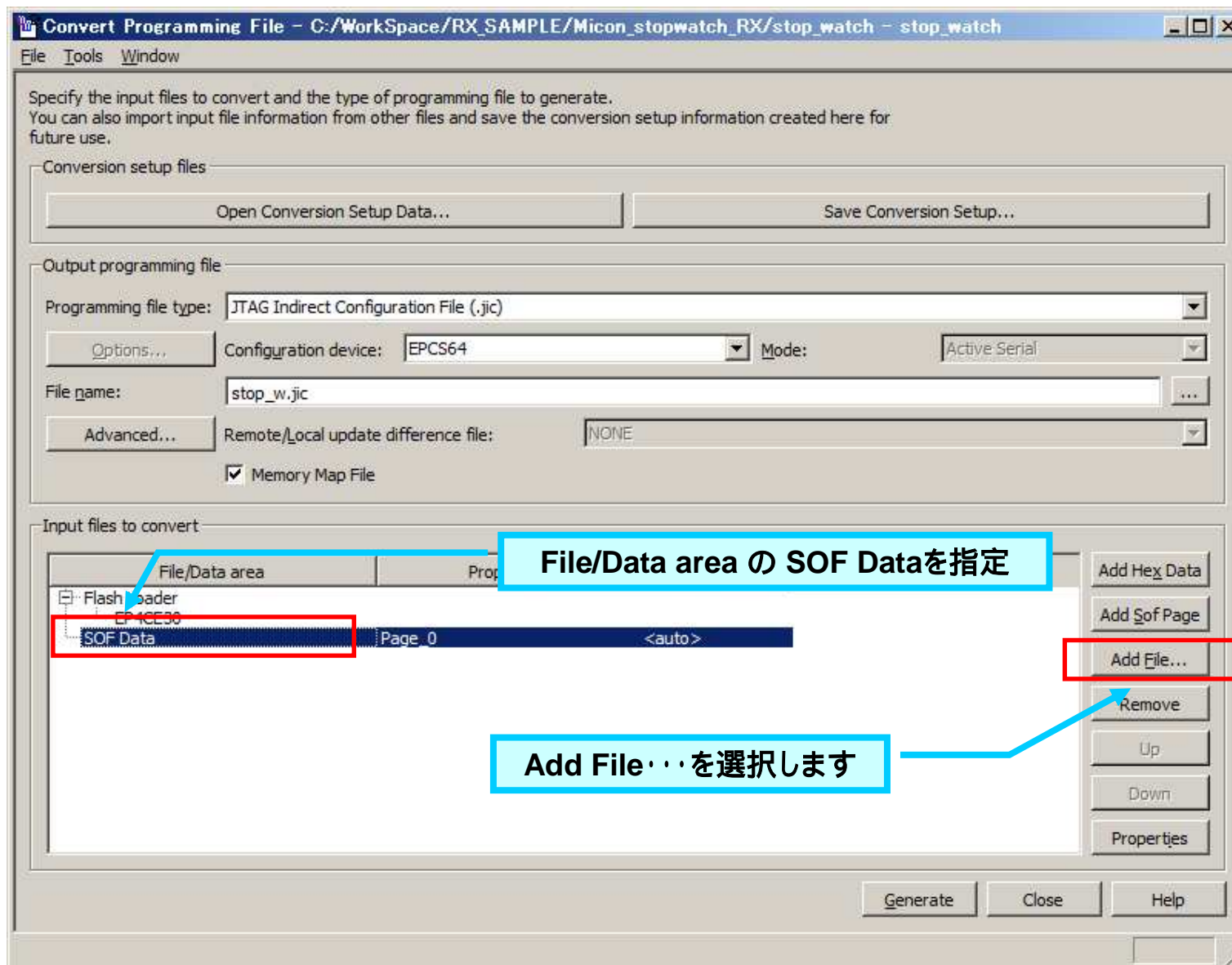
The screenshot shows the 'Convert Programming File' dialog box with the following settings and annotations:

- Conversion setup files:** Buttons for 'Open Conversion Setup Data...' and 'Save Conversion Setup...'.
- Output programming file:**
 - Programming file type:** 'JTAG Indirect Configuration File (.jic)' (Annotated: **JTAG Indirect Configuration Fileを選択します**)
 - Configuration device:** 'EPCS64' (Annotated: **EPCS64を選択します**)
 - File name:** 'stop_w.jic' (Annotated: **任意のファイル名を入力します**)
 - Memory Map File:** Checked (Annotated: **Memory Map Fileにチェックを入れます**)
- Input files to convert:**
 - File/Data area:** 'Flash Loader' (Annotated: **File/Data area の Flash Loaderを指定**)
 - Properties:** 'Page_0' (Annotated: **上記5項を設定後Add Dvice...を選択します**)
 - Start Address:** '<auto>'
- Buttons:** 'Add Hex Data', 'Add Sof Page', 'Add Device...' (Annotated: **Add Dvice...を選択します**), 'Remove', 'Up', 'Down', 'Properties', 'Generate', 'Close', 'Help'.

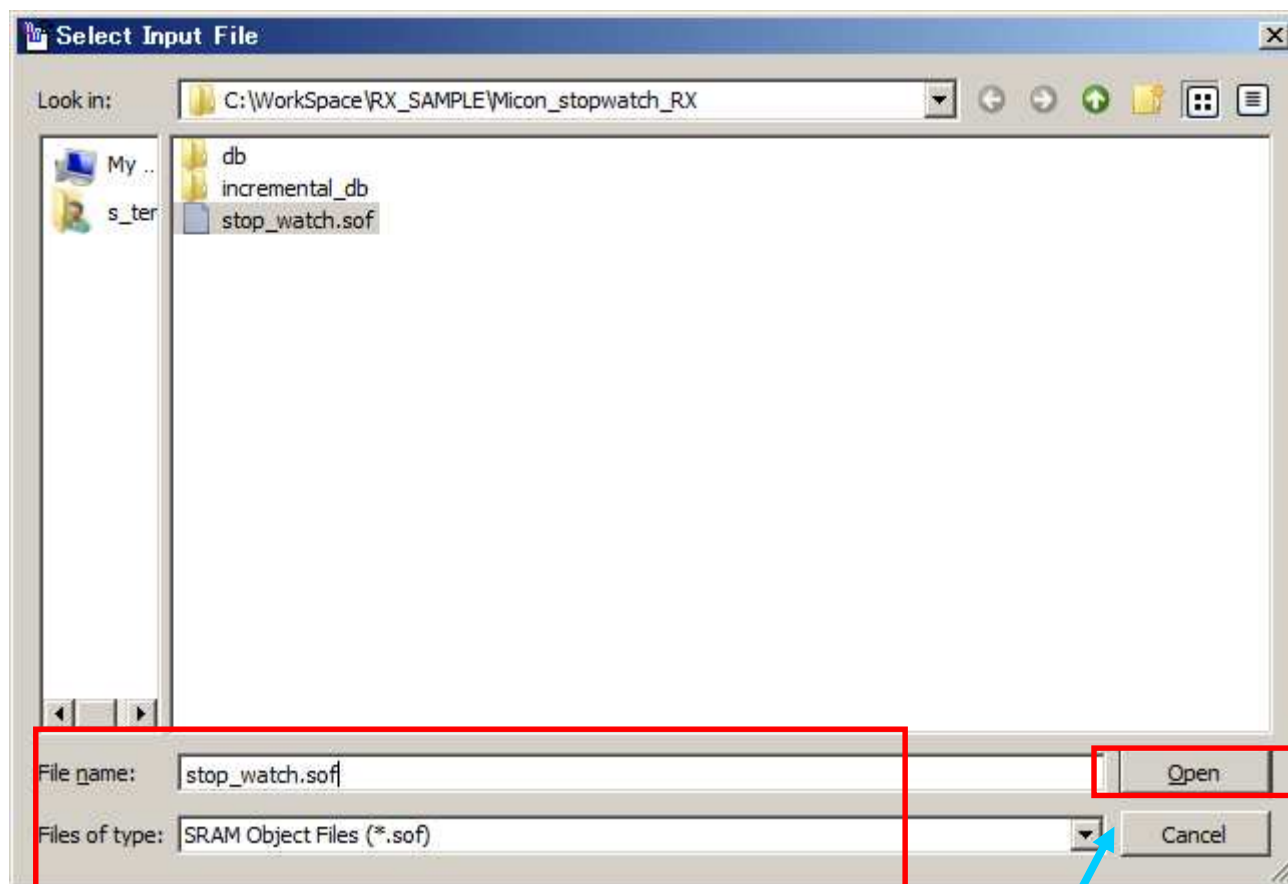
*.jicファイルの作成



*.jicファイルの作成

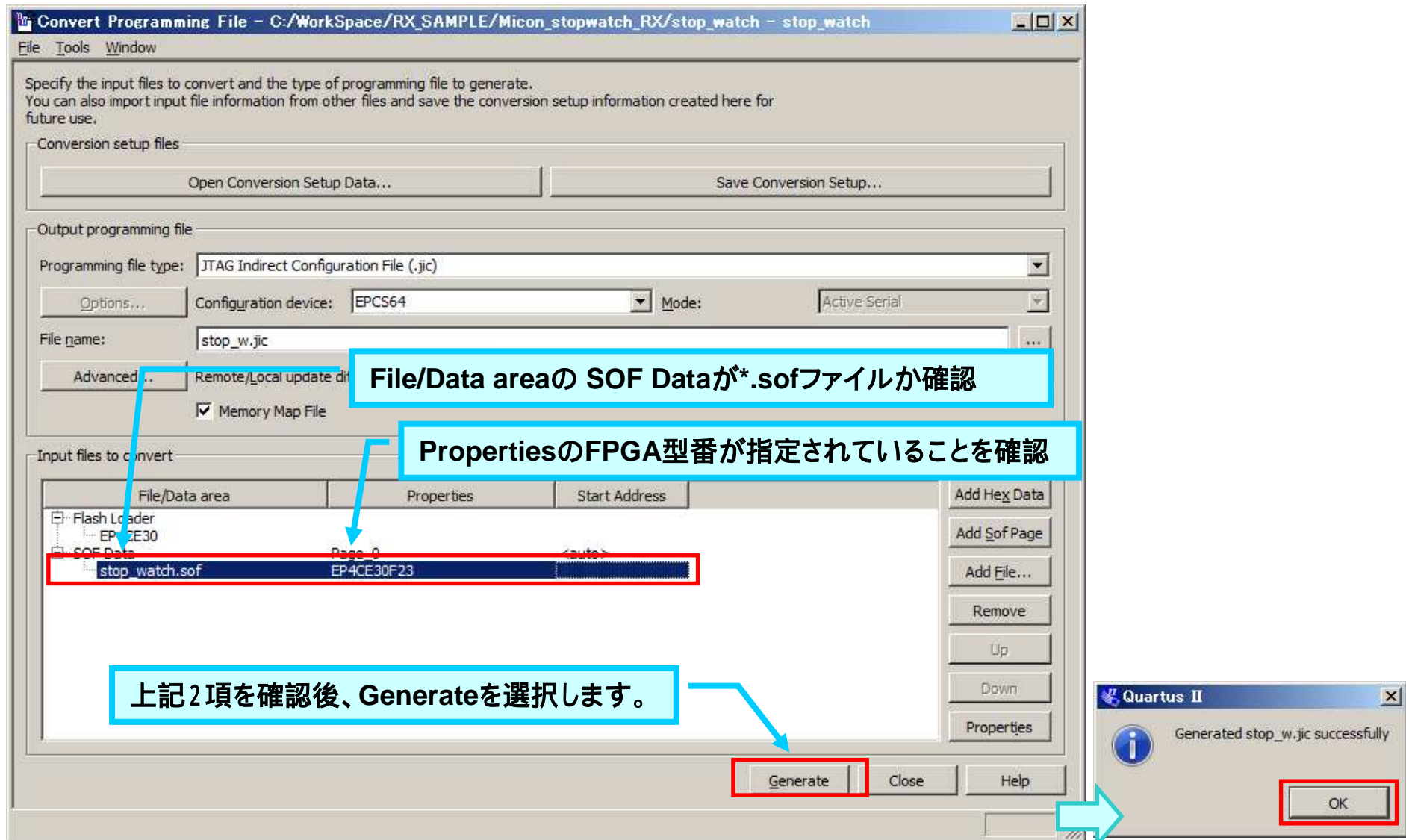


*.jicファイルの作成方法



変換する*.sofファイルを選択します

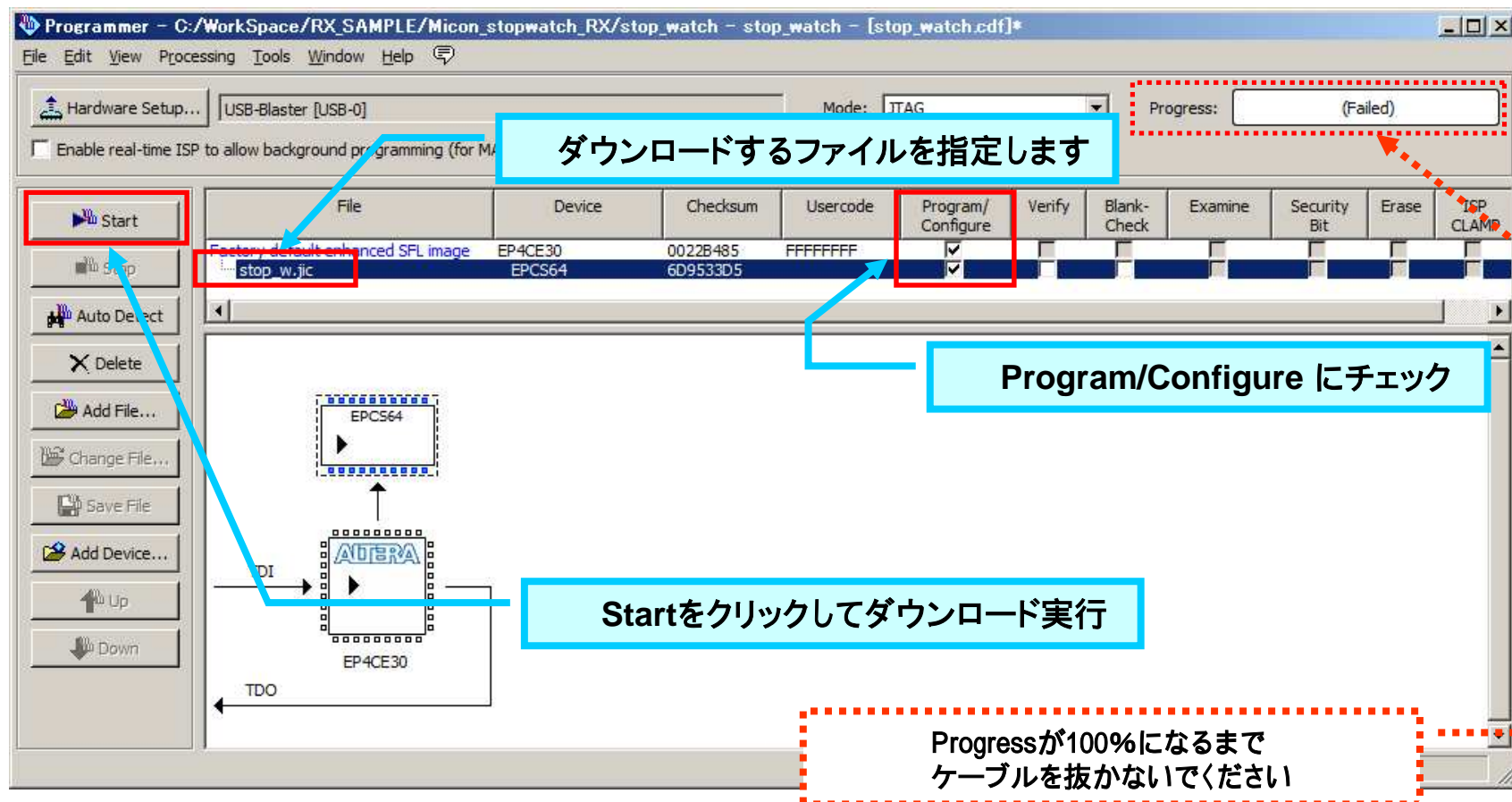
*.jicファイルの作成方法



<MU500-RXのダウンロード jicファイルダウンロード>

Programmerで*.jicファイルを指定し、ダウンロードを実行します
Progressメーターが100%になったらダウンロード完了です

ダウンロード後は電源を再投入してください



本資料の全部または一部を無断で複写、複製することはできません。

PowerMedusa は三菱電機マイコン機器ソフトウェア株式会社の登録商標です。

Cyclone 、Cyclone 、Quartus はALTERA Corporation の登録商標または商標です。

Windowsは米国マイクロソフトコーポレーションの登録商標です。

●その他、記載されている社名・製品名は一般に各社の商標および登録商標です。

＜お問い合わせ先＞

三菱電機マイコン機器ソフトウェア株式会社
企画室 事業推進室 営業グループ

e-mail : medusa_info@kyo.mms.co.jp

〒661-0981 兵庫県尼崎市猪名寺2-5-1

TEL : 06-6495-4637

URL : <http://powermedusa.jp>