

Xilinx Zynq FPGA, TI DSP, MCU 기반의 프로그래밍 및 회로 설계 전문가 과정

강사 – Innova Lee(이상훈)

gcccompil3r@gmail.com

학생 hyungjun Yu(유형준)

love592946@nave.rcom

LDR R0, = 0xE000ED88	→ R0 에 0xE000ED88 을 LOAD 시킨다.
LDR R1, [R0]	→ R1 에 [R0]을 LOAD 시킨다. [R0]은 *R0 과 같은의미다.
ORR R1,R1,#(0xF <<20)	→ R1 과 R1 을 0xF <<20 시킨 값을 OR 연산 한다.
STR R1,[R0]	→ R1 의 값을 [R0]에 넣어 SAVE 시킨다.

LDR R0,=Systeminit → Systeminit 함수포인터를 R0 에 LOAD 시킨다.

Void Systeminit(void)를 보면

RCC → CR |= (uint32_t)0x000000001; → RM0090 Reference Manual(STM32F407) 의 pdf 파일에서 **RCC_CR** 을 찾고 0bit 를 보고 해석한다.

RCC → CFGR → 마찬가지로

RCC → CR &= (uint32_t)0xFE6FFFF; → 마찬가지로 E 와 6 부분을 찾아서 보면 0 으로 꺼준게된다.
그거를 AND 연산한다.

RCC → PLLCFGR ->마찬가지

RCC-CR &= (uni32_t)0xFFFBFFFF; ->마찬가지

RCC → CIR = 0x00000000; ->마찬가지

이 소스코드들 다 마찬가지로 찾아서 들어가서 해석해서 풀이하면 된다.

그리고 **CLOCK TREE** 에서 보면 된다.

참고: **HSI** → 내부 CLOCK (칩회로로 설계되어있어서 주파수가 정해져있다)

HSE → 외부 CLOCK (4~26 MHZ , 발전소자에 의해 고정할 수 있다)

더 큰 MHZ 를 원하면 PLL (200 MHZ 까지 가능)

SW 에 따라 1.HS1 2.HSE 3.PLL 을 쓸 수 있다.

PRESC => 분주비 (CLOCK 나누는거 , 주파수 낮추기위해)

Peripheral => 주파수 낮추려고, 핀의 역할을 정해주는?.