

BRUSHLESS DC MOTOR CONTROLLER

FEATURES

- Controlled Baseline
 - One Assembly Site
 - One Test Site
 - One Fabrication Site
- Extended Temperature Performance of -55°C to 125°C
- $-55^{\circ}\text{C} \sim 125^{\circ}\text{C}$ 의 확장 온도 성능
- Enhanced Diminishing Manufacturing Sources (DMS) Support
- DMS (Diminishing Manufacturing Sources) 지원 강화
- Enhanced Product-Change Notification
- 향상된 제품 - 변경 알림
- Qualification Pedigree (1)
- 자격 심사

(1)

Component qualification in accordance with JEDEC and industry standards to ensure reliable operation over an extended temperature range.

확장 온도 범위에서 신뢰성있는 작동을 보장하기 위해 JEDEC 및 산업 표준에 따라 부품을 검증해야 합니다.

This includes, but is not limited to, Highly Accelerated Stress Test (HAST) or biased 85/85, temperature cycle, autoclave or unbiased HAST, electromigration, bond intermetallic life, and mold compound life.

여기에는 HAST (Highly Accelerated Stress Test) 또는 85/85 bias, 온도 cycle, autoclave 또는 bias되지 않은 HAST, *electromigration, 본드 금속 간 화합물 및 mold compound life가 포함 되나 이에 국한되지 않습니다.

일렉트로마이그레이션[electromigration]

LSI기술에서 배선 금속막 중의 전류 밀도의 증대, 칩(chip)당 소비 전력의 증대에 의한 디바이스 온도의 상승에 의해 캐리어에서 전극 구성 원자로 금속막 중의 물질 이동이 일어나는 것. 단선에 의한 신뢰성 저하의 원인이 된다. 금속에 전류가 흐를 때 일어나는 금속 이온의 이동 현상을 말한다.

Such qualification testing should not be viewed as justifying use of this component beyond specified performance and environmental limits.

이러한 자격 시험은 명시된 성능 및 환경적 한계를 넘어 이 구성 요소의 사용을 정당화하는 것으로 간주되어서는 안 됩니다.

- Drives Power MOSFETs or Power Darlingtons Directly
- 직접 파워 MOSFET 또는 Power Darlington을 구동하십시오.
- 50-V Open Collector High-Side Drivers
- Latched Soft Start
- High-speed Current-Sense Amplifier with Ideal Diode
- Ideal Diode(이상적인 다이오드)가 내장된 고속 전류 감지 앰프
- Pulse-by-Pulse and Average Current Sensing
- Pulse-by-Pulse 및 평균 전류 감지
- Over-Voltage and Under-Voltage Protection
- 과전압 및 저전압 보호
- Direction Latch for Safe Direction Reversal
- 안전 방향 반전을 위한 방향 *Latch

*래치 [latch]

Latch는 하나의 데이터 입력, 하나의 클럭 입력 그리고 하나의 출력을 갖는다.

- Tachometer
- Trimmed Reference Sources 30 mA
- Trimmed된 기준 소스 30 mA
- Programmable Cross-Conduction Protection
- 프로그래밍 가능한 교차 전도 보호
- Two-Quadrant and Four-Quadrant Operation
- Two-Quadrant 및 Four-Quadrant 운영

DESCRIPTION/ORDERING INFORMATION(설명 / 주문 정보)

The UC2625 motor controller integrates most of the functions required for high-performance brushless dc motor control into one package.

UC2625 모터 controller는 고성능 brushless dc motor 제어에 필요한 대부분의 기능을 하나의

package로 통합합니다.

When coupled with external power MOSFETs or Darlingtons, this device performs fixed-frequency PWM motor control in either voltage or current mode while implementing closed loop speed control and braking with smart noise rejection, safe direction reversal, and cross-conduction protection.

외부 파워 MOSFET 또는 Darlington과 결합 할 때 이 소자는 전압 또는 전류 모드에서 고정 주파수 PWM 모터 제어를 수행하면서 smart noise 제거, 안전한 방향 반전 및 교차 전도 보호 기능을 갖춘 closed loop speed 제어 및 제동을 구현한다.

Although specified for operation from power supplies between 10 V and 18 V, the UC2625 can control higher voltage power devices with external level-shifting components.

UC2625는 10V와 18V 사이의 전원 공급 장치에서 작동하도록 규정되어 있지만 외부 레벨 이동 구성 요소로 고전압 전원 장치를 제어 할 수 있습니다.

The UC2625 contains fast, high-current push-pull drivers for low-side power devices and 50-V open-collector outputs for high-side power devices or level shifting circuitry.

UC2625는 low-side 전력 디바이스 용 고속, 고전류 push-pull 드라이버와 high-side 전력 디바이스 또는 level shifting 회로 용 50V open-collector 출력을 포함하고있다.

The UC2625 is characterized for operation over the military temperature range of -55°C to 125°C . UC2625는 -55°C ~ 125°C 의 military temperature 범위에서 작동합니다.

ORDERING INFORMATION⁽¹⁾

T_A	PACKAGE ⁽²⁾	ORDERABLE PART NUMBER	TOP-SIDE MARKING
-55°C to 125°C	PDIP – N	UC2625MNEP	UC2625EP
	SOIC – DW	UC2625MDWREP	UC2625EP

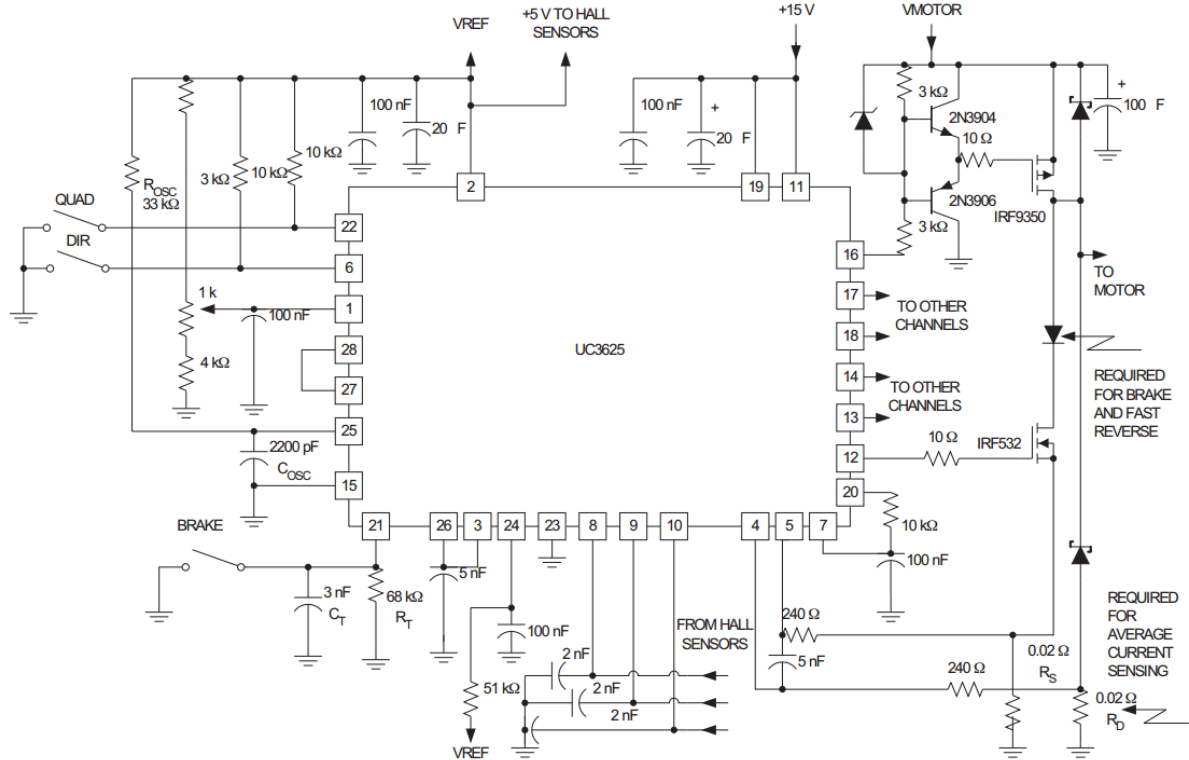
(1) For the most current package and ordering information, see the Package Option Addendum at the end of this document, or see the TI website at www.ti.com.

(1) 최신 패키지 및 주문 정보는 이 문서의 끝에 있는 패키지 옵션 부록을 참조하거나 TI 웹 사이트 (www.ti.com)를 참조하십시오.

(2) Package drawings, thermal data, and symbolization are available at www.ti.com/packaging.

(2) 패키지 도면, 열 데이터 및 기호는 www.ti.com/packaging에서 확인할 수 있습니다.

Typical Application



ABSOLUTE MAXIMUM RATINGS

절대 최대 등급(1)

over operating free-air temperature range (unless otherwise noted)

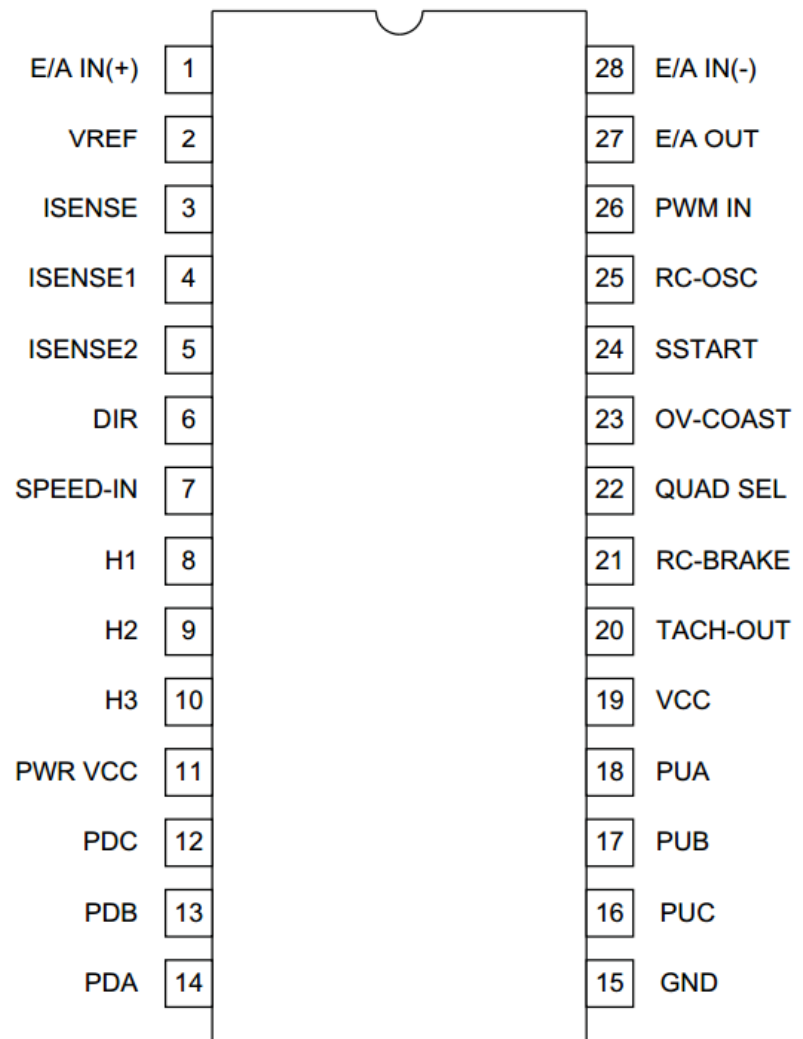
작동 대기 온도 범위 (별도의 언급이 없는 한)

		VALUE	UNIT
VCC	Supply voltage	20	V
PWR VCC		20	
		−0.3 to 6	
		−0.3 to 12	
		−1.3 to 6	
		−0.3 to 8	
		−0.3 to 12	
		−0.3 to 50	
PU	Output current	+200 continuous	mA
PD		±200 continuous	
E/A		±10	
I _{SENSE}		−10	
TACH OUT		±10	
VREF		−50 continuous	
T _J	Operating temperature range	−55 to 125	°C

(1) Currents are positive into and negative out of the specified terminal.

(1) Currents는 지정된 단자에서 양극으로 들어가고 음극이 된다.

CONNECTION DIAGRAM



A. This pinout applies to the SOIC (DW) package.

ELECTRICAL CHARACTERISTICS(전기적 특성)

Unless otherwise stated, these specifications apply for:

별도로 명시하지 않는 한, 다음 사양이 적용됩니다.

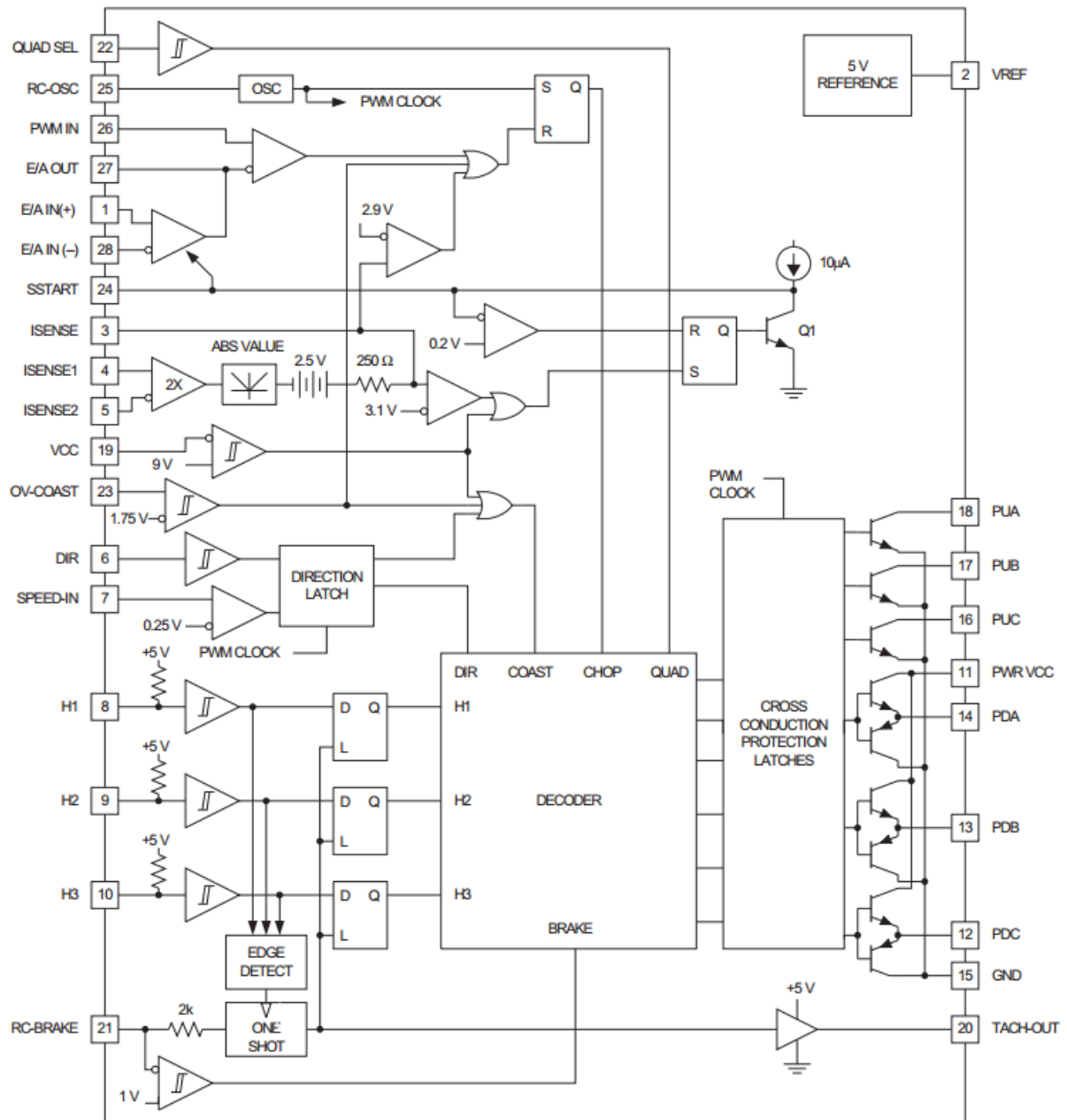
$$T_A = 25^{\circ}\text{C}; P_{wr} V_{CC} = V_{CC} = 12\text{V}; R_{OSC} = 20\text{k}\Omega \text{ to } V_{REF}; C_{OSC} = 2\text{nF}; R_{RACH} = 33\text{k}\Omega; C_{TACH} = 10\text{nF};$$

and all outputs unloaded. $T_A = T_J$.

PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT
Overall						
	Supply current	-55°C to 125°C	14.5	30.0		mA
	VCC turn-on threshold		8.65	8.95	9.55	V
	VCC turn-off threshold		7.75	8.05	8.55	
Overvoltage/Coast						
	OV-COAST inhibit threshold	-55°C to 125°C	1.65	1.75	1.85	V
	OV-COAST restart threshold		1.535	1.65	1.75	
	OV-COAST hysteresis		0.05	0.10	0.155	
	OV-COAST input current		-10	-1	10	μA
Logic Inputs						
	H1, H2, H3 low threshold	-55°C to 125°C	0.8	1.0	1.25	V
	H1, H2, H3 high threshold		1.6	1.9	2.0	
	H1, H2, H3 input current	-55°C to 125°C, to 0 V	-400	-250	-120	μA
	QUAD SEL, dir thresholds	-55°C to 125°C	0.8	1.4	3.0	V
	QUAD SEL hysteresis		70			mV
	DIR hysteresis		0.6			V
	QUAD SEL input current		-30	50	150	μA
	DIR input current		-30	-1	30	
PWM Amp/Comparator						
	E/A IN(+), E/A IN(-) input current	To 2.5 V	-5.0	-0.1	5.0	μA
	PWM IN input current	To 2.5 V	0	3	30	
	Error amp input offset	0 V < V _{COMMON-MODE} < 3 V	-10		10	mV
	Error amp voltage gain		70	90		dB
	E/A OUT range	-55°C to 125°C	0.25		3.50	V
			0.25		4.55	
S _{START}	Pullup current	To 0 V	-16	-10	-5	μA
		To 0 V , -55°C to 125°C	-17.5		-5	
	Discharge current	To 2.5 V	0.1	0.4	3.0	mA
	Restart threshold		0.1	0.2	0.3	V
Current Amp						
	Gain	I _{SENSE1} = 0.3 V, I _{SENSE2} = 0.5 V to 0.7 V	1.75	1.95	2.15	V/V
	Level shift	I _{SENSE1} = 0.3 V, I _{SENSE2} = 0.3 V	2.4	2.5	2.65	V
	Peak current threshold	I _{SENSE1} = 0 V, force I _{SENSE2}	0.14	0.20	0.26	
	Over current threshold		0.26	0.30	0.36	
	I _{SENSE1} , I _{SENSE2} input current	To 0 V	-850	-320	0	μA
	I _{SENSE1} , I _{SENSE2} offset current			±2	±12	
	Range I _{SENSE1} , I _{SENSE2}		-1		2	
Tachometer/Brake						
	TACH-OUT high level	-55°C to 125°C, 10 kΩ to 2.5 V	4.7	5	5.3	V
	TACH-OUT low level				0.2	
	On time		170	220	280	μs
	On time change with temp	-55°C to 125°C		0.1%		
	RC-BRAKE input current	To 0 V	-4.0	-1.9		mA
	Threshold to brake, RC-brake	-55°C to 125°C	0.8	1.0	1.2	V
	Brake hysteresis, RC-brake			0.09		

PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT
	SPEED-IN threshold	-55°C to 125°C	220	257	290	mV
	SPEED-IN input current		-30	-5	30	μA
Low-Side Drivers						
	Voh, -1 mA, down from VCC	-55°C to 125°C	1.60	2.50	V	
	Voh, -50 mA, down from VCC		1.75	2.45		
	Vol, 1 mA		0.05	0.4		
	Vol, 50 mA		0.36	0.8		
	Rise/fall time	10% to 90% slew time, into 1 nF	50		ns	
High-Side Drivers						
	Vol, 1 mA	-55°C to 125°C	0.1	0.4	V	
	Vol, 50 mA		1.0	1.8		
	Leakage current	Output voltage = 50 V		30	μA	
	Fall time	10% to 90% slew time, 50 mA load	50		ns	
Oscillator						
	Frequency		40	50	60	kHz
		-40°C to 105°C	35		65	
		-55°C to 125°C	30		80	
Reference						
	Output voltage	Iref = 0 mA	4.9	5.0	5.1	V
		-55°C to 125°C	4.7	5.0	5.3	
	Load regulation	0 mA to -20 mA load	-40	-5		mV
	Line regulation	10 V to 18 V VCC	-10	-1	10	
	Short circuit current	-55°C to 125°C	50	100	150	mA
Miscellaneous						
	Output turn-on delay		1			μs
	Output turn-off delay		1			

Block Diagram



DEVICE INFORMATION

Terminal Functions

TERMINAL		I/O	DESCRIPTION
NAME	NO.		
DIR, SPEED-IN	6,7		<p>The position decoder logic translates the Hall signals and the DIR signal to the correct driver signals (PUs and PDs).</p> <p>위치 decoder logic은 Hall signal 및 DIR signal를 올바른 driver signal(PU 및 PD)로 변환합니다.</p> <p>To prevent output stage damage, the signal on DIR is first loaded into a direction latch, then shifted through a two-bit register.</p> <p>출력 단계 손상을 방지하기 위해 DIR의 신호가 먼저 방향 latch에 로드된 다음 2비트 레지스터를 통해 shift됩니다.</p> <p>As long as SPEED-IN is less than 250 mV, the direction latch is transparent. SPEED-IN이 250 mV 미만이면 방향 latch가 명확합니다.</p> <p>When SPEED-IN is higher than 250 mV, the direction latch inhibits all changes indirection.</p> <p>SPEED-IN이 250 mV보다 높으면 방향 latch가 모든 우회 변경을 금지합니다.</p> <p>SPEED-IN can be connected to TACH-OUT Through a filter, so that the direction latch is only transparent when the motor is spinning slowly, and has too little stored energy to damage power devices.</p> <p>SPEED-IN은 필터를 통해 TACH-OUT에 연결될 수 있으므로 모터가 천천히 회전 할 때 방향 latch만 명확해지고 축적된 에너지가 너무 적어서 전력 장치가 손상시킬 수 있습니다</p> <p>Additional circuitry detects when the input and output of the direction latch are DIR, SPEED-IN 6, 7 different, or when the input and output of the shift register are different, and inhibits all output drives during that time.</p> <p>추가 회로는 방향 latch의 입력 및 출력이 DIR, SPEED-IN 6, 7 또는 시프트 레지스터의 입력 및 출력이 다른 경우를 감지하고 그 시간 동안 모든 출력 드라이브를 금지합니다.</p> <p>This can be used to allow the motor to coast to a safe speed before reversing.</p> <p>이 기능을 사용하면 모터를 뒤집기 전에 안전한 속도로 주행 할 수 있습니다.</p>

		<p>The shift register ensures that direction can not be changed instantaneously. shift register는 방향을 즉시 변경할 수 없도록 합니다.</p> <p>The register is clocked by the PWM oscillator, so the delay between direction changes is always going to be between one and two oscillator periods. 레지스터는 PWM oscillator에 의해 clocked되므로 방향 전환 사이의 지연은 항상 1-2 oscillator period(발진기 주기) 사이가 됩니다.</p> <p>At 40 kHz, this corresponds to a delay of between 25 μs and 50 μs. 40 kHz에서 이것은 25 μs와 50 μs 사이의 지연에 해당합니다.</p> <p>Regardless of output stage, 25 μs deadtime should be adequate to ensure no overlap cross-conduction. 출력 단계에 관계없이 25μs deadtime은 중복되지 않아야 합니다.</p> <p>Toggling DIR causes an output pulse on TACH-OUT regardless of motor speed. DIR을 Toggling하면 모터 속도에 관계없이 TACH-OUT에 출력 펄스가 발생합니다.</p>
E/A IN(+), E/A IN(-), E/A OUT, PWM IN	1,28, 27,26	<p>E/A IN(+) and E/A IN(-) are not internally committed to allow for a wide variety of uses. E / A IN (+) 및 E / A IN (-)은 다양한 용도로 사용할 수 있도록 내부적으로 commit되지 않습니다.</p> <p>They can be connected to the ISENSE, to TACH-OUT through a filter, to an external command voltage, to a D/A converter for computer control, or to another op amp for more elegant feedback loops. 그들은 ISENSE, 필터를 통한 TACH-OUT, 외부 명령 전압, 컴퓨터 제어용 D/A converter, 또는 보다 정교한 feedback loop를 위해 다른 연산 증폭기에 연결할 수 있습니다.</p> <p>The error amplifier is compensated for unity gain stability, so E/A OUT can be tied to E/A IN(-) for feedback and major loop compensation. error amplifier는 unity gain stability(단일 이득 안정성)을 보상받으며, feedback and major loop compensation을 위해 E / A OUT을 E / A IN (-)에 연결할 수 있습니다.</p> <p>E/A OUT and PWM In drive the PWM comparator. E / A OUT 및 PWM In은 PWM 비교기를 구동합니다.</p>

		<p>For voltage-mode PWM systems, PWM In can be connected to RC-OSC. 전압 모드 PWM 시스템의 경우 PWM In을 RC-OSC에 연결할 수 있습니다.</p> <p>The PWM comparator clears the PWM latch, commanding the outputs to chop. PWM 비교기는 PWM latch를 지우고 출력을 잘라내도록 명령한다.</p> <p>The error amplifier can be biased off by connecting E/A IN(-) to a higher voltage than /EA IN(+). 오류 증폭기는 E / A IN (-)을 / EA IN (+)보다 높은 전압에 연결하여 bias 될 수 있습니다.</p> <p>When biased off, E/A OUT appears to the application as a resistor to ground. bias가 해제되면 E / A OUT은 접지에 대한 저항으로 application에 나타납니다.</p> <p>E/A OUT can then be driven by an external amplifier. E / A OUT은 외부 증폭기에 의해 구동 될 수 있습니다.</p>
GND	15	<p>All thresholds and outputs are referred to the GND pin except for the PD and PU outputs. 모든 threshold 및 출력은 PD 및 PU 출력을 제외하고 GND 핀을 기준으로 합니다.</p>
H1, H2, H3	8,9,10	<p>The three shaft position sensor inputs consist of hysteresis comparators with input pullup resistors. 세 개의 shaft position sensor 입력은 입력 pullup 저항이 있는 hysteresis 비교기로 구성됩니다.</p> <p>Logic thresholds meet TTL specifications and can be driven by 5-V CMOS, 12-V CMOS, NMOS, or open-collectors. Logic threshold은 TTL 사양을 충족하며 5V CMOS, 12V CMOS, NMOS 또는 open-collectors로 구동 할 수 있습니다.</p> <p>Connect these inputs to motor shaft position sensors that are positioned 120 electrical degrees apart. 이 입력을 120도 각도로 떨어진 motor shaft position sensor에 연결하십시오.</p> <p>If noisy signals are expected, zener clamp and filter these inputs with 6-V zeners and an RC filter. noisy signal가 예상되는 경우 zener는 이러한 입력을 6V zener 및 RC 필터로 clamp하고 filtering합니다.</p>

			<p>Suggested filtering components are 1 kΩ and 2 nF. 제안되는 filtering 구성 요소는 1 kΩ 및 2 nF입니다.</p> <p>Edge skew in the filter is not a problem, because sensors normally generate modified gray code with only one output changing at a time, but rise and fall times must be shorter than 20 μs for correct tachometer operation.</p> <p>sensor는 일반적으로 한 번에 하나의 출력만 변경되는 수정된 gray code를 생성하기 때문에 필터의 Edge skew는 문제가 되지 않지만 올바른 tachometer 작동을 위해서는 상승 및 하강 시간이 20μs보다 짧아야 합니다.</p> <p>Motors with 60 electrical degree position sensor coding can be used if one or two of the position sensor signals is inverted. position sensor signals 중 하나 또는 두 개가 반전되는 경우 60 electrical degree position sensor coding을 사용하는 모터를 사용할 수 있습니다.</p>
<p>ISENSE1, ISENSE2, ISENSE</p> <p>I_{SENSE}</p>	3,4,5		<p>The current sense amplifier has a fixed gain of approximately two. 전류 감지 증폭기는 약 2의 고정 이득을 갖는다.</p> <p>It also has a built-in level shift of approximately 2.5 V. The signal appearing on ISENSE is: $I_{SENSE} = 2.5 \text{ V} + (2 \times \text{ABS} (I_{SENSE1} - I_{SENSE2}))$ 또한 ISENSE에 나타나는 신호는 다음과 같습니다. $I_{SENSE} = 2.5 \text{ V} + (2 \times \text{ABS} (I_{SENSE1} - I_{SENSE2}))$</p> <p>$I_{SENSE1}$ and I_{SENSE2} are interchangeable and can be used as differential inputs. I_{SENSE1} 과 I_{SENSE2}는 상호 교환 가능하며 differential input(차동 입력)으로 사용할 수 있습니다.</p> <p>The differential signal applied can be as high as ±0.5 V before saturation. 인가 된 differential signal(차동 입력)는 포화되기 전에 ± 0.5V 정도까지 높아질 수 있습니다.</p> <p>If spikes are expected on ISENSE1 or ISENSE2, they are best filtered by a capacitor from ISENSE to ground. ISENSE1 또는 ISENSE2에서 스파이크가 예상되는 경우 ISENSE에서 접지로 콘덴서로 filtering하는 것이 가장 좋습니다.</p> <p>Filtering this way allows fast signal inversions to be correctly processed by the absolute value circuit. 이러한 방식으로 Filtering을 수행하면 fast signal inversions을 절대값 회로에서 올바르게 처리 할 수 있습니다.</p>

			<p>The peak-current comparator allows the PWM to enter a current-limit mode with current in the windings never ISENSE exceeding approximately 0.2 V / RSENSE.</p> <p>peak-current comparator는 PWM이 약 0.2V / RSENSE를 초과하지 않는 권선에서 전류 ISENSE로 current-limit mode로 들어가게 한다.</p>
OV-COAST	23		<p>This input can be used as an over-voltage shut-down input, as a coast input, or both.</p> <p>이 입력은 과전압 shut-down 입력, coast input 또는 두 가지 모두로 사용할 수 있습니다.</p> <p>This input can be driven by TTL, 5-V CMOS, or 12-V CMOS.</p> <p>이 입력은 TTL, 5-V CMOS 또는 12-V CMOS로 구동 될 수 있습니다.</p>
PDA, PDB, PDC	12,13,14		<p>These outputs can drive the gates of N-channel power MOSFETs directly or they can drive the bases of power Darlingtons if some form of current limiting is used.</p> <p>이 출력은 N-channel power MOSFET의 gate를 직접 구동 할 수 있거나 전류 제한의 일부 형태가 사용될 경우 전력 Darlington의 베이스를 구동 할 수 있다.</p> <p>They are meant to drive low-side power devices in high-current output stages.</p> <p>이 소자는 고전류 출력 단계에서 low-side power device를 구동하기 위한 것이다.</p> <p>Current available from these pins can peak as high as 0.5 A. These outputs feature a true totem-pole output stage.</p> <p>이 핀에서 이용할 수 있는 전류는 0.5A까지 peak가 될 수 있습니다. 이 출력은 진정한 totem-pole 출력 단계를 특징으로 합니다.</p> <p>Beware of exceeding device power dissipation limits when using these outputs for high continuous currents.</p> <p>높은 연속 전류에 대해 이 출력을 사용할 때 소자의 전력 소모 한계를 초과하지 않도록 주의하십시오.</p> <p>These outputs pull high to turn a "low-side" device on (active high).</p> <p>이 출력은 " low-side " 디바이스를 켜기 위해 high로 끌어 올 수 있다 (active high).</p>
PUA, PUB, PUC	16,17,18		<p>These outputs are open-collector, high-voltage drivers that are meant to drive high-side power devices in high-current output stages.</p> <p>이 출력은 high-current output 에서 high-side power device를 구동하기 위한 open-collector, high-voltage driver입니다.</p>

			<p>These are active low outputs, meaning that these outputs pull low to command a high-side device on.</p> <p>이것들은 active low output이며, high-side device를 켜기 위해 이들 출력을 low로 끌어 당긴다.</p> <p>These outputs can drive low-voltage PNP Darlingtons and P-channel MOSFETs directly, and can drive any high-voltage device using external charge pump techniques, transformer signal coupling, cascode level-shift transistors, or opto-isolated drive.</p> <p>(high-speed opto devices are recommended). (See applications).</p> <p>이 출력은 low-voltage PNP Darlington 및 P-channel MOSFET을 직접 구동할 수 있으며 외부 충전 펌프 기술, transformer signal coupling, cascode cascode level-shift transistor 또는 opto-isolated drive를 사용하여 고전압 디바이스를 구동할 수 있습니다.</p> <p>(high-speed opto devices are recommended). (See applications).</p>
PWR VCC	11		<p>This supply pin carries the current sourced by the PD outputs.</p> <p>이 전원 핀은 PD 출력으로 명시된 전류를 전달한다.</p> <p>When connecting PD outputs directly to the bases of power Darlingtons, the PWR VCC pin can be current limited with a resistor.</p> <p>PD 출력을 power Darlingtons의 베이스에 직접 연결할 때 PWR VCC 핀은 저항으로 전류 제한받을 수 있다.</p> <p>Darlington outputs can also be "Baker Clamped" with diodes from collectors back to PWR VCC. (See Applications)</p> <p>Darlington 출력은 collector에서 PWR VCC로 되돌아가는 다이오드로 "Baker Clamped"가 될 수도 있습니다. (응용 프로그램 참조)</p>
QUAD SEL	22		<p>The device can chop power devices in either of two modes, referred to as "two-quadrant" (Quad Sellow) and "four quadrant" (Quad Sel high).</p> <p>이 소자는 "two-quadrant" (Quad Sellow) 및 "four quadrant" (Quad Sel high)의 두 가지 모드 중 하나로 power device를 절단(chop) 할 수 있다.</p> <p>When two-quadrant chopping, the pulldown power devices are chopped by the output of the PWM latch while the pullup drivers remain on.</p> <p>two-quadrant chopping을 할 때, pulldown power device는 pullup driver가 켜져있는 동안 PWM latch의 출력에 의해 잘립니다.</p> <p>The load chops into one commutation diode, and except for back-EMF, will exhibit slow discharge current and faster charge current.</p> <p>부하는 하나의 정류 다이오드로 들어가고, 역기전력을 제외하고는 느린 방전 전류와 빠른 충전 전류를 나타낸다.</p> <p>Two-quadrant chopping can be more efficient than four-quadrant.</p>

		<p>Two-quadrant chopping은 four-quadrant보다 효율적일 수 있습니다.</p> <p>When four-quadrant chopping, all power drivers are chopped by the PWM latch, causing the load current to flow into two diodes during chopping. four-quadrant chopping 을 할 때, 모든 전력 드라이버는 PWM latch에 의해 잘려서 chopping하는 동안 부하 전류가 두 개의 diode로 흐른다.</p> <p>This mode exhibits better control of load current when current is low, and is preferred in servo systems for equal control over acceleration and deceleration.</p> <p>이 모드는 전류가 낮을 때 부하 전류를 보다 잘 제어하며 servo system에서 가속 및 감속에 대한 안정된 제어를 위해 선호됩니다.</p> <p>The QUAD SEL input has no effect on operation during braking. QUAD SEL 입력은 제동 중 작동에 영향을 미치지 않습니다.</p>
RC-BRAKE	21	<p>Each time the TACH-OUT pulses, the capacitor tied to RC-BRAKE discharges from approximately 3.33 V down to 1.67 V through a resistor. TACH-OUT pulse가 발생할 때마다 RC-BRAKE에 연결된 capacitor는 약 3.33V에서 저항을 통해 1.67V까지 방전된다.</p> <p>The tachometer pulse width is approximately $T = 0.67 R_T C_T$, where R_T and C_T are a resistor and capacitor from RC-BRAKE to ground. tachometer pulse width(회전 속도계 펄스 폭)은 대략 $T = 0.67 R_T C_T$입니다. 여기서 R_T와 C_T는 RC-BRAKE에서 접지까지의 저항 및 capacitor입니다.</p> <p>Recommended values for R_T are 10 kΩ to 500 kΩ, and recommended values for C_T are 1 nF to 100 nF, allowing times between 5 μs and 10 ms. R_T의 권장 값은 10kΩ ~ 500kΩ이며 C_T의 권장 값은 1nF ~ 100nF이며 5μs ~ 10ms 사이의 시간을 허용합니다.</p> <p>Best accuracy and stability are achieved with values in the centers of those ranges.</p> <p>이러한 범위의 중심에 있는 값을 사용하면 최상의 정확도와 안정성을 얻을 수 있습니다.</p> <p>RC-BRAKE also has another function. RC-BRAKE에는 또 다른 기능이 있습니다.</p> <p>If RC-BRAKE pin is pulled below the brake threshold, the device enters brake mode. RC-BRAKE 핀이 브레이크 임계값 아래로 당겨지면 장치는 brake mode로 들어갑니다.</p>

		<p>This mode consists of turning off all three high-side devices, enabling all three low-side devices, and disabling the tachometer.</p> <p>이 모드는 3 개의 모든 high-side device를 끄고, 3 개의 모든 low-side devices를 활성화하고, tachometer를 비활성화하는 것으로 구성됩니다.</p> <p>The only things that inhibit low-side device operation in braking are low-supply, exceeding peak current, OV-COAST command, and the PWM comparator signal.</p> <p>제동 시 low-side device 작동을 금지하는 유일한 것은 low-supply, peak current 초과, OV-COAST 명령 및 PWM comparator signal입니다.</p> <p>The last of these means that if current sense is implemented such that the signal in the current sense amplifier is proportional to braking current, the low-side devices will brake the motor with current control. (See applications)</p> <p>마지막으로, current sense amplifier의 신호가 braking current에 비례하도록 전류 감지가 구현되는 경우, low-side device는 전류 제어로 모터를 제동 (brake)합니다. (See applications)</p> <p>Simpler current sense connections results in uncontrolled braking and potential damage to the power devices.</p> <p>보다 간단한 전류 감지 연결은 제어되지 않는 제동과 power devices의 잠재적 손상을 초래합니다.</p>
RC-OSC	25	<p>The UC3625 can regulate motor current using fixed-frequency pulse width modulation (PWM).</p> <p>UC3625는 고정 주파수 펄스 폭 변조 (PWM)를 사용하여 모터 전류를 레귤레이트 할 수 있다.</p> <p>The RC-OSC pin sets oscillator frequency by means of timing resistor ROSC from the RC-OSC pin to VREF and capacitor COSC from RC-OSC to Gnd.</p> <p>RC-OSC 핀은 RC-OSC 핀에서 VREF까지의 타이밍 레지스터 ROSC 및 RC-OSC에서 Gnd까지의 커패시터 COSC를 통해 오실레이터 주파수를 설정한다.</p> <p>Resistors 10 kΩ to 100 kΩ and capacitors 1 nF to 100 nF works the best, but frequency should always be below 500 kHz.</p> <p>저항은 10kΩ ~ 100kΩ이며 커패시터는 1nF ~ 100nF가 가장 적합하지만 주파수는 항상 500kHz 미만이어야합니다.</p> <p>Oscillator frequency is approximately:</p> <p>발진기 주파수는 대략 다음과 같습니다.</p> $F = 2 / (ROSC \times COSC)$

		<p>Additional components can be added to this device to cause it to operate as a fixed off-time PWM rather than a fixed frequency PWM, using the RC-OSC pin to select the monostable time constant.</p> <p>RC-OSC 핀을 사용하여 monostable time constant(단안정 시간 상수. Monostable 형용사 – 전자 회로가 일정 시간 동안 불안정한 상태에서도 움직일 수 있는)를 선택하는 fixed frequency PWM이 아닌 fixed off-time PWM으로 작동하도록 Additional components를 이 device에 추가 할 수 있다.</p> <p>The voltage on the RC-OSC pin is normally a ramp of about 1.2 V peak-to-peak, centered at approximately 1.6 V.</p> <p>RC-OSC 핀의 전압은 일반적으로 약 1.2V peak-to-peak의 ramp이며, 대략 1.6V를 중심으로 합니다.</p> <p>This ramp can be used for voltage-mode PWM control, or can be used for slope compensation in current-mode control.</p> <p>이 램프는 voltage-mode PWM 제어에 사용할 수 있거나 current-mode control에서 slope compensation에 사용할 수 있습니다.</p>
SSTART	24	<p>Any time that VCC drops below threshold or the sensed current exceeds the over-current threshold, the soft-start latch is set.</p> <p>VCC가 임계 값 이하로 떨어지거나 감지 된 전류가 과전류 임계 값을 초과 할 때마다 soft-start latch가 설정된다.</p> <p>When set, it turns on a transistor that pulls down on SSTART.</p> <p>설정되면 SSTART pulldown transistor를 켭니다.</p> <p>Normally, a capacitor is connected to this pin, and the transistor will completely discharge the capacitor.</p> <p>일반적으로 capacitor가 이 핀에 연결되고 transistor는 capacitor를 완전히 방전시킨다.</p> <p>A comparator senses when the NPN transistor has completely discharged the capacitor, and allows the soft-start latch to clear when the fault is removed.</p> <p>비교기는 NPN transistor가 언제 capacitor를 완전히 방전했는지 감지하고, fault가 제거되면 soft-start latch가 clear되도록한다.</p> <p>When the fault is removed, the soft-start capacitor charges from the on-chip current source.</p> <p>fault가 제거되면 soft-start capacitor가 on-chip current source에서 충전된다.</p>

			<p>SSTART clamps the output of the error amplifier, not allowing the error amplifier output voltage to exceed SSTART regardless of input.</p> <p>SSTART는 error amplifier의 출력을 clamp하며, 입력에 관계없이 error amplifier 출력 전압이 SSTART를 초과하지 않도록한다.</p>
TACH-OUT	20		<p>Any change in the H1, H2, or H3 inputs loads data from these inputs into the position sensor latches.</p> <p>H1, H2 또는 H3 입력이 변경되면 이 입력에서 position sensor latch로 데이터가 load됩니다.</p> <p>At the same time data is loaded, a fixed-width 5-V pulse is triggered on TACH-OUT.</p> <p>데이터가 load되는 동시에 fixed-width 5-V pulse가 TACH-OUT에서 trigger됩니다.</p> <p>The average value of the voltage on TACH-OUT is directly proportional to speed, so this output can be used as a true tachometer for speed feedback with an external filter or averaging circuit which usually consists of a resistor and capacitor.</p> <p>TACH-OUT의 전압 평균값은 속도에 정비례하므로 이 출력은 일반적으로 저항 및 capacitor로 구성된 외부 필터 또는 평균화 회로로 속도 피드백을 위한 진정한 tachometer로 사용할 수 있습니다.</p> <p>Whenever TACH-OUT is high, the position latches are inhibited, such that during the noisiest part of the commutation cycle, additional commutations are not possible.</p> <p>TACH-OUT이 high 일 때마다 position latch가 금지되어, commutation(정류) cycle의 noisiest한(노이즈가 가장 심한) 부분에서 추가 commutation가 불가능합니다.</p> <p>Although this effectively sets a maximum rotational speed, the maximum speed can be set above the highest expected speed, preventing false commutation and chatter.</p> <p>이것은 최대 회전 속도를 효과적으로 설정하지만 최대 속도는 예상 된 최고 속도보다 높게 설정되어 false commutation 및 chattering을 방지합니다.</p>
VCC	19		<p>This device operates with supplies between 10 V and 18 V. Under-voltage lockout keeps all outputs off below 7.5 V, insuring that the output transistors never turn on until full drive capability is available.</p> <p>이 device는 10V와 18V 사이의 전원으로 동작한다. Under-voltage</p>

			<p>lockout은 모든 출력을 7.5V 미만으로 유지하여 최대 구동 능력을 사용할 수 있을 때까지 출력 transistor가 켜지지 않도록 한다.</p> <p>Bypass VCC to ground with an 0.1-μF ceramic capacitor. 0.1μF ceramic capacitor를 사용하여 VCC를 ground로 Bypass한다.</p> <p>Using a 10-μF electrolytic bypass capacitor as well can be beneficial in applications with high supply impedance. 또한 10μF 전해 electrolytic bypass capacitor를 사용하면 높은 전원 impedance 를 갖는 application에 유용 할 수 있다.</p>
VREF	2		<p>This pin provides regulated 5 V for driving Hall-effect devices and speed control circuitry. 이 핀은 Hall-effect device 및 속도 제어 회로를 구동하기 위해 regulate된 5V를 제공한다.</p> <p>VREF reaches 5 V before VCC enables, ensuring that Hall-effect devices powered from VREF becomes active before the UC3625 drives any output. VREF가 VCC를 활성화하기 전에 VREF가 5V에 도달하므로 UC3625가 출력을 구동하기 전에 VREF에서 전력이 공급되는 Hall-effect device가 활성화된다.</p> <p>For proper performance VREF should be bypassed with at least a 0.1-μF capacitor to ground. 적절한 성능을 위해 VREF는 적어도 0.1-μF capacitor를 ground로 bypass해야한다.</p>

APPLICATION INFORMATION

응용정보

Cross Conduction Prevention

The UC2625 inserts delays to prevent cross conduction due to overlapping drive signals.
UC2625는 중첩된 drive signal로 인한 cross conduction(교차 전도)를 방지하기 위해 delay를 삽입합니다.

However, some thought must always be given to cross conduction in output stage design because

no amount of dead time can prevent fast slewing signals from coupling drive to a power device through a parasitic capacitance.

그러나 dead time이 없기 때문에 빠른 slewing signal이 parasitic capacitance를 통해 power device에 drive를 연결하는 것을 방지 할 수 없으므로 출력 단계 설계에서 cross conduction에 항상 고려해야 할 사항이 있다.

The UC2625 contains input latches that serve as noise blanking filters.

UC2625에는 noise blanking filter 역할을 하는 입력 latch가 있습니다.

These latches remain transparent through any phase of a motor rotation and latch immediately after an input transition is detected.

이러한 latch는 input transition이 감지 된 직후 모터 회전 및 latch의 모든 위상을 통해 투명하게 유지됩니다.

They remain latched for two cycles of the PWM oscillator.

PWM oscillator의 두 사이클 동안 latch가 유지됩니다.

At a PWM oscillator speed of 20 kHz, this corresponds to 50 μ s to 100 μ s of blank time which limits maximum rotational speed to 100 kRPM for a motor with six transitions per rotation or 50 kRPM for a motor with 12 transitions per rotation.

20 kHz의 PWM oscillator 속도에서 이것은 blank time의 50 μ s에서 100 μ s에 해당하며 최대 회전 속도를 1 회전 당 6회 전환 또는 100회전 당 12회 전환이 가능한 모터의 경우 최대 100rpm으로 제한합니다.

This prevents noise generated in the first 50 μ s of a transition from propagating to the output transistors and causing cross-conduction or chatter.

이렇게 하면 transition의 처음 50 μ s에서 생성된 noise가 출력 transistor로 전파되어 cross-conduction 또는 chattering을 일으키는 것을 방지 할 수 있습니다.

The UC2625 also contains six flip flops corresponding to the six output drive signals.

UC2625는 6 개의 output drive signal에 해당하는 6 개의 flip flop도 포함하고 있다.

One of these flip flops is set every time that an output drive signal is turned on, and cleared two PWM oscillator cycles after that drive signal is turned off.

이 flip flop 중 하나는 output drive signal가 켜질 때마다 설정되고 해당 drive signal가 꺼진 후

두 개의 PWM oscillator cycle이 지워집니다.

The output of each flip flop is used to inhibit drive to the opposing output (Figure 7).

각 flip flop의 출력은 반대 출력으로의 drive를 금지하는 데 사용됩니다 (그림 7).

In this way, it is impossible to turn on driver PUA and PDA at the same time.

이런 식으로 driver PUA와 PDA를 동시에 켤 수는 없습니다.

It is also impossible for one of these drivers to turn on without the other driver having been off for at least two PWM oscillator clocks.

또한 이들 driver 중 하나는 다른 driver가 적어도 두 개의 PWM oscillator clock에 대해 꺼지지 않고 켜는 것이 불가능합니다.

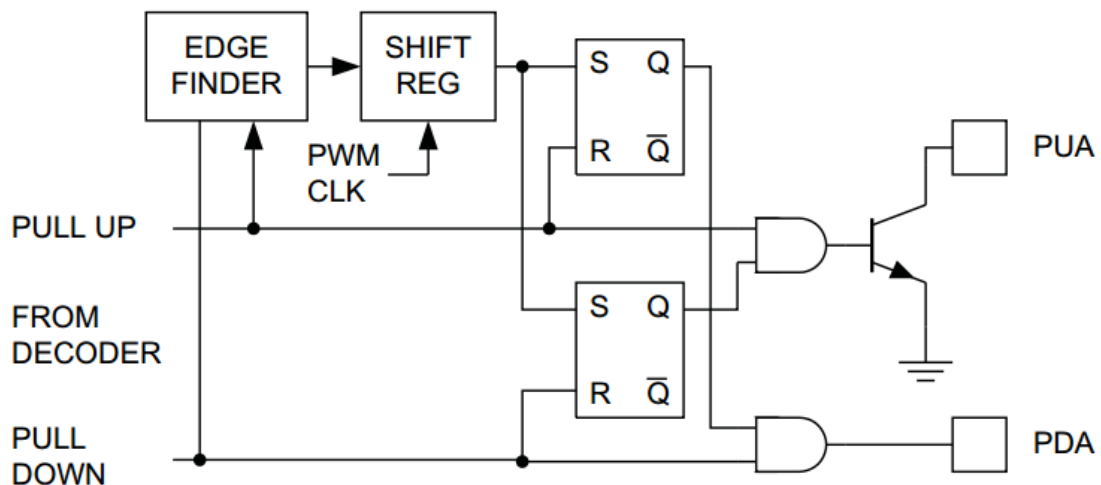


Figure 7. Cross Conduction Prevention

그림 7. Cross Conduction Prevention

Power Stage Design

The UC2625 is useful in a wide variety of applications, including high-power in robotics and machinery.

UC2625는 robotics 와 machinery의 고전력을 포함하여 다양한 application에 유용합니다.

The power output stages used in such equipment can take a number of forms, according to the intended performance and purpose of the system.

이러한 장비에 사용되는 power output stage(전력 출력 단계)는 시스템의 의도 된 성능 및 목적에

따라 여러 가지 형태를 취할 수 있습니다.

Figure 8 show four different power stages with the advantages and disadvantages of each.

그림 8은 각각의 장단점이 있는 네 가지 power stage(전원 단계)를 보여줍니다.

For high-frequency chopping, fast recovery circulating diodes are essential.

high-frequency chopping의 경우, 빠른 복구 순환 diode가 필수적입니다.

Six are required to clamp the windings.

6 개는 winding(권선)을 고정하는 데 필요합니다.

These diodes should have a continuous current rating at least equal to the operating motor current, since diode conduction duty-cycle can be high.

이들 diode는 operating motor current(동작 모터 전류)와 동일한 continuous current rating(연속 전류 정격)을 가져야한다. 왜냐하면 diode conduction duty-cycle이 높기 때문이다.

For low-voltage systems, Schottky diodes are preferred. In higher voltage systems, diodes such as Microsemi UHVP high voltage platinum rectifiers are recommended.

low-voltage system의 경우, Schottky diode가 선호된다. higher voltage system에서는 Microsemi UHVP high voltage platinum rectifier(고전압 백금 정류기)와 같은 diode를 권장합니다.

In a pulse-by-pulse current control arrangement, current sensing is done by resistor R_S , through which the transistor's currents are passed (Fig. A, B, and C).

pulse-by-pulse current control 장치에서 current sensing은 transistor의 전류가 통과하는 저항 R_S 에 의해 수행된다 (그림 A, B 및 C).

In these cases, R_D is not needed.

이러한 경우에는 R_D 가 필요하지 않습니다.

The low-side circulating diodes go to ground and the current sense terminals of the UC2625 (I_{SENSE1} and I_{SENSE2}) are connected to R_S through a differential RC filter.

low-side circulating diode(순환 다이오드)는 접지되고 UC2625 (I_{SENSE1} and I_{SENSE2})의 current sense terminal(전류 감지 터미널)은 차동 RC 필터를 통해 R_S 에 연결된다.

The input bias current of the current sense amplifier causes a common mode offset voltage to appear at both inputs, so for best accuracy, keep the filter resistors below 2 k Ω and matched.

전류 감지 증폭기의 입력 bias 전류는 common mode offset voltage을 두 입력에 모두 발생 시키

므로 최상의 정확도를 위해 필터 저항을 $2k\Omega$ 미만으로 유지하고 일치시킨다.

The current that flows through RS is discontinuous because of chopping.

RS를 통해 흐르는 전류는 chopping 때문에 불연속적입니다.

It flows during the on time of the power stage and is zero during the off time.

이것은 power stage의 on time 동안 흐르고 off time 동안 zero입니다.

Consequently, the voltage across RS consists of a series of pulses, occurring at the PWM frequency, with a peak value indicative of the peak motor current.

결과적으로 RS의 전압은 PWM frequency에서 발생하는 일련의 pulse로 구성되며 peak motor current를 나타내는 peak value을 갖습니다.

To sense average motor current instead of peak current, add another current sense resistor (RD in Fig. D) to measure current in the low-side circulating diodes, and operate in four quadrant mode (pin 22 high).

Peak current가 아닌 평균 모터 전류를 감지하려면 low-side circulating diode의 전류를 측정하기 위해 또 다른 current sense resistor (그림 D의 RD)을 추가하고 4 분면 모드 (pin 22 high)로 작동한다.

The negative voltage across RD is corrected by the absolute value current sense amplifier.

RD 양단의 negative voltage은 절대값 current sense amplifier에 의해 보정됩니다.

Within the limitations imposed by Table 1, the circuit of Fig. B can also sense average current.

표 1에 의해 부과 된 한계 내에서, B는 또한 평균 전류를 감지 할 수 있습니다.

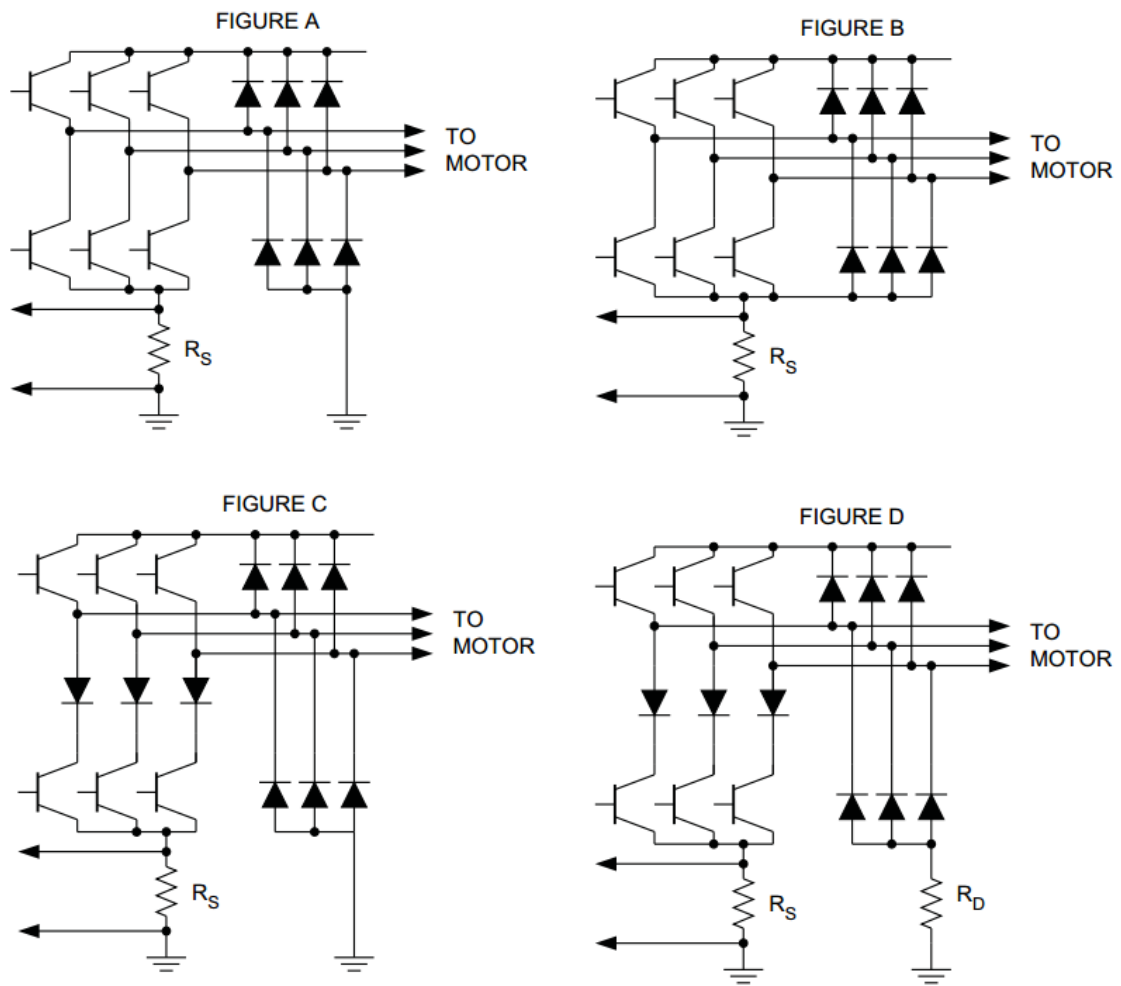


Figure 8. Four Power Stage Designs

그림 8. Four Power Stage Designs

표 1. 그림 8에 대한 부과 된 제한 사항

Table 1. Imposed Limitations for Figure 8

	2 QUADRANT	4 QUADRANT	SAFE BRAKING	POWER REVERSE	CURRENT SENSE	
					Pulse-by-Pulse	Average
Figure A	Yes	No	No	NO	Yes	No
Figure B	Yes	Yes	No	In 4-quad mode only	Yes	Yes
Figure C	Yes	Yes	Yes	In 4-quad mode only	Yes	No
Figure D	Yes	Yes	Yes	In 4-quad mode only	Yes	Yes

For drives where speed is critical, P-channel MOSFETs can be driven by emitter followers as shown in Figure 9.

속도가 중요한 드라이브의 경우 P 채널 MOSFET은 그림 9와 같이 emitter follower에 의해 구동 될 수 있습니다.

Here, both the level shift NPN and the PNP must withstand high voltages.

여기서, level shift NPN과 PNP 모두 고전압을 견뎌야합니다.

A zener diode is used to limit gate-source voltage on the MOSFET.

zener diode는 MOSFET의 gate-source 전압을 제한하는데 사용된다.

A series gate resistor is not necessary, but always advisable to control overshoot and ringing.

series gate resistor은 필요하지 않지만 항상 overshoot 과 ringing을 제어하는 것이 좋습니다.

High-voltage optocouplers can quickly drive high-voltage MOSFETs if a boost supply of at least 10 V greater than the motor supply is provided (See Figure 10) To protect the MOSFET, the boost supply should not be higher than 18 V above the motor supply.

High-voltage optocoupler는 motor supply보다 적어도 10V 큰 boost supply가 제공되는 경우 high-voltage MOSFET을 신속하게 구동 할 수 있습니다 (그림 10 참조). MOSFET을 보호하려면 boost supply가 모터 전원보다 18V 이상 높아서는 안됩니다.

For under 200-V 2-quadrant applications, a power NPN driven by a small P-Channel MOSFET performs well as a high-side driver as in Figure 11.

200V 미만의 2-quadrant application의 경우, 소형 P-Channel MOSFET으로 구동되는 전력 NPN은 그림 11과 같이 high-side driver로 잘 동작한다.

A high voltage small-signal NPN is used as a level shift and a high voltage low-current MOSFET provides drive.

high voltage small-signal NPN은 level shift로 사용되며 high voltage low-current MOSFET은 drive 을 제공합니다.

Although the NPN does not saturate if used within its limitations, the base-emitter resistor on the NPN is still the speed-limiting component.

NPN이 한계 내에서 사용될 경우 NPN이 포화되지 않지만 NPN의 base-emitter resistor은 여전히 speed-limiting component입니다.

그림 12는 deep saturation(깊은 채도)를 방지하기 위해 clamp를 사용하는 전력 NPN Darlington drive technique을 보여줍니다.

power device의 포화를 제한함으로써 과도한 base drive가 최소화되고 turn-off time이 상당히 짧게 유지된다.

base series resistance가 없기 때문에 이 방법의 속도가 향상됩니다.



Figure 10. Optocoupled N-Channel High-Side Driver

그림 10. Optocoupled N-Channel High-Side Driver

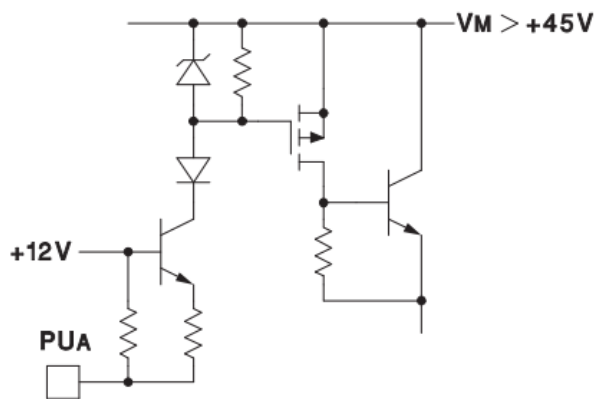


Figure 11. Power NPN High-Side Driver

그림 11. Power NPN High-Side Driver

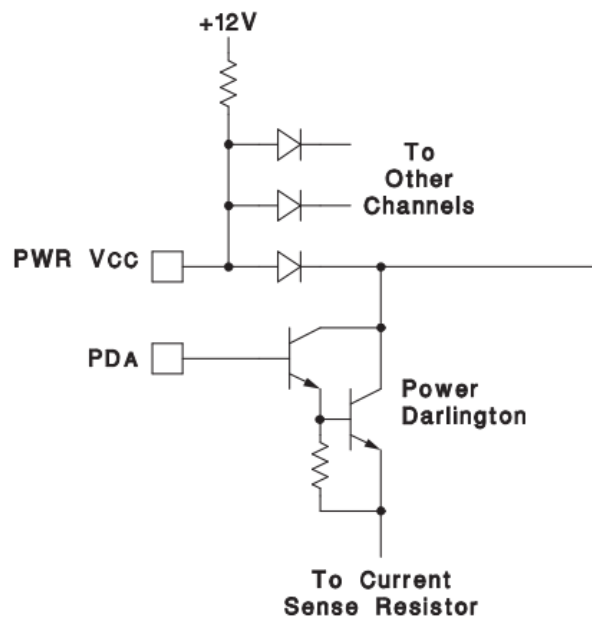


Figure 12. Power NPN Low-Side Driver

그림 12. Power NPN Low-Side Driver

Fast High-Side N-Channel Driver with Transformer Isolation

A small pulse transformer can provide excellent isolation between the UC2625 and a high-voltage N-Channel MOSFET while also coupling gate drive power.

small pulse transformer는 UC2625와 high-voltage N-Channel MOSFET 사이의 탁월한 isolation(절연)을 제공하면서도 gate drive power을 결합 할 수 있다.

In this circuit (shown in Figure 13), a UC3724 is used as a transformer driver/encoder that duty-cycle modulates the transformer with a 150-kHz pulse train.

이 회로 (그림 13)에서 UC3724는 150-kHz pulse train 으로 transformer를 duty-cycle 변조하는 transformer driver/encoder로 사용됩니다.

The UC3725 rectifies this pulse train for gate drive power, demodulates the signal, and drives the gate with over 2-A peak current.

UC3725는 gate drive power 을 위해 이 pulse train을 rectify(정류)하고, 신호를 demodulate(복조)하고, 2A 이상의 peak current로 gate를 구동합니다.

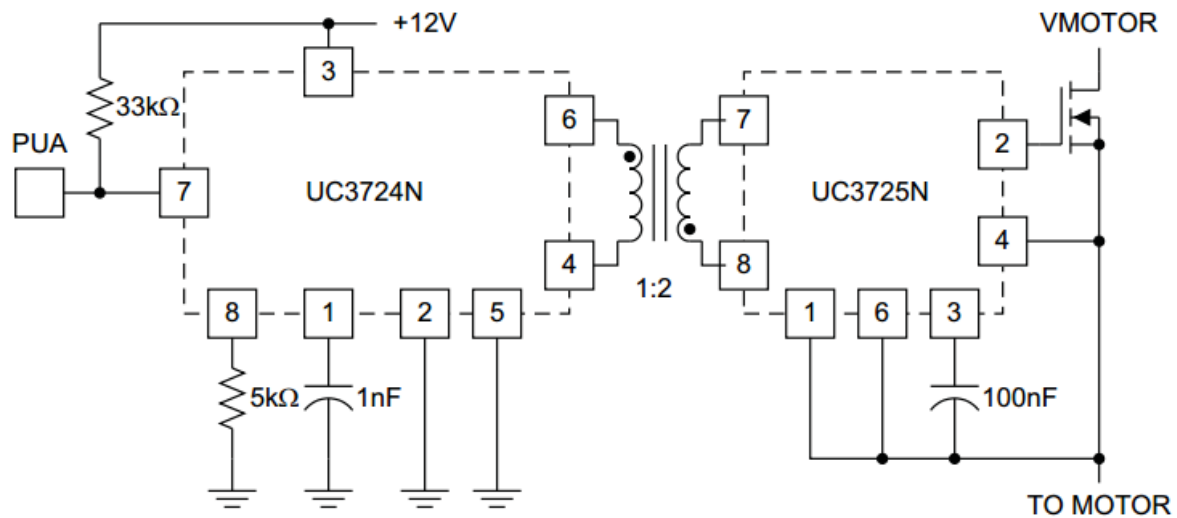


Figure 13. Fast High-Side N-Channel Driver with Transformer Isolation

그림 13. Fast High-Side N-Channel Driver with Transformer Isolation

Both the UC3724 and the UC3725 can operate up to 500 kHz if the pulse transformer is selected appropriately.

UC3724와 UC3725는 pulse transformer가 적절히 선택되면 최대 500kHz까지 작동 할 수 있습니다.

To raise the operating frequency, either lower the timing resistor of the UC3724 (1 kΩ min), lower the timing capacitor of the UC3724 (500 pF min) or both.

operating frequency(동작 주파수)를 높이려면 UC3724의 timing resistor를 낮추거나 (1kΩ min), UC3724의 timing capacitor (500pF min) 또는 둘 다를 낮추십시오.

If there is significant capacitance between transformer primary and secondary, together with very high output slew rate, then it may be necessary to add clamp diodes from the transformer primary to 12 V and ground.

transformer 1 차와 2 차 사이에 커다란 capacitance가 있고 매우 높은 출력 slew rate(회전율)과 함께 변압기 1 차측의 clamp diode를 12 V와 접지에 추가해야 할 수도 있습니다.

General purpose small signal switching diodes such as 1N4148 are normally adequate.

일반적으로 1N4148과 같은 범용 small signal switching diode가 적합합니다.

The UC3725 also has provisions for MOSFET current limiting.

또한 UC3725는 MOSFET 전류 제한에 대한 조항을 가지고 있다.

See the UC3725 data sheet for more information on implementing this.

이를 구현하는 방법에 대한 자세한 내용은 UC3725 데이터 시트를 참조하십시오.

Computational Truth Table

Table 2 shows the outputs of the gate drive and open collector outputs for given hall input codes and direction signals.

표 2는 주어진 hall input code 및 direction signals에 대한 gate drive 와 open collector output의 출력을 보여줍니다.

Numbers at the top of the columns are pin numbers.

기둥 상단의 번호는 핀 번호입니다.

These devices operate with position sensor encoding that has either one or two signals high at a time, never all low or all high.

이 장치는 한 번에 하나 또는 두 개의 신호가 높은 position sensor encoding으로 작동하며, 모두 낮거나 높지는 않습니다.

This coding is sometimes referred to as "120° Coding" because the coding is the same as coding with position sensors spaced 120 magnetic degrees about the rotor.

이 코드는 "120 ° 코딩"이라고도 하며 코딩은 rotor(회전자)에 대해 120도의 자기장이 있는 위치 센서로 coding 하는 것과 동일합니다.

In response to these position sense signals, only one low-side driver turns on (go high) and one high-side driver turns on (pull low) at any time.

이 position sense signal에 응답하여 하나의 low-side driver 만 켜지며 (go high) 언제든지 하나의 high-side driver가 켜지며 (pull low) 켜집니다.

Table 2. Computational Truth Table

INPUTS				OUTPUTS					
DIR	H1	H2	H3	Low-Side			High-Side		
6	8	9	10	12	13	14	16	17	18
1	0	0	1	L	H	L	L	H	H
1	0	1	1	L	L	H	L	H	H
1	0	1	0	L	L	H	H	L	H
1	1	1	0	H	L	L	H	L	H
1	1	0	0	H	L	L	H	H	L
1	1	0	1	L	H	L	H	H	L
0	1	0	1	L	L	H	H	L	H
0	1	0	0	L	L	H	L	H	H
0	1	1	0	L	H	L	L	H	H
0	0	1	0	L	H	L	H	H	L
0	0	1	1	H	L	L	H	H	L
0	0	0	1	H	L	L	H	L	H
X	1	1	1	L	L	L	H	H	H
X	0	0	0	L	L	L	H	H	H

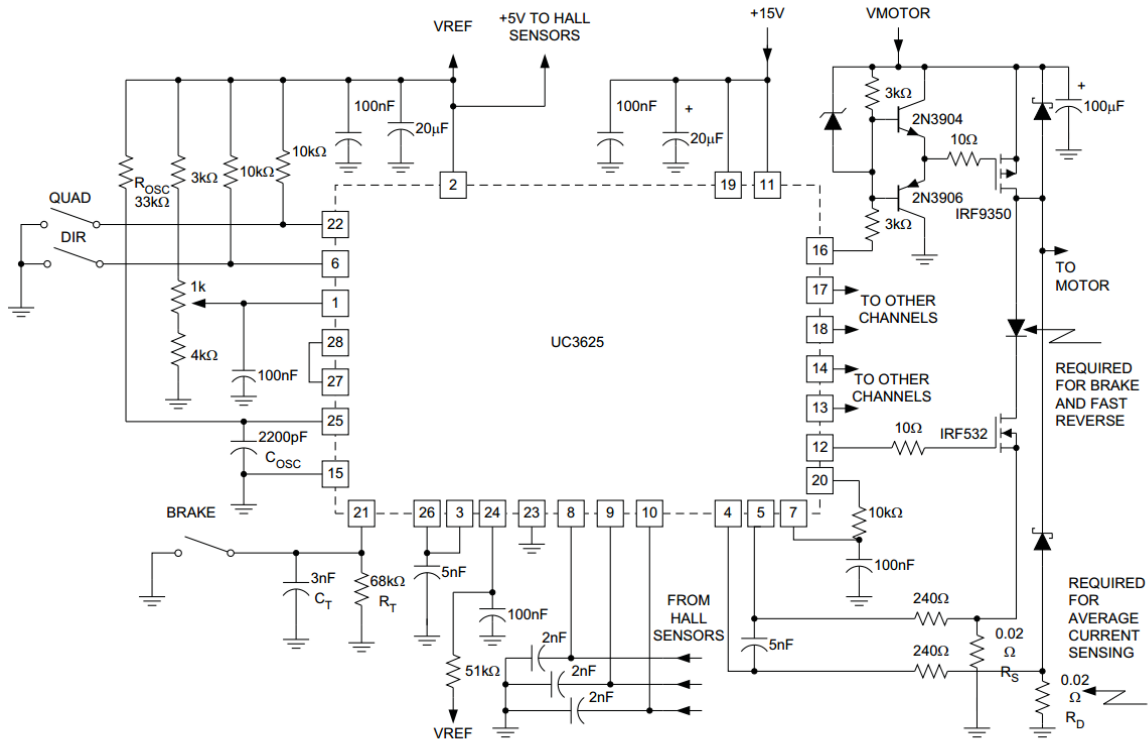


Figure 14. 45-V/8-A Brushless DC Motor Drive Circuit

그림 14. 45-V/8-A Brushless DC Motor Drive Circuit

N-Channel power MOSFETs are used for low-side drivers, while P-Channel power MOSFETs are shown for high-side drivers.

N-Channel power MOSFET은 low-side driver에 사용되는 반면 P-Channel power MOSFET은 high-side driver에 사용됩니다.

Resistors are used to level shift the UC2625 open-collector outputs, driving emitter followers into the MOSFET gate.

저항을 사용하여 UC2625 open-collector 출력을 level shift하고 emitter follower를 MOSFET gate로 구동합니다.

A 12-V zener clamp insures that the MOSFET gate-source voltage never exceeds 12 V. Series 10-Ω gate resistors tame gate reactance, preventing oscillations and minimizing ringing.

12V zener clamp는 MOSFET gate-source 전압이 결코 12V를 초과하지 않도록 합니다. 직렬 10-Ω gate resistor는 gate reactance를 길게하여 발진을 방지하고 신호음을 최소화합니다.

The oscillator timing capacitor should be placed close to pins 15 and 25, to keep ground current out of the capacitor.

oscillator timing capacitor는 capacitor에서 ground current를 유지하기 위해 pin 15와 25에 가깝게 배치해야 한다.

Ground current in the timing capacitor causes oscillator distortion and slaving to the commutation signal.

timing capacitor의 ground current는 oscillator 왜곡을 일으키고 commutation signal(정류 신호)에 종속된다.

The potentiometer connected to pin 1 controls PWM duty cycle directly, implementing a crude form of speed control.

pin 1에 연결된 potentiometer(전위 차계)는 PWM duty cycle을 직접 제어하여 속도 제어의 미숙한 형태를 구현합니다.

This control is often referred to as "voltage mode" because the potentiometer position sets the average motor voltage.

potentiometer 위치가 평균 모터 전압을 설정하기 때문에 이 제어는 종종 "voltage mode"라고합니다.

This controls speed because steady-state motor speed is closely related to applied voltage.

이것은 정상 상태 모터 속도가 인가된 전압과 밀접하게 관련되어 있기 때문에 속도를 제어합니다.

Pin 20 (Tach-Out) is connected to pin 7 (SPEED IN) through an RC filter, preventing direction reversal while the motor is spinning quickly.

pin 20 (Tach-Out)은 RC filter를 통해 핀 7 (SPEED IN)에 연결되어 모터가 빠르게 회전하는 동안 방향 반전을 방지합니다.

In two-quadrant operation, this reversal can cause kinetic energy from the motor to be forced into the power MOSFETs.

two-quadrant 동작에서, 이러한 반전으로 인해 모터의 운동 에너지가 power MOSFET에 강제적으로 전달 될 수 있습니다.

A diode in series with the low-side MOSFETs facilitates PWM current control during braking by insuring that braking current will not flow backwards through low-side MOSFETs.

low-side MOSFET과 직렬로 연결된 diode는 제동 전류가 low-side MOSFET을 통해 역방향으로 흐르지 않도록 함으로써 제동 중 PWM current control을 용이하게 한다.

Dual current-sense resistors give continuous current sense, whether braking or running in four-quadrant operation, an unnecessary luxury for two-quadrant operation.

Dual current-sense resistor는 제동 또는 four-quadrant 작동에서 continuous current sense(연속 전류 감지)를 제공하며 two-quadrant 작동을 위해 불필요한 luxury을 제공합니다.

The 68-k Ω and 3-nF tachometer components set maximum commutation time at 140 μ s.

68k Ω 및 3nF tachometer 구성 요소는 140 μ s에서 최대 commutation time(정류 시간)을 설정합니다.

This permits smooth operation up to 35,000 RPM for four-pole motors, yet gives 140 μ s of noise blanking after commutation.

이를 통해 four-pole motor의 경우 최대 35,000 RPM까지 원활하게 작동 할 수 있지만 정류 후 140 μ s의 noise blanking이 발생합니다.