

Digitaltechnik

Andrej Scheuer
ascheuer@student.ethz.ch
31. Oktober 2020

Gates

AND

$$Y = A \wedge B \quad Y = A \cdot B$$

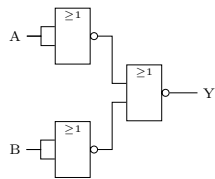


A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

NAND

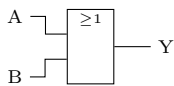


AND aus NOR



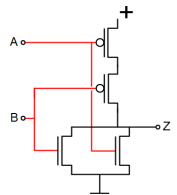
OR

$$Y = A \vee B \quad Y = A + B$$

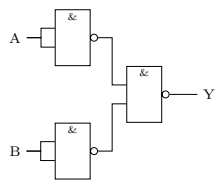


A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1

NOR

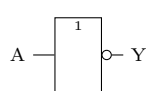


OR aus NAND

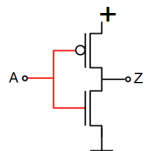


NOT

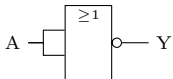
$$Y = \overline{A}$$



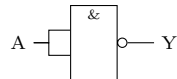
A	Y
0	1
1	0



NOT aus NOR



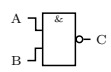
NOT aus NAND



Weitere Gates

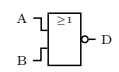
NAND

$$C = \overline{A \wedge B}$$



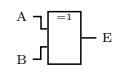
NOR

$$D = \overline{A \vee B}$$



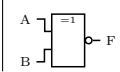
XOR

$$E = A \oplus B$$



XNOR

$$F = \overline{A \oplus B}$$

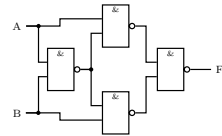


A	B	C	D	E	F
0	0	1	1	0	1
0	1	1	0	1	0
1	0	1	0	1	0
1	1	0	0	0	1

$$XOR = (A \wedge \overline{B}) \vee (\overline{A} \wedge B)$$

$$XNOR = (A \wedge B) \vee (\overline{A} \wedge \overline{B})$$

XOR aus NAND



XOR aus NOR: Gleiches Schema wie NAND + 1 Inverter

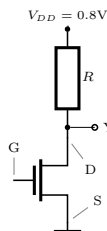
XNOR aus NAND: Gleiches Schema wie XOR aus NOR

XNOR aus NOR: Gleiches Schema wie XOR aus NAND

Es versteht sich natürlich, dass wenn von „Gleichem Schema wie...“ gesprochen wird, die Gates trotzdem getauscht werden müssen.

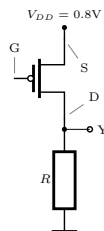
CMOS

NMOS



G	Schalter	Y
0	offen	1
1	zu	0

PMOS



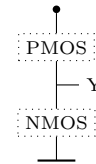
G	Schalter	Y
0	zu	1
1	offen	0

Konstruktion von CMOS-Gates

Regeln für CMOS-Schaltungen

1. CMOS-Gates bestehen aus gleich vielen NMOS und PMOS.
2. m Eingänge: m NMOS und m PMOS.
3. NMOS in Serie \rightarrow PMOS parallel
4. NMOS parallel \rightarrow PMOS Serie

Allg. Aufbau CMOS

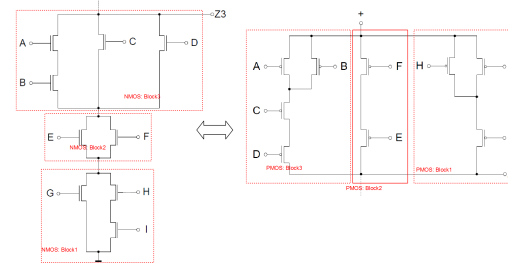


Pull-up: PMOS
Pull-down: NMOS

Pfade sind komplementär
(Serie \Leftrightarrow Parallel)

Umwandlung Pull-up zu Pull-down

1. Teilbereiche (Blöcke) identifizieren.
2. Schritt 1 wiederholen, bis nur noch einzelne Transistoren vorkommen.
3. Falls Pull-down:
 - Von GND aus mit äusserstem Block beginnen.
 - PMOS \rightarrow NMOS
4. Falls Pull-up:
 - Von V_{DD} aus mit äusserstem Block beginnen.
 - NMOS \rightarrow PMOS.



Funktionsgleichung

parallel: \vee | Pull-Up: $y = 1$ | alle I : 0 \rightarrow I invert.
Serie: \wedge | Pull-Down: $y = 0$ | alle I : 1 \rightarrow Gl. invert.

Boolesche Algebra

Grundregeln

Kommutativität

$$A \wedge B = B \wedge A$$

$$A \vee B = B \vee A$$

Assoziativität

$$A \wedge (B \wedge C) = (A \wedge B) \wedge C$$

$$A \vee (B \vee C) = (A \vee B) \vee C$$

Distributivität

$$(A \wedge B) \vee (A \wedge C) = A \wedge (B \vee C)$$

$$(A \vee B) \wedge (A \vee C) = A \vee (B \wedge C)$$

Nicht $\overline{\overline{A}} = A$

Null-Th.	$A \vee 0 = A$	$A \wedge 0 = 0$
Eins-Th.	$A \vee 1 = 1$	$A \wedge 1 = A$
Idempotenz	$A \vee A = A$	$A \wedge A = A$
V. Komp.	$A \vee \overline{A} = 1$	$A \wedge \overline{A} = 0$
Adsorp.	$A \vee (\overline{A} \wedge B) = A \vee B$	$A \wedge (\overline{A} \vee B) = A \wedge B$
Adsorp.	$A \vee (A \wedge B) = A$	$A \wedge (A \vee B) = A$
Nachbar.G.	$(A \wedge B) \vee (\overline{A} \wedge B) = B$	$(A \vee B) \wedge (\overline{A} \vee B) = B$

De Morgan

1. Regel $\overline{A \wedge B} = \overline{A} \vee \overline{B}$
2. Regel $\overline{A \vee B} = \overline{A} \wedge \overline{B}$

Regeln gelten auch für n verknüpfte Terme.

Normalformen

Minterm	Maxterm
AND-Ausdruck	OR-Ausdruck
Output: 1	Output: 0
n Schaltvar. $\rightarrow 2^n$ mögl. Minterme.	n Schaltvar. $\rightarrow 2^n$ mögl. Maxterme.
nicht-invertierte Var: 1	nicht-invertierte Var: 0
invertierte Var: 0	invertierte Var: 0

Disjunktive Normalform

1. Identifiziere WT-Zeilen mit Output 1
2. **Minterme** für diese Zeilen aufstellen
3. Minterme mit **OR** verknüpfen

Konjunktive Normalform

1. Identifiziere WT-Zeilen mit Output 0
2. **Maxterme** für diese Zeilen aufstellen
3. Maxterme mit **AND** verknüpfen

A	B	Y	Minterme	Maxterme
0	0	1	$A \wedge B$	
0	1	0		$A \vee \overline{B}$
1	0	0		$\overline{A} \vee B$
1	1	1	$A \wedge B$	

DNF $Y = (\overline{A} \wedge \overline{B}) \vee (A \wedge B)$ 1 Mint. erf. $\rightarrow 1$

KNF $Y = (A \vee \overline{B}) \wedge (\overline{A} \vee B)$ 1 Maxt. erf. $\rightarrow 0$

Schaltung nur aus:

- NOR: KNF \rightarrow De Morgan
- NAND: DNF \rightarrow De Morgan

Schaltung nur aus:

- NOR: KNF \rightarrow De Morgan
- XNOR: DNF \rightarrow De Morgan

	A	\bar{A}	
C	0	1	X
\bar{C}			
	B	\bar{B}	B

Don't-Care-Zustände $\mathbf{X} \in \{0, 1\}$ Redundante, überflüssige oder unmögliche Kombinationen der Eingangsvariablen werden mit einem \mathbf{X} markiert.

- Päckchen immer rechteckig (Ausnahme: über Ecken).
- Umfassen möglichst grosse Zweierpotenz.
- Dürfen über Ecken und Grenzen hinausgehen und sich überlappen.

DNF	KNF
<ol style="list-style-type: none"> 1. KVD ausfüllen. 2. Päckchen mit 1 uo X. 3. Vereinfachte Minterme aufstellen. 4. Minterme mit OR verbinden. 	<ol style="list-style-type: none"> 1. KVD ausfüllen. 2. Päckchen mit 0 uo X. 3. Vereinfachte Maxterme aufstellen. 4. Maxterme mit AND verbinden.

Kurzzeitige, unerwünschte Änderung der Signalwerte, die durch Zeitverzögerung der Gatter entstehen.

AB \ CD	00	01	11	10
00	0	1	1	0
01	0	1	1	0
11	1	1	0	0
01	1	1	0	0

Zahlensysteme

D	zu berechnende positive Zahl	$D = \sum_{-\infty}^{\infty} b_i \cdot R^i$
R	Basis/Radix von D	
b_i	Koeffizient	

Dezimal	10	$b_i \in \{0, 1, \dots, 9\}$
Dual/Binär	2	$b_i \in \{0, 1\}$
Oktal	8	$b_i \in \{0, 1, \dots, 7\}$
Hexa	16	$b_i \in \{0, 1, \dots, 9, A, B, C, D, E, F\}$

1. Ganzzahlige Division mit R: $D/R = Q_0 + r_0$.
2.
$$Q_i/R = Q_{i+1} + r_{i+1}$$
bis $Q_i = 0$.
3. Erste Operation gibt MSB, letzte Operation gibt LSB (aka. unten nach oben lesen.)

$$\begin{aligned} D \cdot R &= P_0 & K_{-1} &= \text{floor}(P_0) & a_{-1} &= P_0 - K_{-1} \\ a_{-1} \cdot R &= P_{-1} \dots \end{aligned}$$

2^7	2^6	2^5	2^4	2^3	2^2	2^1	2^0
128	64	32	16	8	4	2	1
2^{-1}	2^{-2}	2^{-3}	2^{-4}				
0.5	0.25	0.125	0.0625				

0000	0	0100	4	1000	8	1100	C
0001	1	0101	5	1001	9	1101	D
0010	2	0110	6	1010	A	1110	E
0011	3	0111	7	1011	B	1111	F

Sign Bit
0: positiv 1: negativ

1. Zahl $|Z|$ in Binär B umwandeln.
2. B bitweise invertieren
3. 1 zu LSB addieren (! Übertrag)
4. Sign Bit hinzufügen (zuvorderst).

2^{er} Komplement zu Dezimal

$$D_{(10)} = -b_{n-1} \cdot 2^{n-1} + \sum_{i=0}^{n-2} b_i \cdot 2^i$$

Wertebereich 2^{er} -Komp. $\left[-2^{n-1}, 2^{n-1} - 1\right]$

$$D_{(10)} = -b_m \cdot 2^m + \sum_{i=0}^{m-1} b_i \cdot 2^i + \sum_{i=1}^n b_i \cdot 2^{-i}$$

m : Vorkommabits, n : Nachkommabits
Sign-Bit muss nur einmal vor dem m codiert werden.

1. Identifiziere Teil des Divident $>$ Divisor (Unterblock). Für jede Stelle, sodass Divident $<$ Divisor, 0 in Quotient.
2. Unterblock $-$ Divisor, 1 an Quotient anhängen, Rest behalten.
3. An das Resultat der Subtraktion Bits des Dividenten anhängen. Wiederholen bis Subtraktion 0 ergibt.

Hilft Bit-Fehler zu finden.
 Bitsequenz wird in 4 Bits unterteilt. Pro Nibble wird ein **Parity-Bit** angefügt. Nach 4 Blöcken folgt ein **Prüfwort**.
 ! Prüfwort ist immer Even-PB.

Parity-Bit	Anz. 1	PB	Nibble + PB
Even P_E	ungerade gerade	1 0	gerade
Odd P_O	ungerade gerade	0 1	ungerade

01010 11011 10111 00101 00011

0	1	0	1	0
1	1	0	1	1
1	0	1	1	1
0	0	1	0	1
0	0	0	1	1

0	1	0	1	0
1	1	1	1	1
1	0	1	1	1
0	0	1	0	1
0	0	0	1	1

Schaltelemente

Sendet eines von 2^n Eingangssignalen an den Ausgang. Hat n Auswahlbits.

Sendet 1 Eingangssignal an einen von 2^n Ausgnge. n Auswahlbits.

Booth-Algorithmus

Dient der Multiplikation von Binärzahlen (A & B).
Berechnung über Zwischenprodukte P_i .
Division durch 2 bedeutet: Verschiebung des Kommas nach links (shift), mit Vorzeichenverdoppelung falls nötig.

a_i	a_{i-1}	Operation
0	0	$P_i = P_{i-1}/2$
0	1	$P_i = (P_{i-1} + B)/2$
1	0	$P_i = (P_{i-1} - B)/2$
1	1	$P_i = P_{i-1}/2$

Anfangswerte: $P_{-1} = 0, a_{-1} = 0$
 Beim letzten Schritt entfällt die Division durch 2.