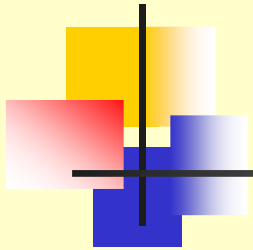


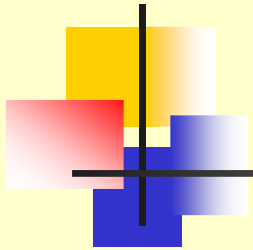


NUMĂRĂTOARE



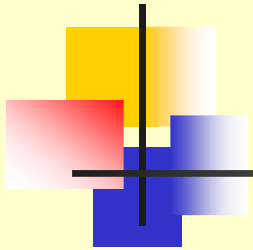
5.2. Numărătoare

- **Definiție:** Numărătoarele sunt circuite logice secvențiale care înregistrează **numărul de impulsuri aplicate la intrare**
- Se realizează prin asocierea:
 - Circuitelor basculante bistabile – cu rol de celule de memorie binară
 - Circuitelor logice combinaționale – cu rol de a determina modul corect în care urmează ca numărătorul să-și schimbe starea la fiecare nou impuls aplicat la intrare



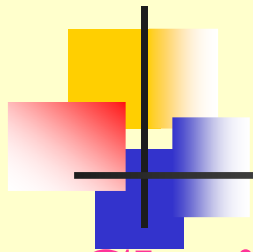
5.2. Numărătoare

- **Clasificare:** se face după 3 criterii diferite
- **1. Modul de funcționare** (comutare a bistabilelor)
 - **Asincrone** – celulele de memorie din care este construit numărătorul comută aleator
 - **Sincrone** – celulele de memorie din care este construit numărătorul comută simultan, sub acțiunea unui impuls de tact aplicat simultan tuturor celulelor



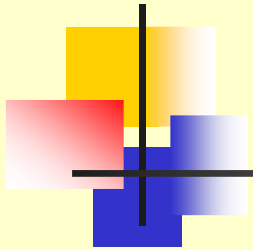
5.2. Numărătoare

- **Clasificare:** se face după 3 criterii diferite
- **2. Modul de modificare a stărilor** (conținutului bistabilelor)
 - **Directe** – își cresc conținutul cu o unitate la fiecare impuls de tact aplicat la intrare
 - **Inverse** – conținutul scade cu o unitate la fiecare impuls de tact aplicat la intrare
 - **Reversibile** – numără direct sau invers, în funcție de o comandă aplicată din exterior



5.2. Numărătoare

- **Clasificare:** se face după 3 criterii diferite
- **3. Modul de codificare a informației**
 - Binare
 - Binar-zecimal
 - Modulo “p” etc.
- Prin interconectarea a “n” celule de memorie se obține un numărător care are un număr de stări distincte
- Fiecărei stări îi vom asocia câte un cuvânt de cod binar de lungime “n”, reprezentând conținutul celor “n” celule binare pentru starea dată a numărătorului
- Codul în care numără un numărător va fi dat de succesiunea cuvintelor de cod binar asociate stărilor numărătorului
- Numărul stărilor stabile distincte posibile ale unui numărător format din “n” celule binare este 2^n
 - dacă din aceste stări se elimină “k” stări rezultă un numărător cu $p = 2^n - k$ stări distincte
 - matematic, operația realizată de numărător este o operație modulo “p”

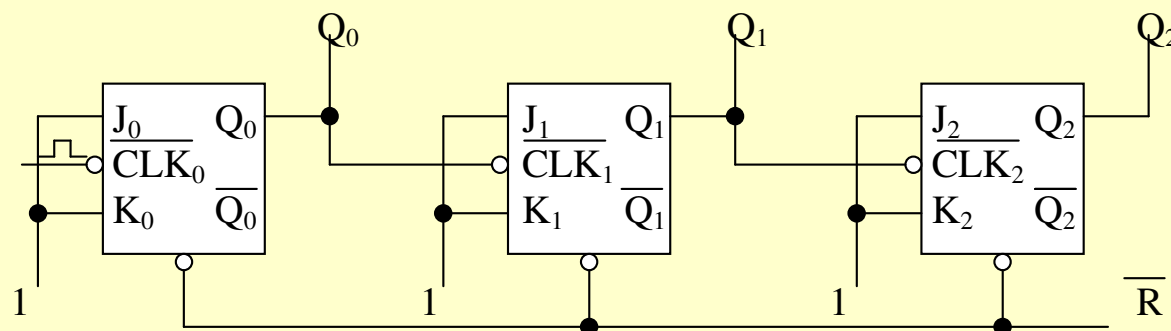


5.2. Numărătoare

- **Capacitatea numărătorului** = numărul stărilor sale distincte
- **Factorul de divizare** = raportul dintre numărul de impulsuri de la intrare și numărul impulsurilor de la ieșire
- **Observație:** Numărătoarele se pot realiza cu celule de memorie de tip T, care realizează o divizare cu 2. Un numărător funcționează de fapt și ca un **divizor de frecvență**

5.2.1. Tipuri de numărătoare

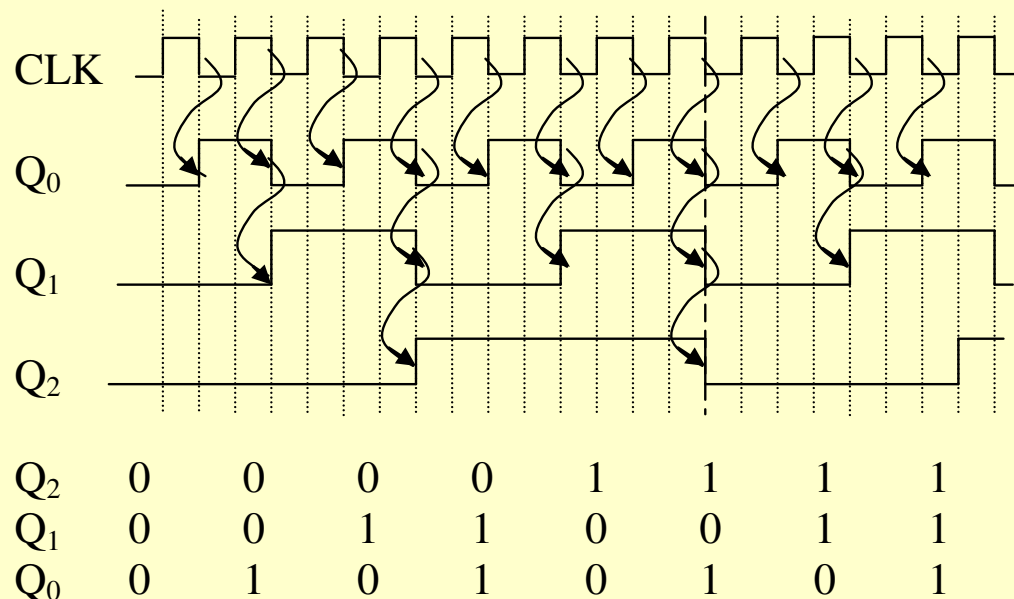
- **1. Numărător binar asincron direct**
- **Schema logică** a acestui numărător este realizată prin conectarea în cascadă a bistabilelor de tip JK, legate în configurație de bistabile de tip T



- Q_0, Q_1, Q_2 , ieșirile numărătorului, ne dau starea lui la un moment dat
- \overline{R} este semnalul de Reset, folosit pentru aducerea numărătorului în starea inițială, la 000
- Intrările bistabilelor sunt toate legate la “1” logic, deci bistabilele vor comuta la fiecare impuls de tact
- Tact exterior se aplică doar pe intrarea primului bistabil

5.2.1. Tipuri de numărătoare

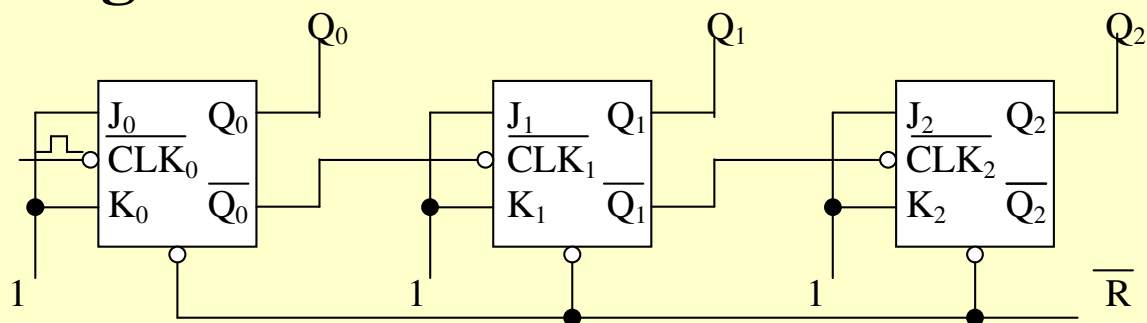
- 1. Numărător binar asincron direct
- Formele de undă



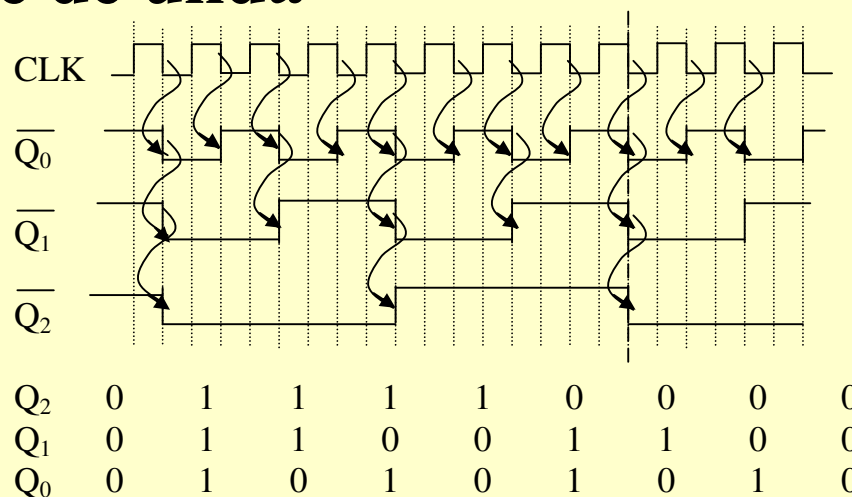
- Numărătorul este modulo 8, numărând direct în binar, de la 000 la 111. El basculează (își schimbă starea) pe fronturile descrescătoare ale impulsurilor de tact

5.2.1. Tipuri de numărătoare

- 2. Numărător binar asincron indirect
- Schema logică

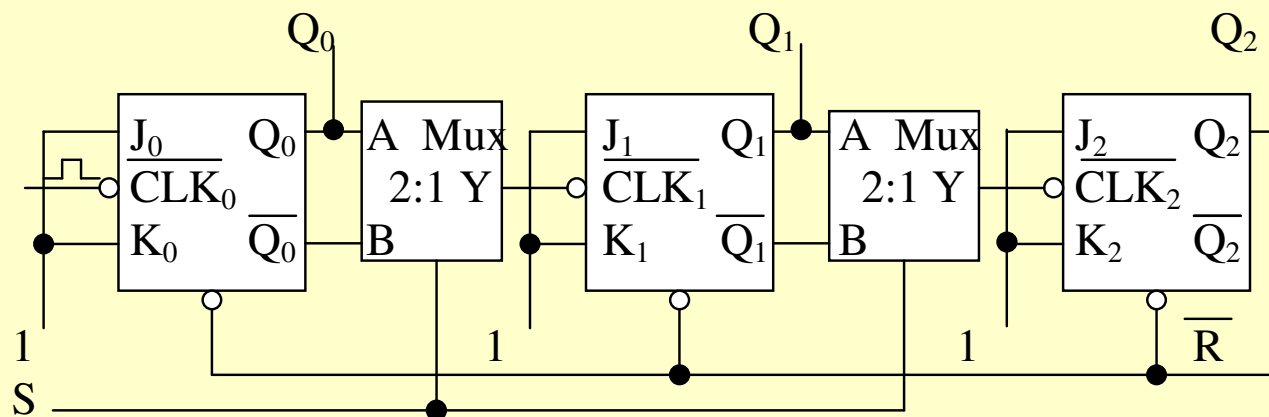


- Formele de undă



5.2.1. Tipuri de numărătoare

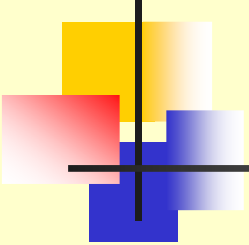
- **3. Numărător binar asincron reversibil**
- Numărătorul binar asincron reversibil are celula de memorie de bază ca și numărătoarele asincrone anterioare, dar între celulele de memorie se intercalează multiplexoare de tip 2:1 prin care se comandă sensul de numărare
- **Schema logică**



5.2.1. Tipuri de numărătoare

- **3. Numărător binar asincron reversibil**
- Pentru $S = 0$ numărătorul numără direct, modulo 8, de la 000 la 111
- Pentru $S = 1$ numărătorul numără invers, modulo 8, de la 111 la 000
- **Concluzie:**
 - Dezavantajul numărătoarelor asincrone este că timpul de comutare, în cel mai defavorabil caz, este egal cu suma timpilor de comutare a tuturor bistabilelor
 - Avantajul constă în simplitatea schemei, realizată prin interconectări directe doar cu bistabile (fără alte circuite adiționale)

5.2.1. Tipuri de numărătoare

- 
- **4. Numărător binar sincron direct serie și paralel**
 - Realizarea numărătoarelor de tip sincron are ca scop creșterea vitezei de comutare a numărătorului în ansamblu
 - Funcționarea acestor numărătoare este sincronă, bistabilele de tip JK având intrările de CLK legate împreună
 - Pe baza tabelului de adevăr se obține logica combinațională suplimentară, care asigură funcționarea corectă a numărătorului

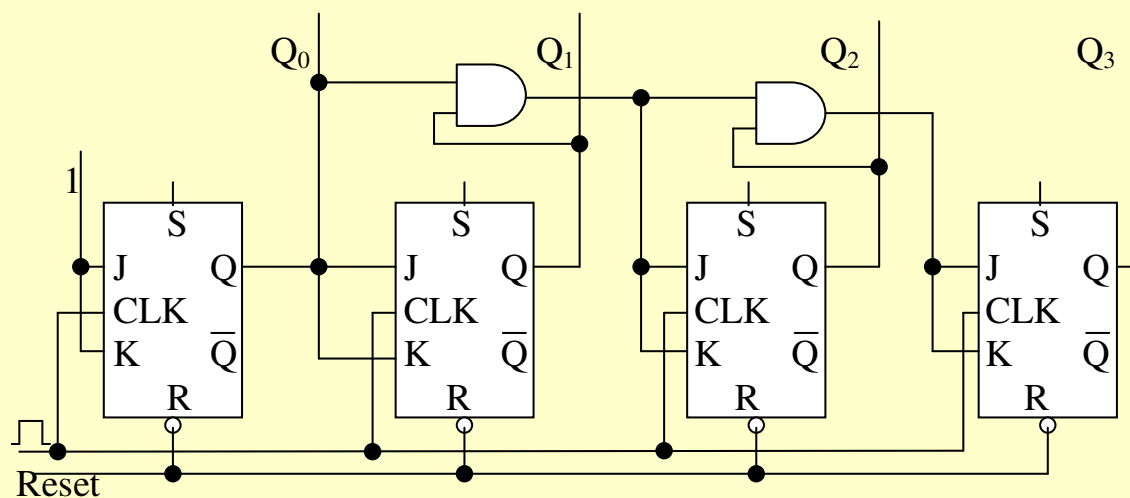
5.2.1. Tipuri de numărătoare

- 4. Numărător binar sincron direct serie și paralel
- Tabelul de adevăr (funcționare)

Nr.	Q ₀	Q ₁	Q ₂	Q ₃
0	0	0	0	0
1	1	0	0	0
2	0	1	0	0
3	1	1	0	0
4	0	0	1	0
5	1	0	1	0
6	0	1	1	0
7	1	1	1	0
8	0	0	0	1
9	1	0	0	1
10	0	1	0	1
11	1	1	0	1
12	0	0	1	1
13	1	0	1	1
14	0	1	1	1
15	1	1	1	1

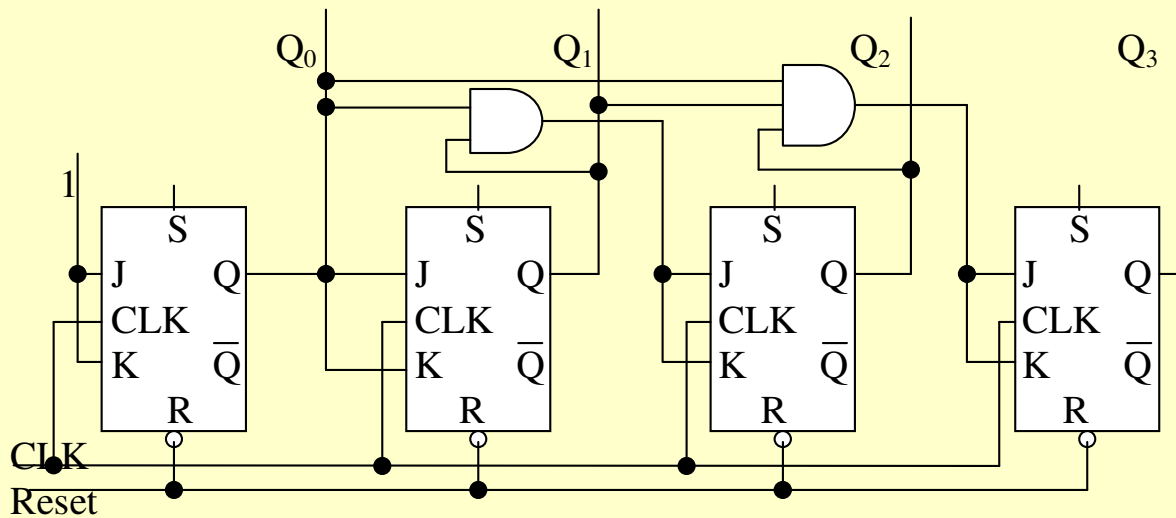
5.2.1. Tipuri de numărătoare

- 4. Numărător binar sincron direct serie și paralel
- Schema logică – varianta serie



- Intrările J și K ale primului bistabil sunt legate la 1 “logic” și vor comuta bistabilul la fiecare tact (conform tabelului de adevăr)
- Al doilea bistabil comută doar din 2 în 2 impulsuri de tact, adică atunci când Q_0 trece din 1 în 0, deci intrările lui pot fi legate la ieșirea primului bistabil
- Al treilea bistabil comută din 4 în 4 impulsuri și va fi comandat de funcția SI dintre ieșirile Q_1 și Q_0
- Al patrulea bistabil comută din 8 în 8 impulsuri și va fi comandat de funcția SI între ieșirile Q_2 și Q_1

- ## ■ Schema logică – varianta paralelă



5.2.1. Tipuri de numărătoare

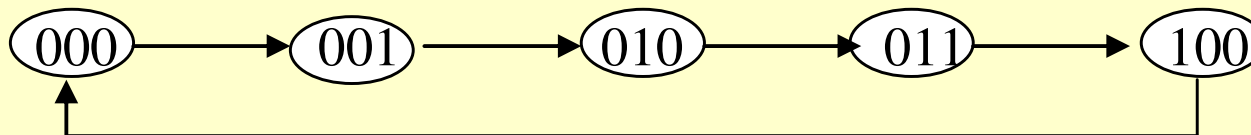
- **5. Numărător binar sincron reversibil**
- Numărătorul binar sincron reversibil integrat folosește 2 intrări diferite pentru tact
 - Count-Up (pentru numărare directă)
 - Count-Down (pentru numărare inversă)
- Alegerea tactului se realizează cu un DEMUX 1:2
- Selecția demultiplexorului reprezintă **semnalul exterior de comandă** pentru numărare reversibilă
- Numărătoarele au și ieșiri pentru transport (Carry) și împrumut (Borrow), care permit legarea în cascadă

5.2.2. Sinteza numărătoarelor modulo “p”

- Pentru a face sinteza unui numărator cu $p \neq 2^n$ trebuie determinat numărul minim de celule de memorie binară necesare
- Relația folosită este: $2^n \geq p$, de unde se deduce “n”
- Celulele de memorie se interconectează apoi astfel încât să se omită $(2^n - p)$ stări \Rightarrow există **mai multe variante posibile** pentru interconectare, deci și pentru sinteza număratorului

5.2.2. Sinteza numărătoarelor modulo “p”

- **Exemplu:** Sinteza unui numărător modulo 5
- Pentru $2^n \geq 5$ obținem $n = 3$, deci vom avea pentru numărător 3 celule de memorie
- Numărul stărilor omise va fi $2^3 - 5 = 8 - 5 = 3$
- Presupunem că avem următoarea succesiune a stărilor de numărare (**ciclu de numărare** sau **graf de tranziții**):



- Evident că se poate alege și **altă succesiune a stărilor** numărătorului!

5.2.2. Sinteza numărătoarelor modulo “p”

- **Exemplu:** Sinteza unui numărător modulo 5
- Se aleg pentru implementare bistabile de tip JK
- Se construiește un tabel cu stările actuale ale numărătorului, cu stările următoare și cu condiționările intrărilor JK pentru cele 3 bistabile folosite pentru sinteza numărătorului
- Completarea tabelului se face pe baza tabelului de excitație al bistabilului JK sincron

Q_t	Q_{t+1}	J	K
0	0	0	x
0	1	1	x
1	0	x	1
1	1	x	0

5.2.2. Sinteza numărătoarelor modulo “p”

- **Exemplu:** Sinteza unui numărator modulo 5
- Tabelul cu stările și condiționările intrărilor

Q_2^t	Q_1^t	Q_0^t	Q_2^{t+1}	Q_1^{t+1}	Q_0^{t+1}	J_2	K_2	J_1	K_1	J_0	K_0
0	0	0	0	0	1	0	x	0	x	1	x
0	0	1	0	1	0	0	x	1	x	x	1
0	1	0	0	1	1	0	x	x	0	1	x
0	1	1	1	0	0	1	x	x	1	x	1
1	0	0	0	0	0	x	1	0	x	0	x

- Diagramele Karnaugh pentru cele 6 intrări ale bistabilelor ne permit determinarea funcțiilor pentru intrări
- Stările omise se consideră indiferente

5.2.2. Sinteza numărătoarelor modulo “p”

- **Exemplu:** Sinteza unui numărător modulo 5
- DK pentru intrări

J_2 :

$Q_2 \backslash Q_1 Q_0$	00	01	11	10
0			1	
1	x	x	x	x

$$J_2 = Q_1 \cdot Q_0$$

K_2 :

$Q_2 \backslash Q_1 Q_0$	00	01	11	10
0	x	x	x	x
1	1	x	x	x

$$K_2 = 1$$

J_1 :

$Q_2 \backslash Q_1 Q_0$	00	01	11	10
0		1	x	x
1		x	x	x

$$J_1 = Q_0$$

K_1 :

$Q_2 \backslash Q_1 Q_0$	00	01	11	10
0	x	x	1	
1	x	x	x	x

$$K_1 = Q_0$$

J_0 :

$Q_2 \backslash Q_1 Q_0$	00	01	11	10
0	1	x	x	1
1		x	x	x

$$J_0 = \overline{Q_2}$$

K_0 :

$Q_2 \backslash Q_1 Q_0$	00	01	11	10
0	x	1	1	x
1	x	x	x	x

$$K_0 = 1$$

- Schema logică
-
- The diagram shows three J-K flip-flops labeled R_2 , R_1 , and R_0 . Each flip-flop has inputs J , \overline{CLK} , K , and R , and outputs Q and \overline{Q} . The clock signal CLK is connected to the \overline{CLK} input of all flip-flops. The reset signal is connected to the R input of all flip-flops. The output Q_2 of R_2 is connected to the J_2 input of R_2 and the J_1 input of R_1 . The output Q_1 of R_1 is connected to the K_1 input of R_1 and the J_0 input of R_0 . The output Q_0 of R_0 is connected to the K_0 input of R_0 . The outputs are labeled Q_2 , Q_1 , and Q_0 .

- Sinteza completă presupune și **discuții** despre:
- Inițializare
 - Situația stărilor omise

5.2.2. Sinteza numărătoarelor modulo “p”

■ Inițializarea

- **Asincron:** în exemplu se folosesc intrările de Reset (asincron) ale bistabilelor și se forțează astfel pornirea număratorului din starea inițială 000
- Inițializarea poate fi făcută și la alte valori inițiale decât 0, prin utilizarea combinată a intrărilor asincrone de Reset și Set
- **Sincron:** prin condiționarea aplicării intrărilor asincrone cu un impuls de tact
- **Cât timp numărătorul se află în secvența de inițializare el nu numără!**



5.2.2. Sinteza numărătoarelor modulo “p”

■ Autocorecție

- În cazul în care numărătorul se găsește într-o stare din afara ciclului de numărare trebuie verificate tranzițiile numărătorului
- Dacă numărătorul nu revine singur în ciclul de numărare, el trebuie re proiectat astfel încât să revină în ciclul de numărare
- Autocorecție sincronă
 - Tabelul de funcționare trebuie modificat
 - Din stările omise trebuie realizată tranziția în una din stările aflate în ciclul de numărare
 - Stările omise la numărătorul modulo 5 sunt 101, 110 și 111

5.2.2. Sinteza numărătoarelor modulo “p”

■ Autocorecție

■ Autocorecția sincronă pentru numărătorul modulo 5

- Din stările 101, 110, 111 se revine în ciclul de numărare prin starea 010

Q_2^t	Q_1^t	Q_0^t	Q_2^{t+1}	Q_1^{t+1}	Q_0^{t+1}	J_2	K_2	J_1	K_1	J_0	K_0
0	0	0	0	0	1	0	x	0	x	1	x
0	0	1	0	1	0	0	x	1	x	x	1
0	1	0	0	1	1	0	x	x	0	1	x
0	1	1	1	0	0	1	x	x	1	x	1
1	0	0	0	0	0	x	1	0	x	0	x
1	0	1	0	1	0	x	1	1	x	x	1
1	1	0	0	1	0	x	1	x	0	0	x
1	1	1	0	1	0	x	1	x	0	x	1

- Ecuațiile care rezultă din diagramele Karnaugh pentru intrări vor fi diferite de cele anterioare, la care nu am ținut cont de problema autocorecției ⇒ **un alt numărător modulo 5**

5.2.2. Sinteza numărătoarelor modulo “p”

■ Autocorecție

■ Autocorecție asincronă

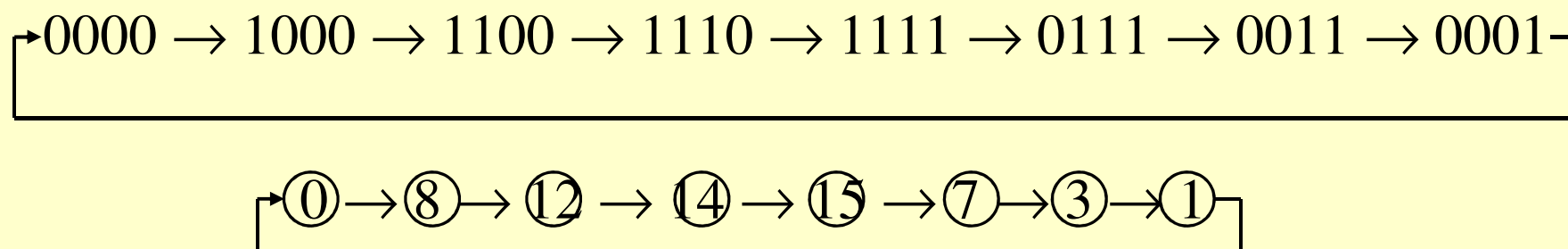
- Se adaugă o logică de tip combinațional care detectează stările omise și se comandă intrările asincrone de Reset și Set, care forțează numărătorul să ajungă în una dintre stările ciclului de funcționare

■ Observații

- La sinteza **numărătoarelor modulo p reversibile** se adaugă în plus, ca și intrare a numărătorului, semnalul de selecție folosit pentru alegerea sensului de numărare
 - Tabelul de funcționare a numărătorului reversibil trebuie completat cu această variabilă de intrare suplimentară
 - Ecuațiile rezultate în acest caz din diagramele Karnaugh (de mai multe variabile) vor conține și variabila de selecție
- Un numărător modulo p se poate obține și cu un numărător binar sincron
 - Se lasă numărătorul binar să evolueze până la starea p-1
 - La atingerea stării “p” se aplică numărătorului, printr-o logică combinațională, un impuls de ștergere (pe intrarea asincronă de Reset)

5.2.3. Numărătoare Moebius

- **Definiție:** Numărătoarele Moebius sunt numărătoare în inel cu coadă întoarsă (twisted tail ring counter)
- Există unele cazuri în care se preferă proiectarea unor numărătoare speciale, care respectă o anumită regulă
- **Exemplu:** Proiectăm un numărător pe 4 biți, cu 8 stări, în care la fiecare tranziție se modifică un bit
 - Numărătorul se poate construi utilizând următoarea secvență de numărare:



5.2.3. Numărătoare Moebius

■ Exemplu

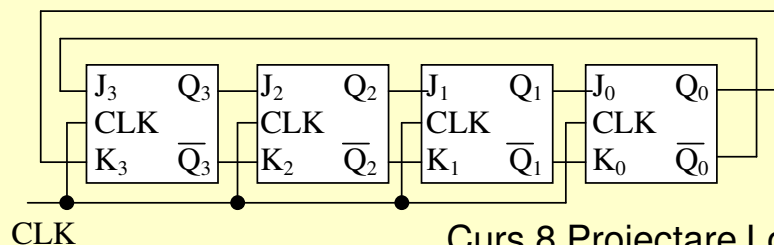
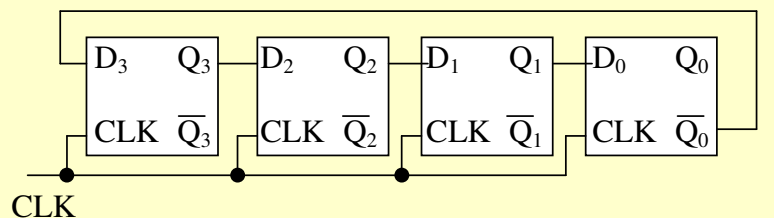
- Proiectarea se face și cu bistabile de tip D și cu bistabile de tip JK
- Se folosesc tabelele de excitație pentru bistabilele D și JK
- Tabelul pentru sinteză:

Q_3^t	Q_2^t	Q_1^t	Q_0^t	Q_3^{t+1}	Q_2^{t+1}	Q_1^{t+1}	Q_0^{t+1}	D_3	D_2	D_1	D_0	J_3	K_3	J_2	K_2	J_1	K_1	J_0	K_0
0	0	0	0	1	0	0	0	1	0	0	0	1	x	0	x	0	x	0	x
1	0	0	0	1	1	0	0	1	1	0	0	x	0	1	x	0	x	0	x
1	1	0	0	1	1	1	0	1	1	1	0	x	0	x	0	1	x	0	x
1	1	1	0	1	1	1	1	1	1	1	1	x	0	x	0	x	0	1	x
1	1	1	1	0	1	1	1	0	1	1	1	x	1	x	0	x	0	x	0
0	1	1	1	0	0	1	1	0	0	1	1	0	x	x	1	x	0	x	0
0	0	1	1	0	0	0	1	0	0	0	1	0	x	0	x	x	1	x	0
0	0	0	1	0	0	0	0	0	0	0	0	0	x	0	x	0	x	x	1

5.2.3. Numărătoare Moebius

■ Exemplu

- **Schemele logice** - se determină valorile pentru intrările bistabilelor $D_3 \div D_0$ și $J_3 \div K_0$ cu diagrame Karnaugh
- $D_3 = \overline{Q_0}$; $D_2 = Q_3$; $D_1 = Q_2$; $D_0 = Q_1$
- $J_3 = \overline{Q_0}$; $K_3 = Q_0$; $J_2 = Q_3$; $K_2 = \overline{Q_3}$; $J_1 = Q_2$; $K_1 = \overline{Q_2}$; $J_0 = Q_1$; $K_0 = \overline{Q_1}$



5.2.3. Numărătoare Moebius

- **Observație:** În numărătorul Moebius starea fiecărui bistabil intermediar este determinată de starea anterioară a bistabilului plasat în stânga sa, iar starea primului bistabil este determinată de ieșirea complementară a ultimului bistabil
- **Aplicații**
 - Numărătoare de stare
 - Decodificarea oricărei stări se poate face printr-o poartă logică cu 2 intrări
 - Generatoare de tact cu mai multe faze
 - Cele 8 ieșiri ale numărătorului generează de fapt 8 semnale de ceas defazate în mod egal, cu factor de umplere de 50%
 - În general un numărător Moebius de n biți generează $2n$ faze de ceas