

EDA 实验 2 基于 FPGA 的自动售货机

一、实验目的

- 1、实践基于 HDL 设计和实现时序逻辑电路的流程和方法；
- 2、掌握用 HDL 描述有限状态机的方法；
- 3、实践利用 FPGA 解决实际问题的方法。

二、实验内容

利用实验板上的拨码开关和按键开关模拟投币、购物和退币输入（如：3 个按键开关模拟投币、2 个拨码开关模拟购物、1 个按键或拨码开关模拟退币；或者仅用 4 个按键开关模拟投币、购物和退币输入），用发光二极管模拟各种提示信息，用数码管显示余额，实现一个自动售货机。要求满足如下规格：

- 1) 可接受 5 角、1 元和 5 元的投币，每次购买允许投入多种不同币值的钱币；用 3 只数码管显示当前投币金额，如 055 表示已投币 5.5 元；（提示：与实验三不同，此处需要实现 3 只数码管的循环扫描显示）
- 2) 可售出价格分别为 1.5 元和 2.5 元的商品，假设用户每次购买时只选择单件、一种商品；允许用户多次购买商品，每次购买后，可以进行补充投币；
- 3) 选择购买商品后，如果投币金额不足，则提醒；否则，售出相应的商品，并提醒用户取走商品；
- 4) 若用户选择退币，则退回余下的钱，并提醒用户取钱。

注意：实现电路应具有初态及复位功能；实验板上有 40MHz 的时钟信号，对应 FPGA 引脚号为 PIN_152，自动售货机的工作时钟及数码管循环扫描显示的时钟可由该 40MHz 分频得到。

三、实验注意事项

- 1、实验前认真预习，熟悉实验内容，熟悉实验板上的资源，完成系统设计和代码编写，核心控制电路请用有限状态机实现，并利用实验套件进行验证；
- 2、除实验三文档中写明的 FPGA 引脚外，请勿随意绑定其它 FPGA 引脚，否则可能引起芯片烧坏!!!
- 3、实验室的 Quartus II 软件版本为 13.0，若使用更高版本的软件，请携带自己的笔记本前来；
- 4、请用 U 盘保存工程文件。

四、实验报告

请按时在网络学堂提交实验报告。报告内容包括以下内容：

- 1、设计思路及各模块的实现方法（整体电路结构图（RTL 图）或顶层原理图及有限状态机的状态图）；
- 2、代码及必要的注释；
- 3、实验中遇到的主要问题和解决方法；
- 4、实验体会及建议（如有）。