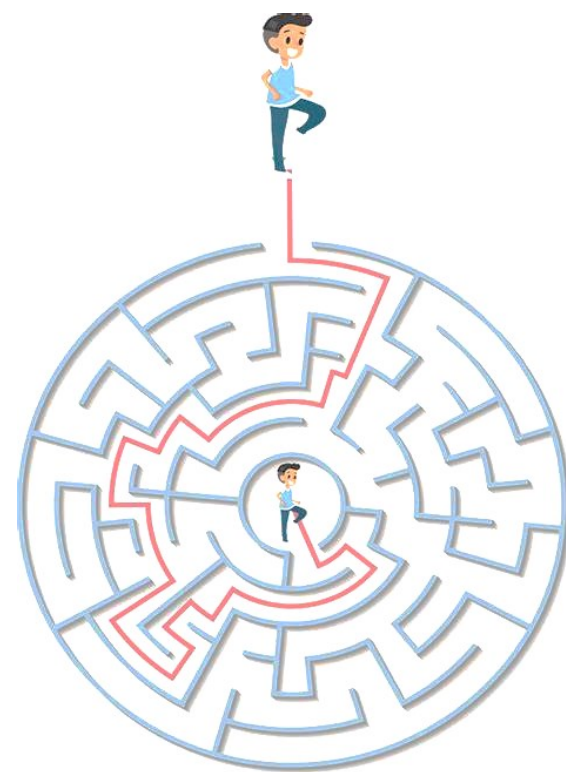


基于VGA/MP3和键盘实现的

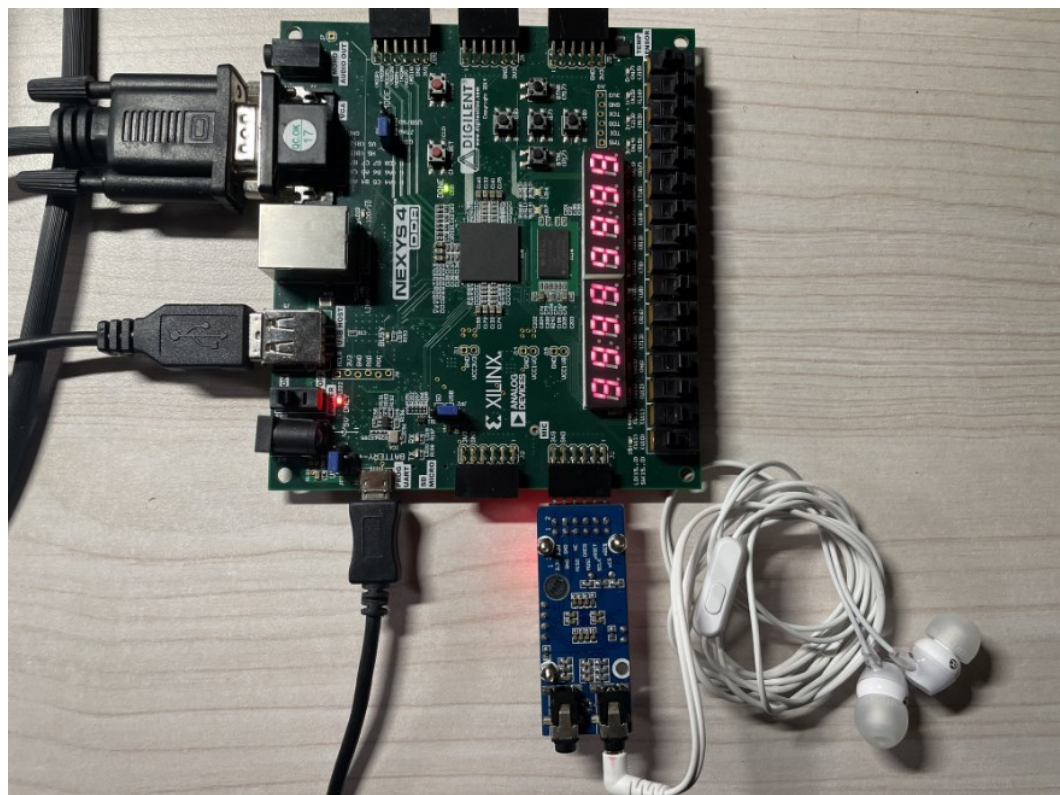
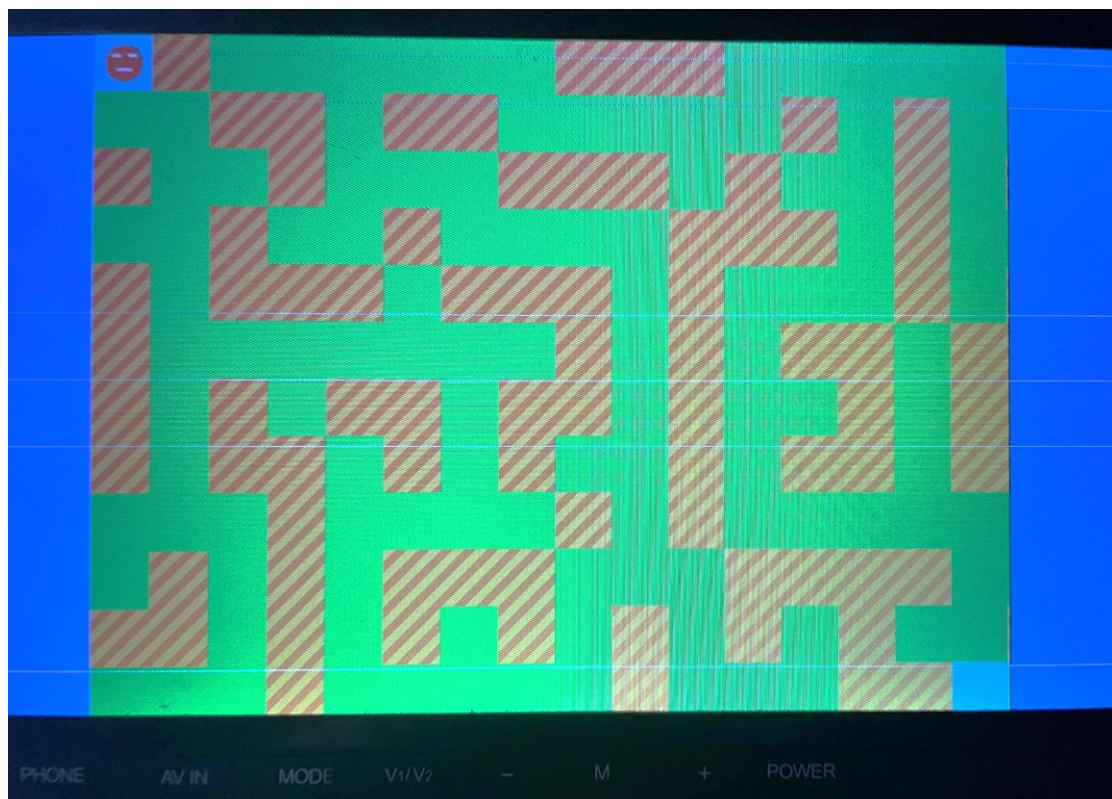
益智迷宫游戏系统

同济大学 计算机科学与技术
2151127 华洲琦

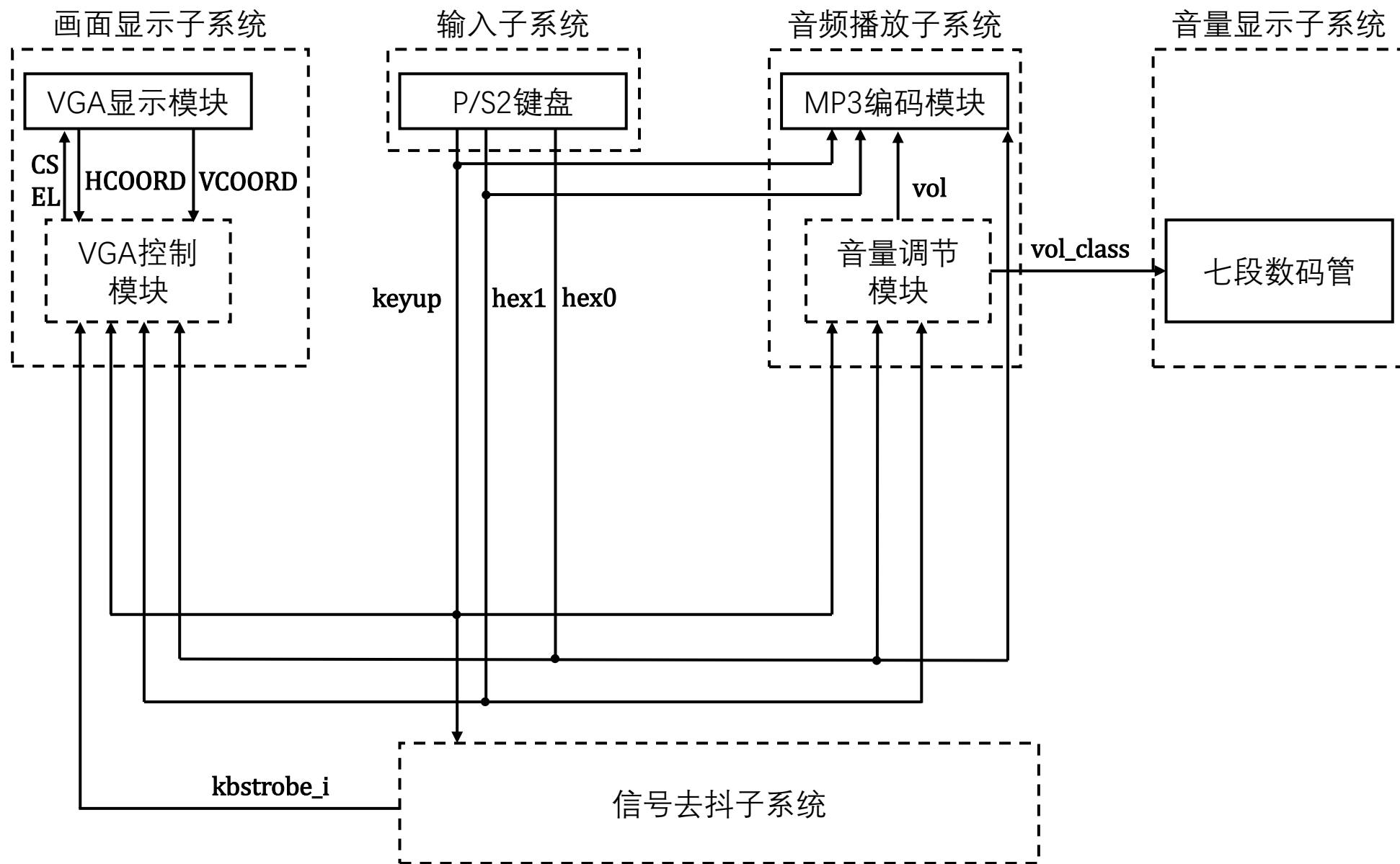


实验内容

- 基于VGA、VS1003B-MP3和PS2键盘实现、面向幼年群体、具有较强拓展性的迷宫闯关益智游戏系统。



数字系统设计



数字系统设计

- **画面显示子系统**：由VGA显示模块和VGA控制模块组成，VGA显示模块扫描行列值并将坐标HCOORD和VCOORD传给VGA控制模块，控制模块运算后将颜色值CSEL回传给显示模块，由显示模块的output接口连接VGA硬件管脚进行颜色数据传输和显示。同时VGA控制模块接收去抖后的通断信息kbstrobe_i、键盘弹起信号keyup、键码hex1和hex0，并改变小球位置，通过VGA显示模块显示小球。

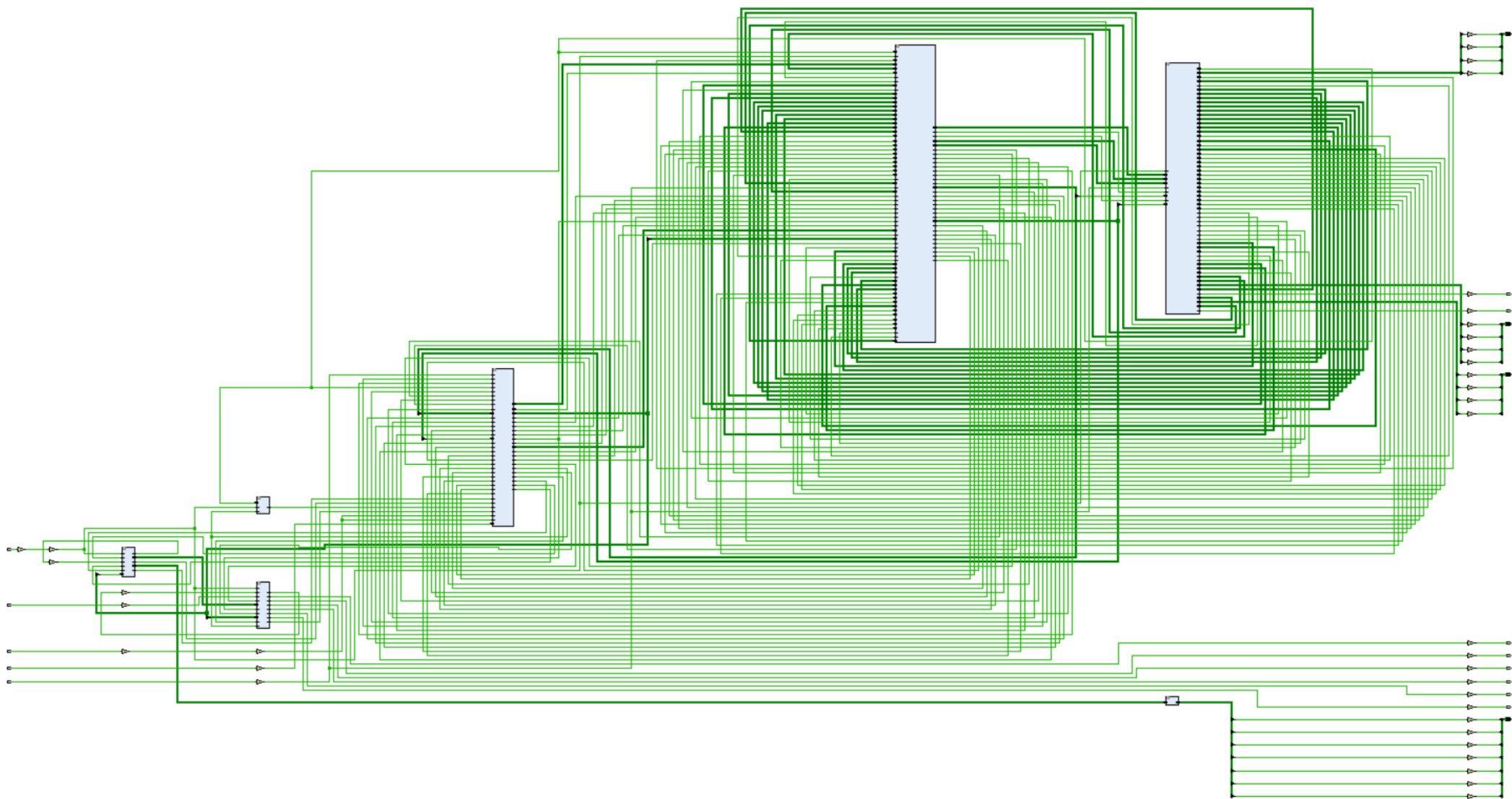
数字系统设计

- **输入子系统**：由P/S2键盘组成，输出有效键码hex1和hex0和弹起信号keyup（按键后弹起则keyup为1），提供给画面显示子系统和音频播放子系统，以实现按下按键时小球的位置移动和提示音效的播放。
- **音频播放子系统**：由MP3编码模块和音量调节模块组成，一方面可以通过键盘控制音量调节模块改变音量大小、将音量数值传给MP3编码模块，也可以读取键盘控制小球的移动键（W/A/S/D）并发出不同提示音效。

数字系统设计

- **音量显示子系统**：由七段数码管组成，同步接收音量调节模块中实时的音量级别并用数码管显示。
- **信号去抖子系统**：接收keyup值，输出去抖后的通断信号kbstrobe_i，确保键盘控制小球移动的稳定性，避免时序逻辑中抖动造成的尖峰脉冲信号

RTL分析



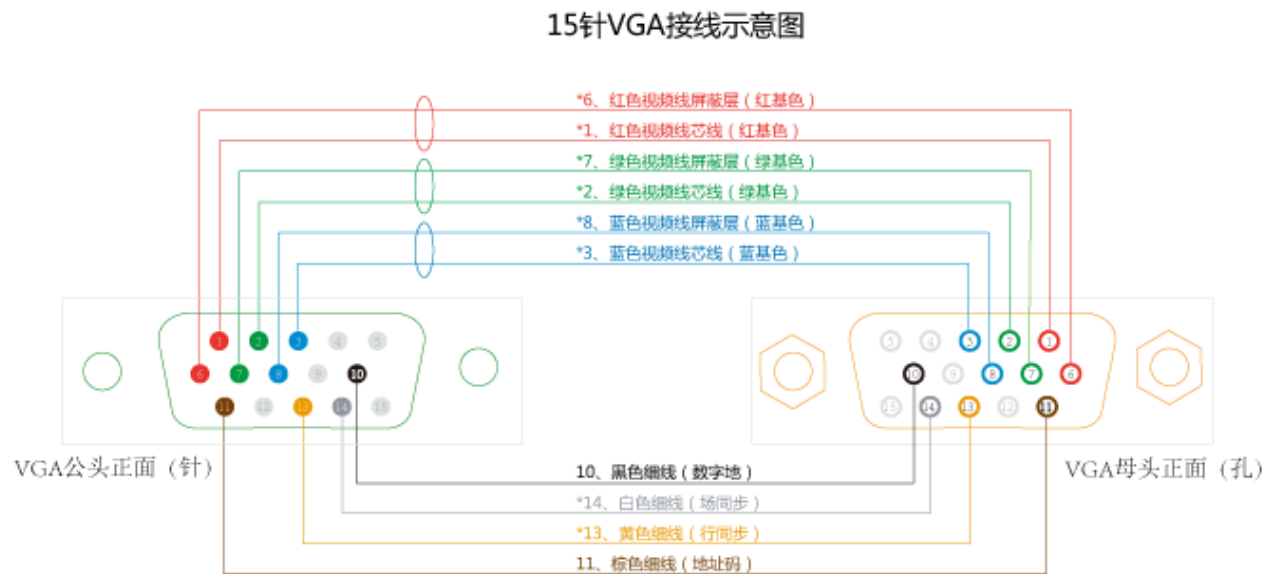
子系统模块建模——键盘控制模块

- 键盘模块按照PS2协议（双向同步串行通讯协议）传输数据，获取键盘扫描码，按下发送断码，弹起发送通码，本模块通过检测断码中的0x0F获取数据。
- 使用22位的移位寄存器存储，当寄存器中存储的值为“0FXX”（XX表示两个16进制键码，分别对应接口中的HEX0和HEX1）时表示键盘被按下。控制信号ARST_L低电平时将寄存器清零。因此只需判断移位寄存器存储的前8位是否位0X，即可判断发送控制信号KEYUP是否有效。
- 需要注意的是，作为时序逻辑的常见问题，在使用时钟周期读取按下的键码时会出现“抖动信号”，具体表现为单次按下某按键，重复多次操作甚至出现其他不可预知操作。因此需要额外设计模块进行键码读取的防抖动操作。（详见“防抖动模块”）
- 此外，键盘模块使用的时钟是同步usb时钟，不同于N4板e3管脚的系统时钟。

子系统模块建模——VGA显示模块

- VGA (Video Graphics Array) 显示设备通过VGA电缆和N4开发板相连，主要传输RGBHV五种信号：

R	红色	对应端口RED
G	绿色	对应端口GREEN
B	蓝色	对应端口BLUE
H	行同步信号	对应端口HSYNC
V	场同步信号	对应端口VSYNC



- 使用同步开关驱动不同像素点颜色的绘制。由于VGA必须在25mhz时钟频率下工作，需要将系统时钟CLK进行4分频得到用于信号传输的CLKOUT信号，通过同步状态下改变CSEL可以切换在该像素点绘制的颜色。
- 见接口定义，七个output信号中HSYNC / VSYNC / RED / GREEN / BLUE传入VGA电缆，HCOORD / VCOORD获取同步实时的坐标信号，经过VGA控制模块（详见3.3）判断后给出R/G/B值传入光缆，实现颜色绘制。

子系统模块建模——VGA控制模块

- VGA控制模块和VGA显示模块使用同步时钟信号，主要有三个功能：

1. 实时接收VGA显示模块中正在扫描的行列坐标（VCOORD / HCOORD），经过判断，传送RGB颜色值到VGA显示模块进行颜色绘制；

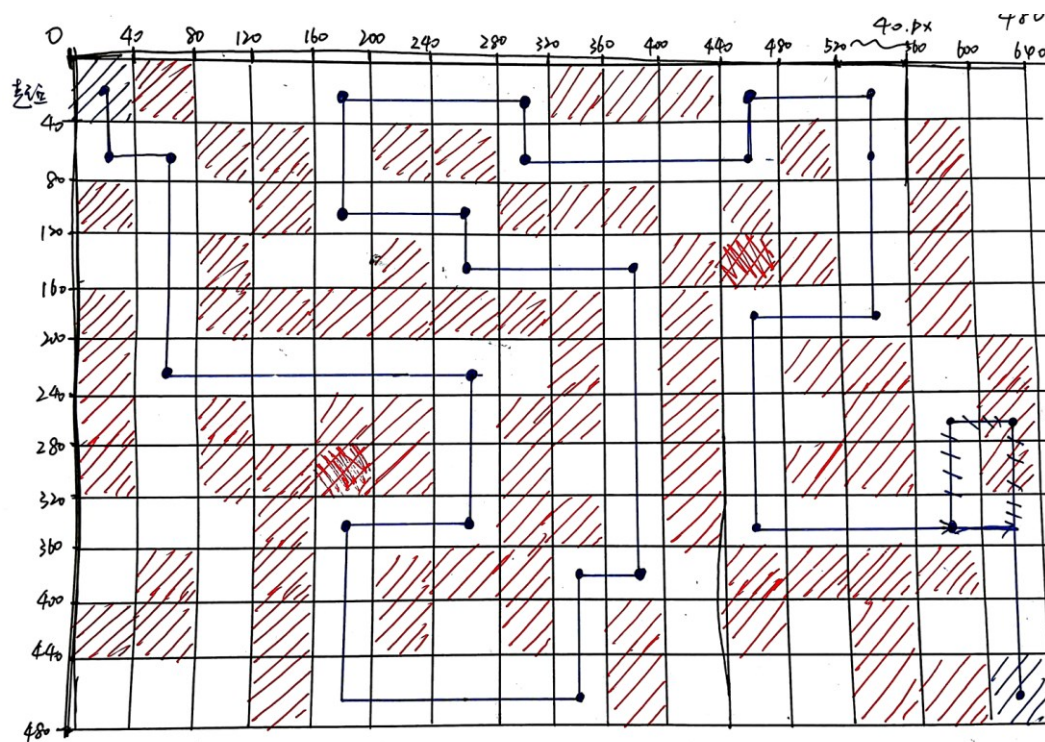
2. 读入键码信息，接受当前小球坐标（ballX / ballY），判断是否进行小球的移动，更新小球坐标（ballX_now）；

3. 游戏地图存储（Map二维数组）

- 关于该游戏的地图，将整个VGA显示部分（640px*480px）分为40px边长的小正方形块，即水平方向16块，纵向12块。用这些正方形块构成迷宫走道、起点终点和墙壁，在initial块中对Map[0:11][0:15]初始化静态存储。存储方式和对应颜色如下表：

组成部分	Map存储值	显示颜色（RGB）
墙壁	1	条纹 深黄：12'b 1110_1011_0000 浅黄：12'b 1110_0111_0000
走道	2	12'b 0000_0000_0000
起点终点	0	12'b 0000_1100_1110

地图模型如下：



下面简单介绍其他细节刻画：

- **小球绘制：**小球是半径为13的红色圆形，当前VGA绘制原理为获取行列坐标判断后回传颜色信息，故先确定小球所在40*40块坐标（*row*, *col*），计算正方形块的几何中心坐标（ $(2*row+1)*20$, $(2*col)*20$ ），再判断当前像素点和集合中心距离是否小于13，两种情况分别给出不同RGB信息。
- **表情绘制：**在小球绘制的基础上，内部绘制表情。由于是像素级刻画，经过多次实践后，得出表情坐标如下表：

表情组成↵	像素范围↵
左眼↵	VCOORD>=row*40+14 && VCOORD<=row*40+15 && HCOORD>=col*40+12 && HCOORD<=col*40+17↵
右眼↵	VCOORD>=row*40+14 && VCOORD<=row*40+15 && HCOORD>=col*40+23 && HCOORD<=col*40+28↵
嘴↵	VCOORD>=row*40+24 && VCOORD<=row*40+25 && HCOORD>=col*40+15 && HCOORD<=col*40+25↵

- **条纹绘制：**为了避免色块单调性，提高整体美观度，墙壁部分使用8px斜条纹绘制，其中斜条纹通过判断(VCOORD+HCOORD)/8值是否为偶数绘制。

```
else if(Map[row][col]==1) begin    // 墙体
    // 花纹效果
    if(((VCOORD+HCOORD)/8)%2==0) CSEL<=12' b1110_1011_0000;
    else CSEL<=12' b1110_0111_0000;
```

下面简单介绍其他细节刻画：

- **移动分析：**模块通过输入KBCODE获取键盘的键值，如果为W/S/A/D（对应上/下/左/右）则需要更新小球最新位置，同时需要判断小球是否移动到墙壁上，或边界外，以及是否到终点。其中考虑到Verilog语言不具有短路运算特性，有时不能同时判断多个条件，判断语句较为繁琐。
- **强可扩展性：**可扩展性体现在后期可以更方便的新增其他设备或模块，本模块将当前小球横纵坐标ballX_now和ballY_now传入顶层模块，而不是存储在模块内，可以更方便的让后续可能需要的新增模块使用数据。

子系统模块建模——MP3编码模块

- MP3编码模块主要负责接收MP3硬件数据请求（DREQ），并传送数据（XRSET / XCS / XDACS / SI / SCLK），分为七个状态，可以互相转换：

状态	状态码	作用
CMD_START	0	开始写指令
WRITE_CMD	1	将一条指令全部写入
DATA_START	2	开始写数据
WRITE_DATA	3	将一条数据全部写入
DELAY	4	延时
VOL_CMD_START	5	写音量修改指令
SEND_VOL_CMD	6	CMD指令发送

- IP核中导入了四种提示音的COE文件：

//选择提示音

```
blk_mem_gen_0 your_instance_name0(.clka(CLK),.addra(addr),.douta(D_do));  
blk_mem_gen_1 your_instance_name1(.clka(CLK),.addra(addr),.douta(D_re));  
blk_mem_gen_2 your_instance_name2(.clka(CLK),.addra(addr),.douta(D_mi));  
blk_mem_gen_3 your_instance_name3(.clka(CLK),.addra(addr),.douta(D_fa));
```

- 对应了获取键码的W/A/S/D，即使用键盘移动小球时，上下左右分别发出不同音效。

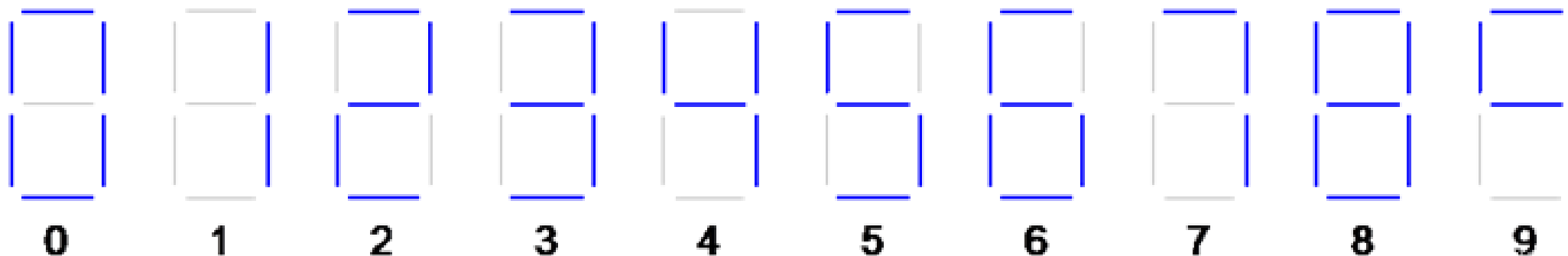
子系统模块建模——MP3调音模块

- MP3调音原理即为获取键盘键码，若为调音按键，则改变音量大小vol和音量等级vol_class，并将音量等级（0~9）直观地显示在N4开发板的七段数码管上。
- 需要注意的是音量值越小，实际声音越大，音量等级也越大。本系统中音量等级和音量实际大小对应如下表：

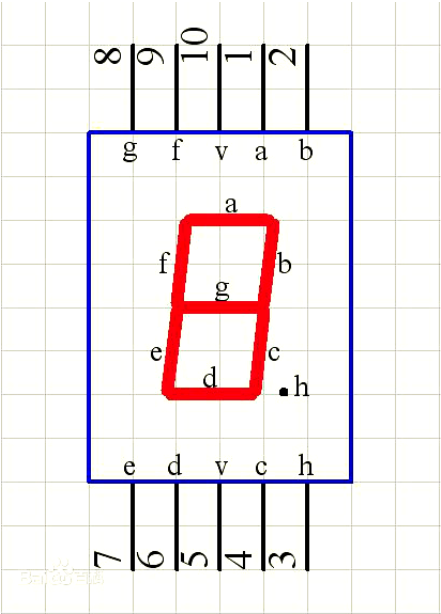
音量值 vol	音量等级 vol_class
16'he577	0
16'hcbf8	1
16'hb279	2
16'h98fa	3
16'h7f7b	4
16'h65fc	5
16'h4c7d	6
16'h32fe	7
16'h197f	8
16'h0000	9

子系统模块建模——七段数码管模块

- 使用七段数码管数字化显示音量等级（MP3模块中的vol_class），共0~9十个数字，数字大小和音量大小成正比（和音量值vol成反比）。



- 其中数字和模块中oData输出值显示遵循以下表格规范：



显示数字	oData
0	1000000
1	1111001
2	0100100
3	0110000
4	0011001
5	0010010
6	0000010
7	1111000
8	0000000
9	0010000

子系统模块建模——分频模块

- 由于MP3模块等多个模块需要1MHz频率的时钟信号，故需要将系统时钟分频100倍使用该分频模块，传入分频值N。

子系统模块建模——信号去抖模块

- 时序逻辑中易出现因抖动造成的尖峰信号脉冲，对游戏控制造成极大影响，故引入去抖模块将keyup信号去抖处理。

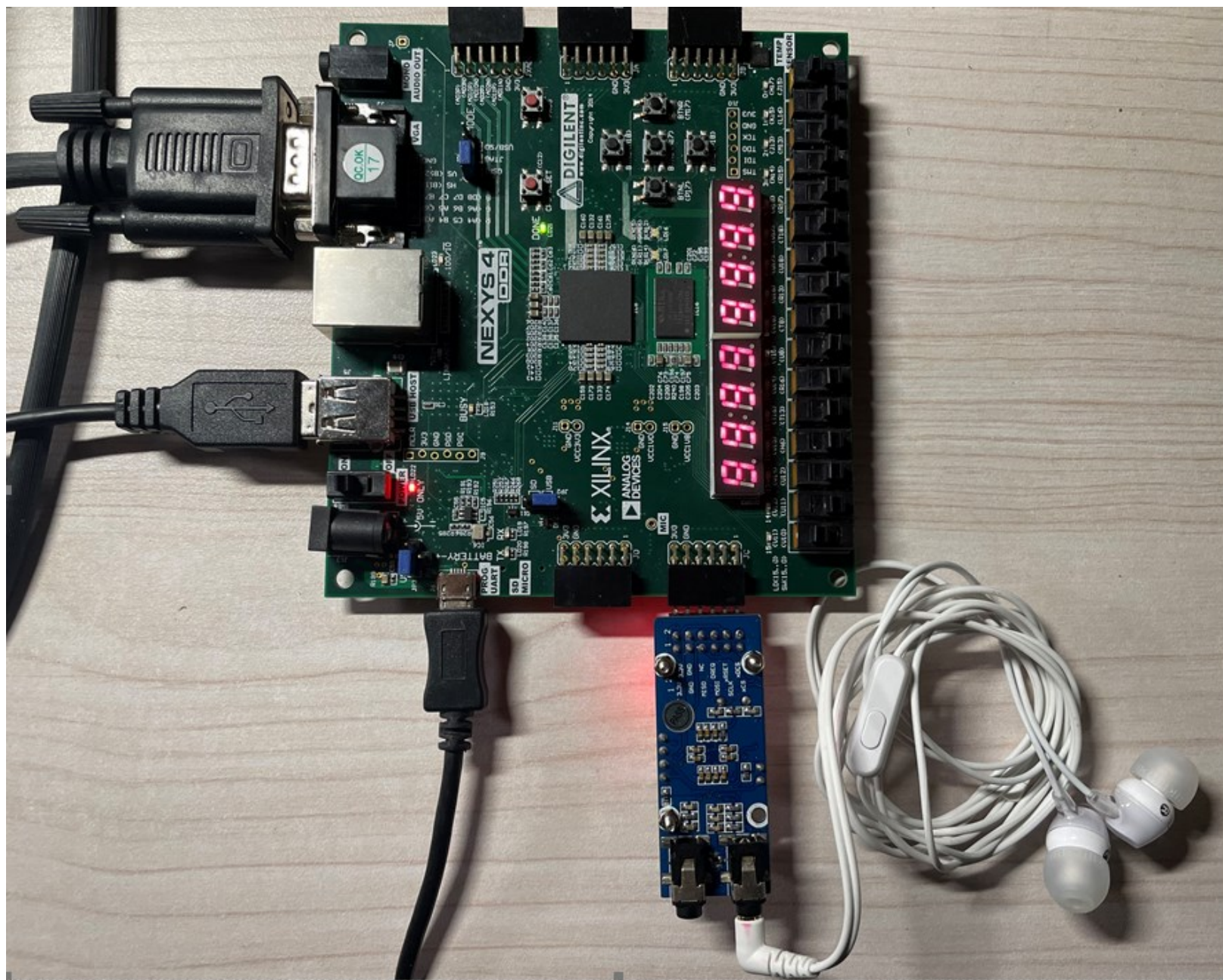
子系统模块建模——顶层模块

- 系统顶层模块用于处理各种子系统的调用及参数的传递，以及整个系统的输入输出参数设计。

实验结果

- N4开发板连线：

左侧从上至下分别是VGA接口和键盘USB接口。VGA显示正常（见下图）；键盘可控制且反应迅速；耳机可正常播放不同音效（且音量可受键盘控制调节）；七段数码管可正常显示音量等级。

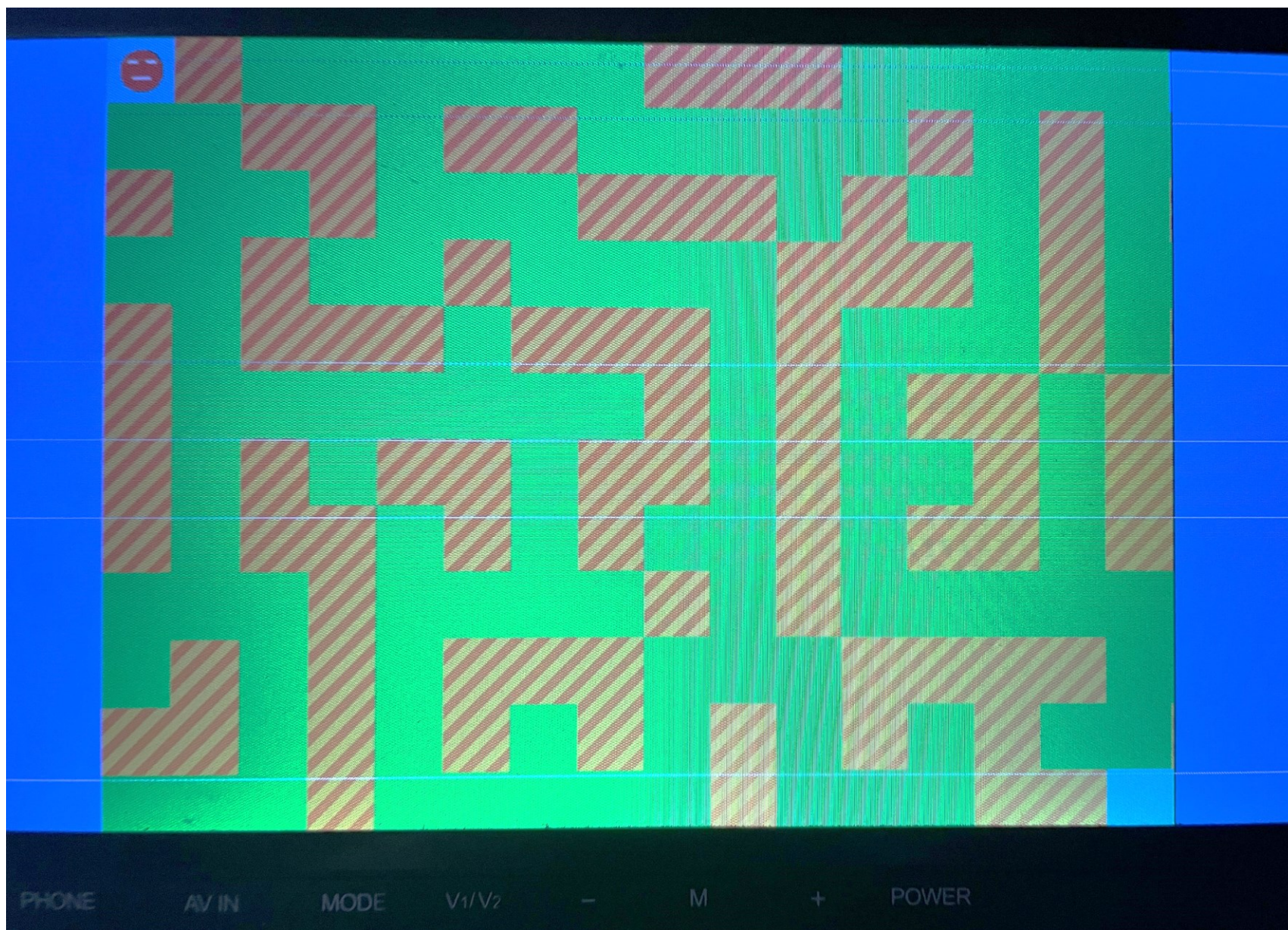


实验结果

- VGA显示屏:

(实际色彩显示更为鲜亮)

左上角为迷宫起点，右下角为迷宫终点，可通过键盘控制小球移动到达终点后，重新开始游戏。



总结

- 通过本次大作业，让我了解到了包括PS2协议、USB-hid和SPI协议等知识，并通过Verilog语言尝试实现以上协议，并自行实践了串行外接设备端口，最终将VS100SB-MP3模块、PS2键盘模块和VGA显示器模块与N4开发板连接，搭建了完备的、可拓展的、面向幼儿群体的迷宫益智游戏。

- “完备性”体现在每个部件都得到充分的利用，既可以通过键盘控制小球位置、也可以改变音量大小，N4开发板即是所有模块开发和外设连接的载体、也通过自身的七段数码管数字化显示音量，此外MP3和VGA也得到了完善利用；
- “可拓展性”体现在部分可以在模块内存储的数据（如小球位置等）传到模块外，便于后期增添模块使用；此外，迷宫地图Map数组使用寄存器reg类型存储，在initial块中赋初值，而不是使用常量parameter定义，便于后期添加用户修改地图或随机地图的新模块。
- “面向幼儿群体”体现在由于使用40*40px色块绘制，颜色鲜亮明显，适合幼儿在保护视力的距离下看清屏幕内容。墙体区别于单纯色块，使用8px宽斜条纹绘制，可让幼儿群体拥有一双发现美的眼睛，观察生活中的像素级美学。小球上绘制笑脸，有助于在幼儿时期培养乐观开朗的人生态度，微笑面对未来生活中的一切。关卡设计简单，但设计多处陷阱，需要不断尝试，寓意接下来的人生道路中难免会有壁障和歧途，但是只要有一颗敢于尝试的心，一定能到达成功的彼岸。

课程心得体会

- 经过一学期的数字逻辑课程学习，我对数字电路和计算机组成原理等方面的知识有了一定了解，为后续计算机组成原理课程的学习打下基础。
- 首先学习了布尔代数，了解了布尔代数的基本概念，包括逻辑运算、真值表、布尔函数、布尔恒等式、卡诺图等，同时掌握如何将自然语言的问题转换为布尔代数表达式。
- 接着学习了组合逻辑电路，即组合逻辑电路的设计方法和分析技术，包括逻辑门、编码器、译码器、多路选择器、加法器、比较器等电路的设计和实现，掌握了使用逻辑门和布尔代数设计和实现简单的数字电路。
- 其次是时序逻辑电路，学习了时序逻辑电路的设计和分析方法，包括触发器、计数器、寄存器、状态机等电路的设计和实现，掌握了时序逻辑电路的时序行为，以及如何使用状态图、状态转移表等工具来描述和分析时序电路。
- 然后了解了存储器和处理器，具体来说存储器和处理器的基本结构和工作原理，包括内存、缓存、硬盘、CPU等组成部分的功能和实现，掌握了存储器和处理器的层次结构、指令集架构、流水线等基本概念。
- 最后是数字系统设计，即数字系统设计的基本方法和流程，包括需求分析、规格说明、系统设计、仿真验证等环节，掌握了数字系统设计的基本思想和方法。

- 此外，还学习了硬件描述语言Verilog及其设计方法，在本次大作业中得到充分的利用。
- 除了以上知识点，由于数字逻辑是一门涉及硬件的课程，对于大一只有高程基础的我们是一个挑战，但是通过充分理解和运用知识点，以及数字逻辑和计算机科学导论两门课程的结合，让我对计算机的组成架构、运行方式等有了一个更充分的了解——计科导课程描述了计算机的整体架构、运行方式和各个部件的协作方式，如了解了CPU的组成；数字逻辑则从更微观的角度（通常以bit位为单位）进行具体部件的分析，如CPU中具体的寄存器等。因此从更微观的角度了解计算机，也能引发日常生活中使用计算机时，对其特性的思考。

课程建议

1. 希望老师平时更注重整体思维的培养，涉及到部件或理论方法时课程内容较为分散，难以形成整体性。
2. 希望实验课前后内容循序渐进，而不是单纯部件的实验，如下一次实验可以和上一次实验的部件相结合，组合为具有创新功能的系统。
3. 希望平时注重培养发散性思维，将计算机中可以察觉的现象和课程理论知识结合起来，可以引起平时对计算机组成和运行方式的思考。

数字芯片设计的认识与体会

- 近日，美国对展开中国新一轮芯片制裁，主要涉及禁止向中国出口高端芯片和关键技术，以及对中国公司和个人实施制裁。这些措施对中国芯片制造业的发展将造成严重的影响。
- 我认为美国对中国新一轮芯片制裁的背景是出于美国政府对中国数字芯片行业快速崛起和发展的担忧。这些制裁措施旨在限制中国芯片制造业的发展，以保持美国在国际上的竞争地位。

- 对于中国数字芯片行业而言，这种制裁显然是一个不利因素，将对中国芯片制造业的发展造成一定程度的阻碍。然而，这也是一个机遇，迫使中国数字芯片行业加强自主创新，提高核心技术的自主掌握，以减轻外部压力对其发展的影响。
- 在应对制裁的过程中，中国数字芯片行业需要加强与国际上其他先进芯片制造国家的合作和交流，借鉴和吸收国际上最新的技术和理念，以推动数字芯片行业的快速发展。此外，行业内也需要加强人才培养，吸引和培养更多的高级芯片设计师和工程师，以提高数字芯片行业的整体水平。

- 总的来说，中国数字芯片行业需要以此次制裁为契机，把握当前机遇，加强自主创新能力，与国际上其他先进芯片制造国家合作，加强人才培养，以推动数字芯片行业的快速发展。

指导老师

同济大学电子与信息工程学院

计算机科学与技术系

郭玉臣 老师



感谢聆听

(●'∩'●)