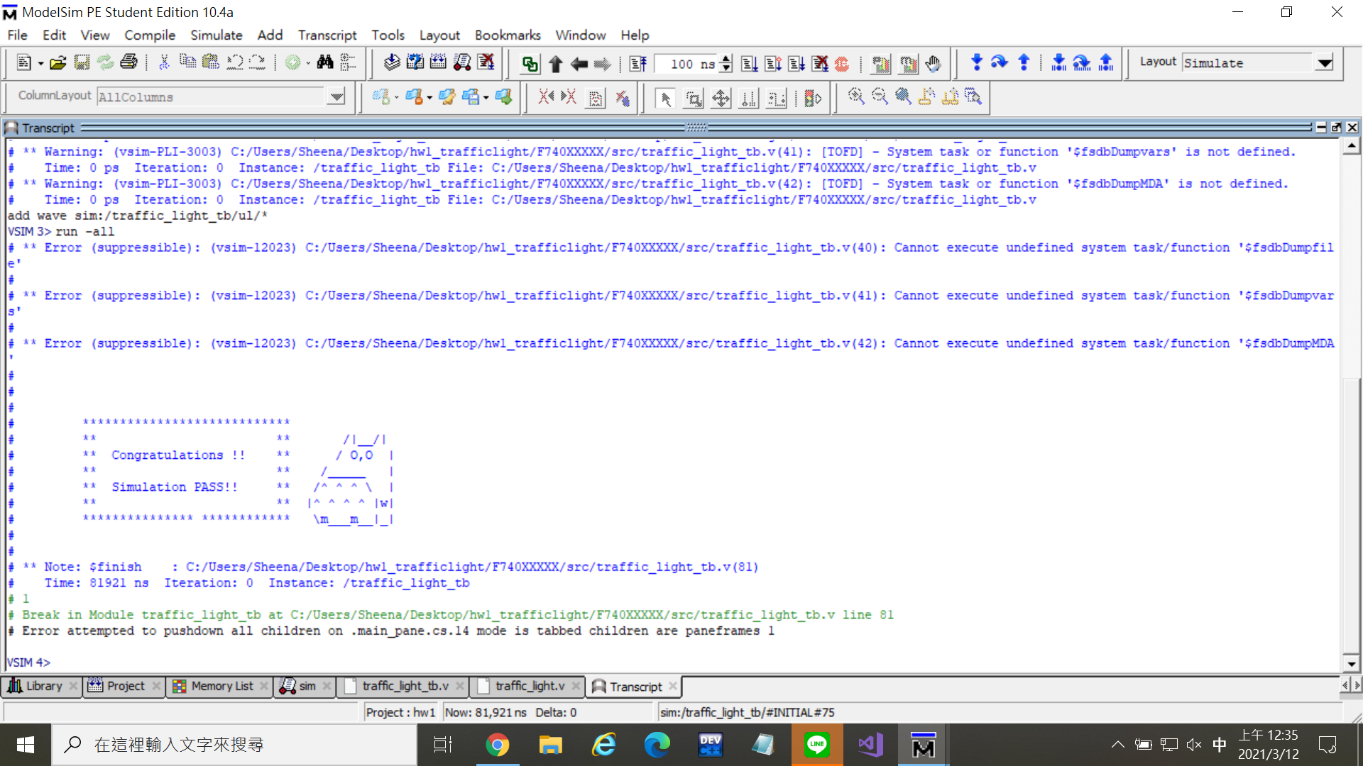
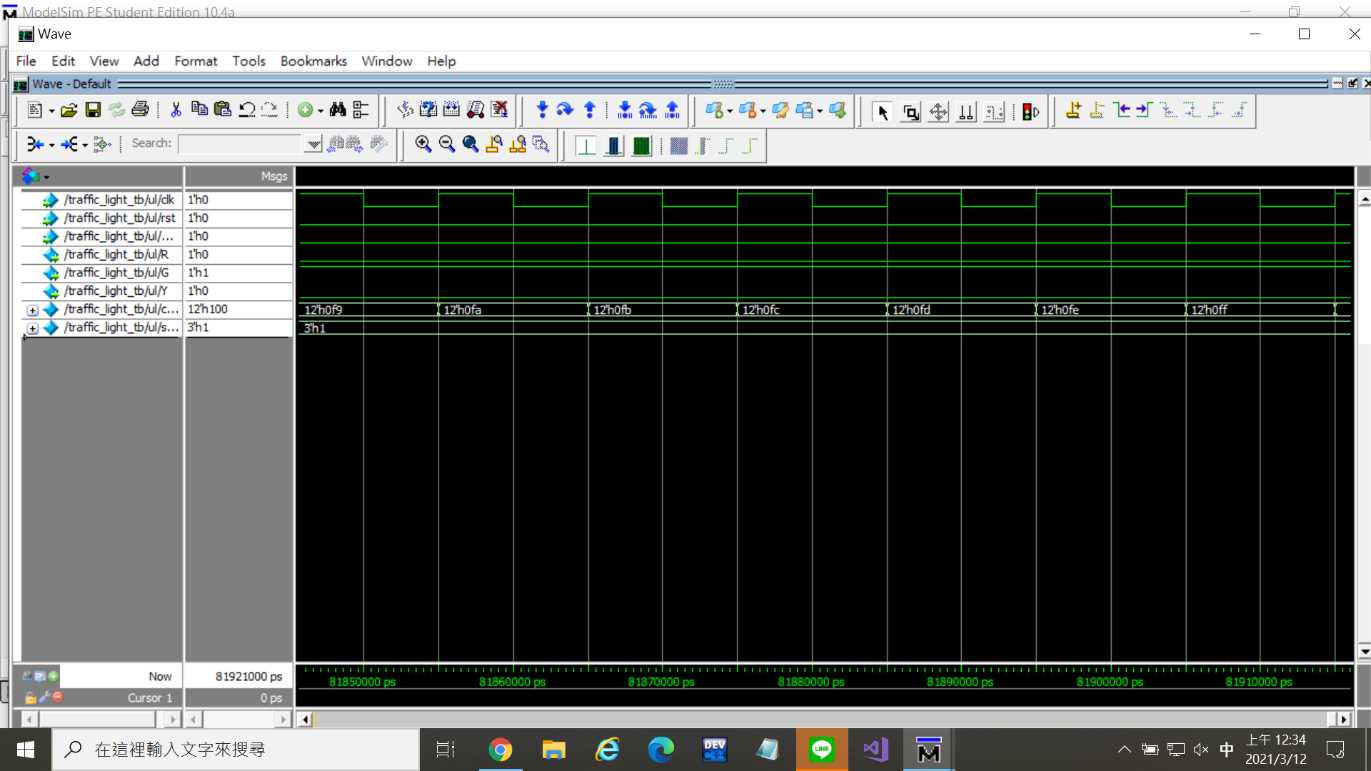
**Computer Organization 2019**

**HOMEWORK 1**

系級: 資訊系 學號: F74084119 姓名: 邱華苓

**實驗結果圖:**

(波形圖及模擬完成截圖)

****

**程式運作流程:**

(簡單說明波形變化的意義)

先設一個3bits的state紀錄每一次改變的狀態，以及11bits的cycle去算經過幾個cycle。當rst=1的時候將狀態改回起始綠燈的狀態;當pass=1的時候強制將不是非起始狀態改成起始狀態。在非同步正緣觸發時紀錄每一個state所跑的cycle數以及分別亮什麼燈，在切換到下一個state將cycle重新計算。

**心得**

(請寫下完成本次作業的心得、學到哪些東西、困難點的部分。)

藉由這次作業，讓我再回過頭去熟悉verilog的語法，因此在開始寫程式之前花了一些時間複習。但在寫程式的時候可以發現題目並不難，只是我沒有注意到題目說的非同步正緣，所以花了一先時間在這部分debug。但同時也讓我更懂得運用verilog，獲益良多。