编 号：

版 本：V0.1

状 态：

分 发 号：

阶段标注：

时钟转换设备设主控板FPGA寄存器

编制/日期：

审核/日期：

批准/日期：

电信科学技术第五研究所

更改历史页

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| 修订时间 | 版本 | 更改人 | 修改原因 | 更改内容 |
| 2017/6/19 | V0.1 |  |  | 基础版本 |
|  |  |  |  |  |
|  |  |  |  |  |
|  |  |  |  |  |
|  |  |  |  |  |
|  |  |  |  |  |
|  |  |  |  |  |
|  |  |  |  |  |
|  |  |  |  |  |
|  |  |  |  |  |
|  |  |  |  |  |
|  |  |  |  |  |

目 次

1 前言 1

2 适用范围 1

3 FPGA寄存器设置 1

3.1 FPGA地址划分 1

3.2 控制模块寄存器设计 1

3.3 PTP模块寄存器设计 8

表目次

表 3‑1 FPGA地址空间划分 1

表 3‑2 控制寄存器定义 1

表 3‑3 E1模块寄存器定义 17

# 前言

本文是时钟转换设备设主控板FPGA寄存器定义文档，是实现FPGA与CPU进行数据交互的最终依据。

# 适用范围

本文适用于项目负责人、单盘负责人、FPGA设计人员、软件及测试人员阅读。

# FPGA寄存器设置

主要介绍FPGA寄存器分配说明。

## FPGA地址划分

寄存器地址划分如所示。

表 3‑1 FPGA地址空间划分

| 名称 | 基地址 | 偏移地址范围 | 功能 | 备注 |
| --- | --- | --- | --- | --- |
| 控制模块 | 0x40600000 | 0x00～0xFF | 控制模块部分寄存器 |  |
| 第1路PTP模块 | 0x40600100 | 0x00～0xFF | 第1路PTP业务寄存器 |  |
| 第2路PTP模块 | 0x40600200 | 0x00～0xFF | 第2路PTP业务寄存器 |  |

## 控制模块寄存器设计

控制模块寄存器的地址范围见表 3‑1所示。控制模块寄存器的定义见表 3‑2所示，表 3‑2中的寄存器地址为偏移地址，地址用16进制表示。表 3‑2中R表示可读寄存器，W表示可写寄存器，RW表示可读写寄存器。

表 3‑2 控制寄存器定义

| **地址** | **名称** | **R/W** | **位数** | **描述** | **备注** |
| --- | --- | --- | --- | --- | --- |
| **00** | 版本号 | R | 8 | FPGA版本号的高字节 |  |
| **01** | 8 | FPGA版本号的低字节 |  |
| **04** | 单盘在线状态 | R | 8 | ADD\_SLOT |  |
| **05** | 单盘告警状态 | R | 8 | ALM\_SLOT |  |
| **06** | 光模块状态 | R | 3 | Bit:  0：SFP\_PRESENT；  1：SFP\_TX\_FAULT；  2：SFP\_LOS；  7～3：预留。 |  |
| **07** | LCD状态指示 | R | 1 | Bit:  0：LCD\_BUSY；  7～1：预留。 |  |
| **08** | PPS检波 | R | 2 | Bit:  0：卫星1PPS；  1：晶体钟1PPS；  7～2：预留。 | ‘0’正常；‘1’告警。 |
| **09** | 时钟检波 | R | 3 | Bit:  0：VXCO 100MHz；  1：RB 10MHz；  2：XO 10MHz；  7～3：预留。 |  |
| **0A** | VCXO 100M晶振锁相环失锁检测 | R | 1 | Bit  0：‘0’失锁，‘1’锁定；  7～1：预留。 |  |
| **0B** | 晶体钟BITE指示 | R | 1 | Bit  0：XO\_BITE\_OUT；  7～1：预留。 |  |
| **1PPS鉴相** | | | | | |
| **10～13** | 面板1PPS鉴相数据 | R | 32 | 鉴相数据，单位：4ns  40：鉴相数据（7～0）；  41：鉴相数据（15～8）；  42：鉴相数据（23～16）；  43（6～0）：鉴相数据（26～24）；  43（7）：鉴相数据的符号，‘1’负，‘0’正； |  |
| **TOD核心时间 (本盘1PPS锁存)** | | | | | |
| **30～33** | 周内秒 | R | 32 | 30：周内秒（7～0）；  31：周内秒（15～8）；  32：周内秒（23～16）；  33：周内秒（31～24）。 |  |
| **34～35** | 周数 | R | 16 | 34：周数（7～0）；  35：周数（15～8）。 |  |
| **36** | 1PPS中断计数 | R | 8 | 中断计数器 | 调试用 |
| **PTP核心时间（本盘1PPS锁存）** | | | | | |
| **50～59** | PPS触发锁存的时间戳 | R | 80 | 50：时间戳小数秒（7～0）；  51：时间戳小数秒（15～8）；  52：时间戳小数秒（23～16）；  53：时间戳小数秒（31～24）；  54：时间戳整数秒（7～0）；  55：时间戳整数秒（15～8）；  56：时间戳整数秒（23～16）；  57：时间戳整数秒（31～24）；  58：时间戳整数秒（39～32）；  59：时间戳整数秒（47～40）。 |  |
| **PTP时间戳锁存(卫星1PPS锁存)** | | | | | |
| **60～69** | 外部PPS触发锁存的时间戳 | R | 80 | 60：时间戳小数秒（7～0）；  61：时间戳小数秒（15～8）；  62：时间戳小数秒（23～16）；  63：时间戳小数秒（31～24）；  64：时间戳整数秒（7～0）；  65：时间戳整数秒（15～8）；  66：时间戳整数秒（23～16）；  67：时间戳整数秒（31～24）；  68：时间戳整数秒（39～32）；  69：时间戳整数秒（47～40）。 | 调试用 |
| **PTP时间戳锁存(DCLS的1PPS锁存)** | | | | | |
|  |  |  |  |  |  |
| **软件版本号** | | | | | |
| **80～83** | 调试寄存器 | RW | 32 |  |  |
| **中断开关** | | | | | |
| **84** | 时钟参考选择 | RW | 1 | Bit：  0：‘0’铷钟（默认），‘1’晶体钟；  7～1：预留。 | 默认铷钟 |
|  |  |  |  |  |  |
| **状态灯寄存器** | | | | | |
| **88** | 告警状态指示灯（ALM） | RW | 2 | Bit：  1～0：“01”常亮；  “10”闪烁；  其它：常灭  7～2：预留。 |  |
| **89** | 运行灯控制（RUN） | W | 1 | Bit：  0：‘1’RUN灯亮，‘0’RUN灯灭；  7～1：预留。 |  |
| **8A** | 卫星状态指示灯(SAT) | RW | 2 | Bit：  1～0：“01”常亮；  “10”闪烁；  其它：常灭  7～2：预留。 |  |
| **8B** | 锁定指示灯(LOCK) | RW | 2 | Bit：  1～0：“01”常亮；  “10”闪烁；  其它：常灭  7～2：预留。 |  |
| **锁相环失锁门限设置** | | | | | |
| **8C** | 锁相环失锁检测门限设置 | RW | 8 | 锁相环失锁检测阈值门限设置，单位为4ns。 |  |
| **8F** | 中断开关 | RW | 1 | Bit：  0：1PPS中断开关，‘1’关闭中断，‘0’打开中断。  7～1：预留。 | 调试用 |
| **TOD核心时间校准** | | | | | |
| **B0～B3** | 周内秒校准值 | RW | 32 | B0：周内秒（7～0）；  B1：周内秒（15～8）；  B2：周内秒（23～16）；  B3：周内秒（31～24）。 |  |
| **B8～B9** | 周数校准值 | RW | 16 | B8：周数（7～0）；  B9：周数（15～8）。 |  |
| **BA** | LeapS设置 | RW | 8 | Leap Seconds (GPS-UTC) GPS时与UTC时偏移量 |  |
| **BB** | 秒脉冲状态设置 | RW | 8 | 0x00 =正常；  0x01 =时间同步设备（原子钟）保持；  0x02 =不可用；  0x03 =时间同步设备（高稳晶振）保持；  0x04 =传输承载设备保持；  其它保留 |  |
| **BC** | TAcc设置 | RW | 8 | PPS抖动量级（0-255）：  0：0ns  1：15ns  2：30ns  255-无意义  注：传输和基站设备固定设置为255 |  |
| **BF** | TOD校时控制 | W | 8 | 写该寄存器，将B0～B3、B8～B9寄存器内的数据用于校准系统的TOD核心时间。 |  |
| R | 8 | 每校时一次，该寄存器读出的数据值加1。 |  |
| **PTP时间戳时间设置寄存器（PTP核心时间校准）** | | | | | |
| **D0～D5** | 设置PTP时间戳 | RW | 48 | D0：时间戳整数秒（7～0）；  D1：时间戳整数秒（15～8）；  D2：时间戳整数秒（23～16）；  D3：时间戳整数秒（31～24）；  D4：时间戳整数秒（39～32）；  D5：时间戳整数秒（47～40）。 |  |
| **D7** | PTP时间戳生效控制 | W | 8 | 写该寄存器1次执行PTP时间戳（整数秒）设置。 |  |
| R | 8 | 每执行1次PTP时间戳设置，该寄存器的值自动加1。 | 调试用 |
| **PTP时间戳调相寄存器（软件调相模式）** | | | | | |
| **E0～E3** | 调相值 | RW | 32 | E0：调相值（7～0）；  E1：调相值（15～8）；  E2：调相值（23～16）；  E3（6～0）：调相值（30～24）；  E3（7）：调相值的符号，‘0’正，‘1’负。 |  |
| **E4** | 调相生效控制 | W | 8 | 写该寄存器1次执行调相。 |  |
| R | 8 | 调相次数计数器，每调相一次，计数器累加1 | 调试用 |
| **PTP时间戳相位控制寄存器（1PPS相位自动对齐模式）** | | | | | |
| **E8** | 相位自动对齐的补偿值 | RW | 8 | 相位自动对齐的补偿值。补偿范围0～255ns。默认为0，不补偿。 | 注1 |
| **E9** | 相位自动对齐使能控制 | RW | 1 | Bit：  0：‘1’允许相位自动对齐控制，‘0’关闭相位自动对齐控制；  7～1：预留。 | 注2 |

注1：自动相位对齐模式指卫星的参考PPS信号的上升沿自动校准PTP时间戳的小数秒数据，考虑参考1PPS的时延，特设置相位对齐的补偿值寄存器，该寄存器的单位为ns，精度为4ns；

注2：相位对齐使能控制指允许卫星参考1PPS信号校准PTP时间戳的小数秒时需设置为‘1’，否则设置为‘0’。

## PTP模块寄存器设计

PTP模块寄存器的地址范围见表 3‑1所示。PTP模块寄存器的定义见表 3‑3所示，表 3‑3中的寄存器地址为偏移地址，地址用16进制表示。表 3‑3中R表示可读寄存器，W表示可写寄存器，RW表示可读写寄存器。

表 3‑3 E1模块寄存器定义

| **地址** | **名称** | **R/W** | **位数** | **描述** | **备注** |
| --- | --- | --- | --- | --- | --- |
| **收包时间戳FIFO读取寄存器** | | | | | |
| **00～0A** | 收包时间戳 | R | 88 | 00：时间戳小数秒（7～0）；  01：时间戳小数秒（15～8）；  02：时间戳小数秒（23～16）；  03: 时间戳小数秒（31～24）；  04：时间戳整数秒（7～0）；  05：时间戳整数秒（15～8）；  06：时间戳整数秒（23～16）；  07：时间戳整数秒（31～24）；  08：时间戳整数秒（39～32）；  09：时间戳整数秒（47～40）；  0A：该时间戳对应的包类型(例0对应sync包，F为NTP包) |  |
| **0C** | 收包缓存时间戳个数 | R | 3 | Bit：  2～0：缓存时间戳的个数；  7～3：预留。 |  |
| **0E～0F** | 收包序列号 | R | 16 | 0E：收包序列号（7～0）；  0F：收包序列号（15～8）；  PTP包为sequenceId字段，NTP包为Identification字段 |  |
| **00** | 收包时间戳读取完成 | W | 0 | 当软件完全读取00～0A寄存器的数据后，写该寄存器后，可以读取下1条缓存时间。 |  |
| **发包时间戳FIFO读取寄存器** | | | | | |
| **10～1A** | 发包时间戳 | R | 88 | 10：时间戳小数秒（7～0）；  11：时间戳小数秒（15～8）；  12：时间戳小数秒（23～16）；  13：时间戳小数秒（31～24）；  14：时间戳整数秒（7～0）；  15：时间戳整数秒（15～8）；  16：时间戳整数秒（23～16）；  17：时间戳整数秒（31～24）；  18：时间戳整数秒（39～32）；  19：时间戳整数秒（47～40）；  1A：该时间戳对应的包类型(例0对应sync包，F为NTP包) |  |
| **1C** | 发包缓存时间戳个数 | R | 3 | Bit：  2～0：缓存时间戳的个数；  7～3：预留。 |  |
| **1E～1F** | 发包序列号 | R | 16 | 1E：发包序列号（7～0）；  1F：发包序列号（15～8）；  PTP包为sequenceId字段，NTP包为Identification字段 |  |
| **10** | 发包时间戳读取完成 | W | 0 | 当软件完全读取10～1A寄存器的数据后，写该寄存器后，可以读取下1条缓存时间。 |  |
| **发PDelay\_Resp包时，计算驻留时间的数据** | | | | | |
| **40～47** | Pdelay包内的驻留时间数据 | RW | 64 | 40：驻留时间（7～0）；  41：驻留时间（15～8）；  42：驻留时间（23～16）；  43: 驻留时间（31～24）；  44：驻留时间（39～32）；  45：驻留时间（47～40）；  46：驻留时间（55～48）；  47：驻留时间（63～56）。 |  |
| **48～4C** | Pdelay包到达时间戳 | RW | 40 | 48：时间戳小数秒（7～0）；  49：时间戳小数秒（15～8）；  4A：时间戳小数秒（23～16）；  4B: 时间戳小数秒（31～24）；  4C：时间戳整数秒（7～0）。 |  |
| **4D** | PTP模块参数设置 | RW | 8 | **Bit:**  **0**：预留；  **1**：PTP中断开关，‘0’：中断关，‘1’：中断开；  **2**：PTP时间戳插包控制，‘0’：不插时间戳，‘1’：插时间戳；  **3**：PTP UDP校验和清除控制，‘0’：不清除PTP的UDP校验和，‘1’：清除PTP的UDP校验和；  **4**：NTP报文过滤开关，‘0’不过滤，‘1’过滤NTP报文；  **7～5**：预留。 |  |
| **4E** | PTP接收模块插包控制 | RW | 8 | **Bit:**  **0**：Sync插包控制，‘0’表示不插时间戳，‘1’表示插入T1时间戳；  **1**：Delay\_Req插包控制，‘0’表示不插时间戳，‘1’表示插入T4时间戳；  **2**：Pdelay\_Req插包控制，‘0’表示不插时间戳，‘1’表示插入T4时间戳；  **3**：Pdelay\_Resp插包控制，‘0’表示不插时间戳，‘1’表示插入T5时间戳；  **7～4：**预留。 | 控制时，与4D寄存器的bit2是与的关系 |
| **4F** | PTP发送模块插包控制 | RW | 8 | **Bit:**  **0**：Sync插包控制，‘0’表示不插时间戳，‘1’表示插入T1时间戳；  **1**：Delay\_Req插包控制，‘0’表示不插时间戳，‘1’表示插入T3时间戳；  **2**：Pdelay\_Req插包控制，‘0’表示不插时间戳，‘1’表示插入T3时间戳；  **3**：Pdelay\_Resp插包控制，‘0’表示不修改修正域，‘1’表示修改修正域；  **7～4：**预留。 | 控制时，与4D寄存器的bit2是与的关系 |
| **50～53** | 接收报文时间戳时延补偿（T2或T4） | RW | 32 | 50：时延补偿值（7～0）；  51：时延补偿值（15～8）；  52：时延补偿值（23～16）；  53： 时延补偿值（31～24）。  时延补偿值的单位为ns，范围为-999ms～999ms。时延补偿值（31）为符号位，‘0’表示正，‘1’表示负。 |  |
| **58～5B** | 发送报文时间戳时延补偿（T1或T3或T5） | RW | 32 | 58：时延补偿值（7～0）；  59：时延补偿值（15～8）；  5A：时延补偿值（23～16）；  5B： 时延补偿值（31～24）。  时延补偿值的单位为ns，范围为-999ms～999ms。时延补偿值（31）为符号位，‘0’表示正，‘1’表示负。 |  |