

# 硬件连接

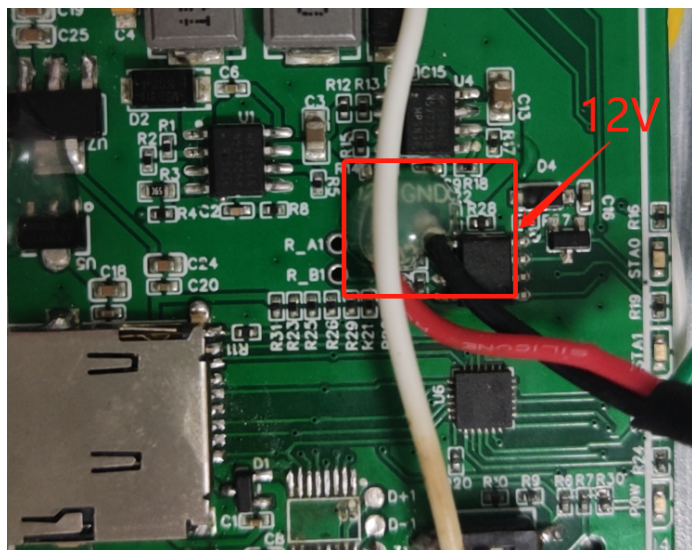
---

此版本在PCB制板文件的基础上通过飞线修改了线路连接，具体连接变化将在以下内容进行介绍。PCB制板文件内容本文档不做赘述。

## 修改一：设备整体供电

---

设备采用12V供电

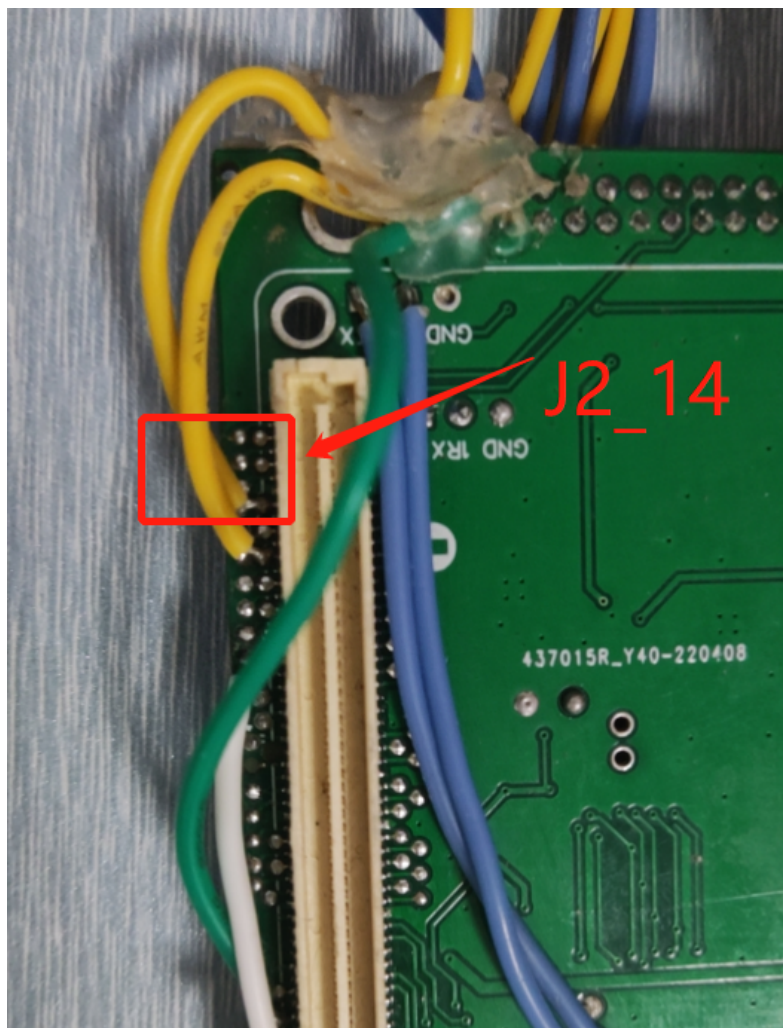


## 修改二：惯导输入接口

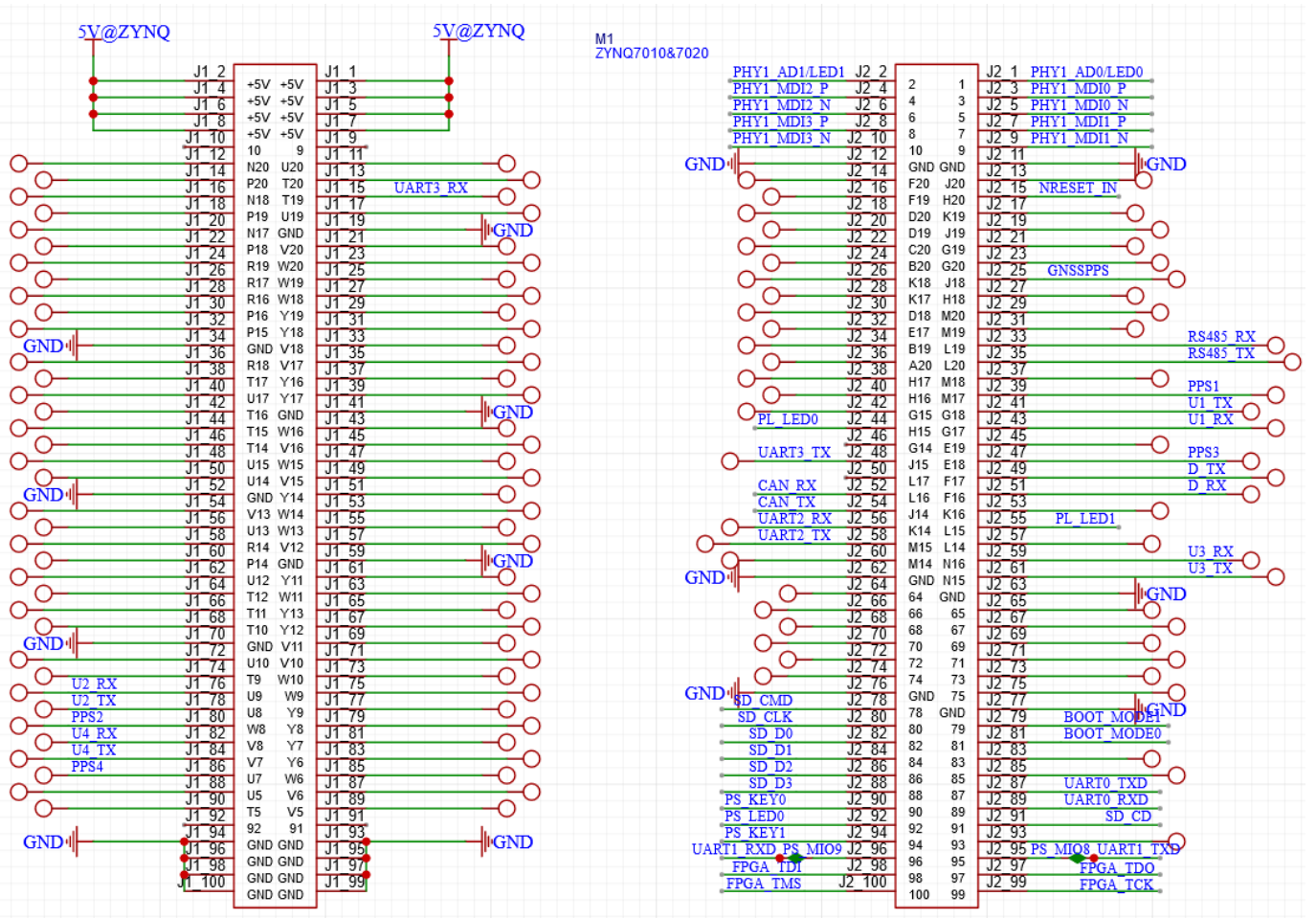
---

惯导采用TTL电平与ZYNQ进行数据通信，只需要一根线即可

具体连接为惯导的TX（数据发送）引脚连接到ZYNQ的RX（J2\_14）引脚



ZYNQ引脚定义如下



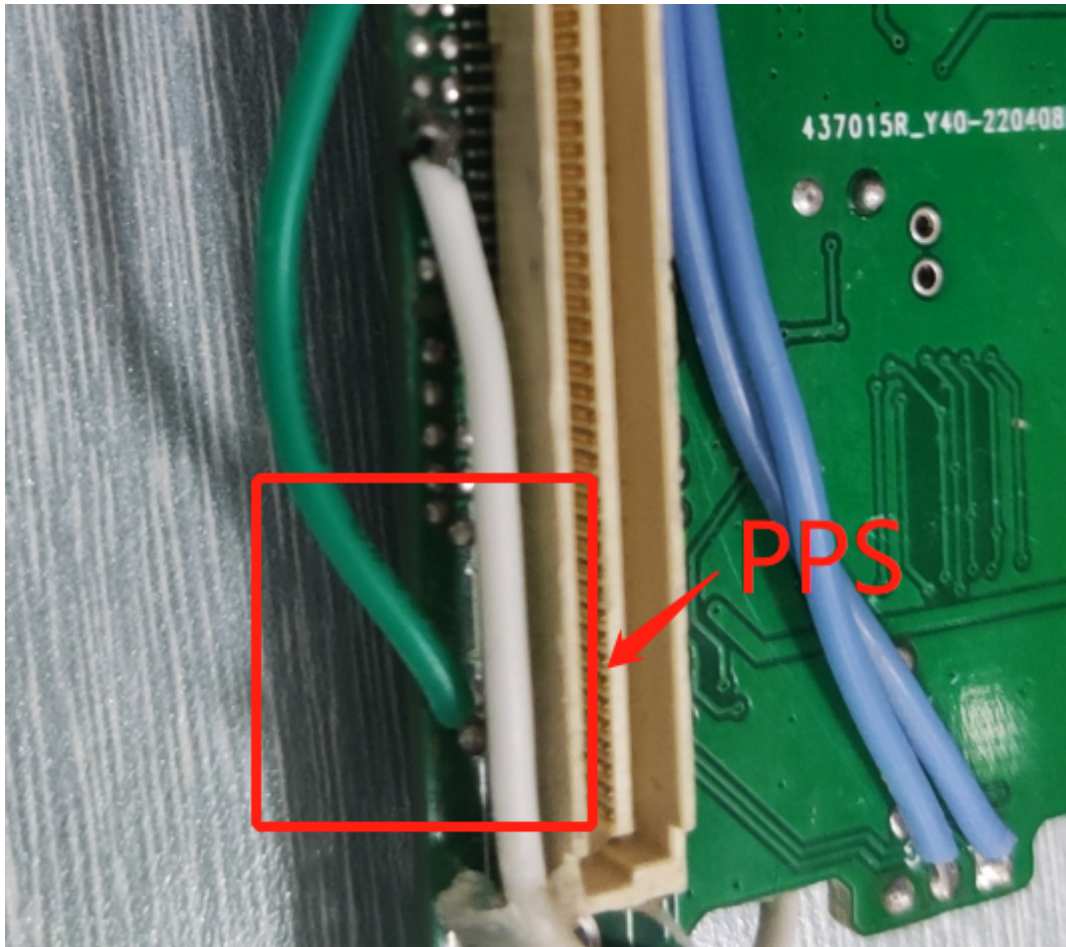
图片模糊的话，可参考原理图PDF文件。

## 修改三：惯导供电

惯导采用5V供电







## 修改五：接收机输出

接收机串口一输入信息连接到ZYNQ的接收引脚

接收机RXD1引脚连接ZYNQ的J2\_87

接收机TXD1引脚连接ZYNQ的J2\_89

接收机引脚定义如下

1	UID	USB_VBUS	2
3	ETH_ACT	ETH_BIAS	4
5	NC	3V3	6
7	D-	D+/RXD3	8
9	nRESET	VARF/C1RX	10
11	EVENT2/C1TX	C2RX	12
13	EVENT1/TXD3	GND	14
15	TXD1	RXD1	16
17	GND	TXD2	18
19	RXD2	GND	20
21	PV	GND	22
23	PPS	C2TX	24
25	ETH_TD+	ETH_RD+	26
27	ETH_TD-	ETH_RD-	28

## 修改六：调试信息和组合导航结果输出

---

调试信息和组合导航结果通过TTL电平串口输出

具体输出引脚如下：

ZYNQ的RX引脚为J2\_96，连接TTL转USB模块的TX

ZYNQ的TX引脚为J2\_95，连接TTL转USB模块的RX