

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ  
Національний університет кораблебудування  
імені адмірала Макарова

**Г. В. ПАВЛОВ, М. В. ПОКРОВСЬКИЙ**

**Методичні вказівки  
до виконання лабораторних робіт із дисципліни**

**"МІКРОПРОЦЕСОРНА ТЕХНІКА"**

*Рекомендовано Методичною радою НУК*

Миколаїв 2007

**Павлов Г. В., Покровський М. В.** Методичні вказівки до виконання лабораторних робіт із дисципліни "Мікропроцесорна техніка". – Миколаїв: НУК, 2007. – 36 с.

*Кафедра комп'ютеризованих систем управління*

Подано теоретичний матеріал, опис виконання, завдання та контрольні запитання для лабораторних робіт із програмування мовою асемблера I8086. У п'ятих лабораторних роботах розглянуто використання практично всіх команд асемблера I8086: команд передачі даних, арифметичних, логічних операцій, зміщення даних, передачі управління, обробки блоків даних. Роботи виконуються за допомогою IВМ-сумісного комп'ютера з установленою системою програмування, яка підтримує асемблер I8086.

Призначено для виконання лабораторних робіт студентами спеціальності 8.091401 "Системи управління і автоматики" з метою формування навичок програмування мікропроцесорних систем мовами низького рівня та вивчення принципів побудування структурованих програмних кодів.

*Рецензент* канд. техн. наук, доц. Д.В. Костенко

## Лабораторна робота № 1

### Тема: КОМАНДИ ПЕРЕДАЧІ ДАНИХ

#### Хід роботи

1. Розглянути набір команд передачі даних та вивчити особливості їх застосування.
2. Для закріплення отриманих теоретичних знань створити програму, використовуючи команди передачі даних. Для індикації результату використати вбудований динамік ПК. Варіанти створення програм для цієї і подальших робіт: використання налагоджувального середовища; використання тегів *Pascal asm ... end*; написання повноцінної програми мовою асемблера.
3. Підготуватися до захисту лабораторної роботи за наведеними запитаннями.

#### Теоретичні відомості

**IN** (*INput*) – ввід байта або слова. Прапори не змінюються. Команда: *IN accumulator, port*. Логіка: *accumulator = (port)*. *IN* передає байт або слово із заданого порта (*port*) у регістр *AL* або *AH*. Адреса порта може визначатися як безпосередні байтовим значенням (у діапазоні 0...255), так і з використанням непрямої адресації за регістром *DI*.

*Примітка.* Потрібно вказати на те, що апаратна частина не використовує порти від *F8h* до *FFh* для вводу/виводу, бо вони зарезервовані для контролю за зовнішнім процесором та для інших можливих розширень процесора в майбутньому.

***LAHF*** (*Load AH from Flags*) – завантаження *AH* із регістра прапорів. Прапори не змінюються. Команда: *LAHF*. Логіка: біти регістра *AH*: 7, 6, 4, 2, 0 відповідають бітам регістра прапорів *FLAGS*: *S*, *Z*, *A*, *P*, *C*. Команда *LAHF* копіює п'ять прапорів процесора 8080/8086 (прапори знака, нульового результату, допоміжного переносу, парності та переносу) у біти регістра *AH* з номерами 7, 6, 4, 2, 0 відповідно. Самі прапори при виконанні цієї команди не змінюються.

*Примітка.* Ця команда використовується, в основному, з метою забезпечення сумісності мікропроцесорів сімей 8080/8085 і 8086. Після виконання цієї команди значення бітів регістра *AH* з номерами 1, 3 і 5 не визначені.

***LDS*** – завантаження показчика із використанням *DS*. Прапори не змінюються. Команда: *LDS destination, source*. Логіка:  $DS = (source) destination = (source + 2)$ . Команда *LDS* завантажує у два регістри 32-бітний показчик, розташований у пам'яті за адресою *source*. При цьому старше слово заноситься у сегментний регістр *DS*, а молодше слово – у базовий регістр *destination*. Як операнд *destination* може виступати будь-який 16-бітний регістр, окрім сегментних.

*Примітка.* Команда *LES* – завантаження показчика з використанням *ES* – виконує ті ж дії, що і *LDS*, але використовує при цьому замість регістра *DS* регістр *ES*.

***LEA*** – завантаження виконавчої адреси. Прапори не змінюються. Команда: *LEA destination, source*. Логіка:  $destination = Addr(source)$ . Команда *LEA* присвоює операнду *destination* значення зміщення (*offset*) операнда *source* (а не його значення!). Операнд *source* повинен бути посилаєм на пам'ять, а як операнд *destination* може виступати будь-який 16-бітний регістр, окрім сегментних.

*Примітка.* Ця команда у порівнянні із використанням оператора *OFFSET* в команді *MOV* має ту перевагу, що операнд *source* може мати індекси. Наприклад, у наступній строці немає помилок: *LEA BX, TABLE [SI]* у той час, як строка *MOV BX, OFFSET TABLE [SI]* помилкова, оскільки оператор *OFFSET* обчислюється під час асемблювання, а вказана адреса не буде відома до тих пір, поки програма не буде виконана.

***LES*** – завантаження показчика із використанням *ES*. Прапори не міняються. Команда: *LES destination, source*. Логіка:  $ES = (source) destination = (source + 2)$ . Команда *LES* завантажує у два регістри 32-бітний показчик, розташований у пам'яті за адресою *source*. При цьому старше слово заноситься в сегментний регістр *ES*, а молодше слово –

у базовий регістр *destination*. Як операнд *destination* може виступати будь-який 16-бітний регістр, крім сегментних.

*Примітка.* Команда *LDS* – завантаження покажчика із використанням *DS* – виконує ті ж дії, що й *LES*, але використовує при цьому замість регістра *ES* регістр *DS*.

**MOV (MOVe)** – пересилання (байта або слова). Прапори не міняються. Команда: *MOV destination, source*. Логіка:  $destination = source$ . *MOV* пересилає за адресою *destination* байт або слово, що перебувають за адресою *source*. Залежно від використовуваних режимів адресації команда *MOV* здійснює пересилання наступних видів:

із регістра загального призначення в регістр загального призначення;

із комірки пам'яті в регістр загального призначення;

із регістра загального призначення в комірку пам'яті;

безпосередній операнд у регістр загального призначення;

безпосередній операнд у комірку пам'яті;

із регістра загального призначення в сегментний регістр;

із сегментного регістра в регістр загального призначення;

із сегментного регістра в комірку пам'яті.

*Примітка.* Якщо операнди описані по-різному або режим адресації не дозволяє однозначно визначити розмір операнда, то для уточнення розміру переданих даних у команду варто включити один з операторів типу даних *BYTE PTR* або *WORD PTR*.

**OUT (OUTput)** – завантаження в порт. Прапори не міняються. Команда: *OUT port, accumulator*. Логіка:  $(port) = accumulator$ . *OUT* передає байт або слово з *AL* або *AX* у заданий порт. Адреса порта може визначатися як безпосереднім байтовим значенням (у діапазоні 0...255), так і з використанням непрямої адресації за регістром *DX*.

*Примітка.* Варто вказати на те, що апаратна частина не використовує порти від *F8h* до *FFh* для вводу/виводу, оскільки вони зарезервовані для контролю за зовнішнім процесором і для інших можливих розширень процесора в майбутньому.

**POP** – вибірка слова зі стеку. Прапори не міняються. Команда: *POP destination*. Логіка:  $destination = (SP)$   $SP = SP + 2$ . Команда *POP* пересилає слово з верхівки стеку за адресою *destination*, потім збільшує покажчик стеку *SP* на 2, щоб він указував на нову верхівку стеку.

*Примітка.* Як операнд-приймач можна використовувати будь-який 16-розрядний регістр (крім *CS*) або комірку пам'яті.

**POPF** – пересилання слова зі стеку в регістр *FLAGS*. Прапори міняються: *O, D, I, T, S, Z, A, P, C*. Команда: *POPF*. Логіка: *flag-register = (SP) SP = SP + 2*. Команда *POPF* пересилає слово з верхівки стеку в регістр *FLAGS*, змінюючи значення всіх ознак, потім збільшує показчик стеку *SP* на 2, щоб він указував на нову верхівку стеку.

**PUSH** – завантаження слова в стек. Прапори не міняються. Команда: *PUSH source*. Логіка:  $SP = SP - 2$  ( $SP$ ) = *source*. Команда *PUSH* зменшує значення показчика стеку *SP* на 2, потім пересилає операнд у нову верхівку стеку. Операндом *source* не може бути 8-бітний регістр.

*Примітка.* Навіть якщо *source* вказує на байт, у стек пересилається ціле слово.

**PUSHF** – завантаження вмісту регістра *FLAGS* у стек. Прапори не міняються. Команда: *PUSHF*. Логіка:  $SP = SP - 2$  ( $SP$ ) = *flag-register*. Команда *PUSHF* зменшує значення показчика стеку *SP* на 2, потім пересилає слово з регістра *FLAGS* у верхівку стеку.

**SAHF** – завантаження регістра *AH* у регістр прапорів. Міняються прапори: *O, D, I, T, S, Z, A, P, C*. Команда: *SAHF*. Логіка: біти регістра прапорів *FLAGS*: *S, Z, A, P, C* відповідають бітам регістра *AH*: 7, 6, 4, 2, 0. Команда *SAHF* копіює біти регістра *AH* з номерами 0, 2, 4, 6 і 7 у регістр *FLAGS*, замінюючи поточні значення ознак переносу, парності, допоміжного переносу, нульового результату та знака.

*Примітка.* Ця команда використовується, в основному, з метою забезпечення сумісності мікропроцесорів сімей 8080/8085 і 8086. Після виконання цієї команди ознаки переповнення, напрямку, переривання й трасування не змінюються.

**XCHG** – обмін значеннями. Прапори не міняються. Команда: *XCHG destination, source*. Логіка:  $destination \leftarrow \rightarrow source$ . Команда *XCHG* обмінює значення своїх операндів, які можуть бути байтами або словами.

*Примітка.* Ця команда в парі із префіксом *LOCK* корисна, зокрема, при реалізації семафорів для управління розділеними ресурсами.

**XLAT** – кодування *AL* за таблицею. Прапори не міняються. Команда: *XLAT translate-table*. Логіка:  $AL = (BX + AL)$ . Команда *XLAT* переводить байт відповідно до таблиці перетворень. Показчик 256-байтової таблиці перетворень перебуває в *BX*. Байт, який потрібно перевести, розташований в *AL*. Після виконання команди *XLAT* байт у регістрі *AL* за-

міняється на байт, зміщений на  $N$  байтів (де  $N = AL$ ) від початку таблиці перетворень.

*Примітка.* Таблиця перетворень може містити менше 256 байтів. Операнд, тобто *translate-table*, є необов'язковим, оскільки покажчик таблиці повинен бути завантажений у *BX* ще до початку виконання команди.

### Завдання

Із таблиці, що знаходиться в пам'яті за адресою  $30h$ , вибрати старшу частину коефіцієнта ділення для каналу 2 таймера (молодша частина = 0). Передати в порт за адресою  $43h$  число  $B6h$ , потім у порт за адресою  $42h$  коефіцієнт ділення (обидві частини). Отримати стан порта за адресою  $61h$ , зберегти його у стеку, два молодших біти встановити в 1 та передати назад. Створити паузу. Витягти зі стеку дані і передати їх у порт за адресою  $61h$ .

На рис. 1.1 наведено рекомендований алгоритм виконання завдання.

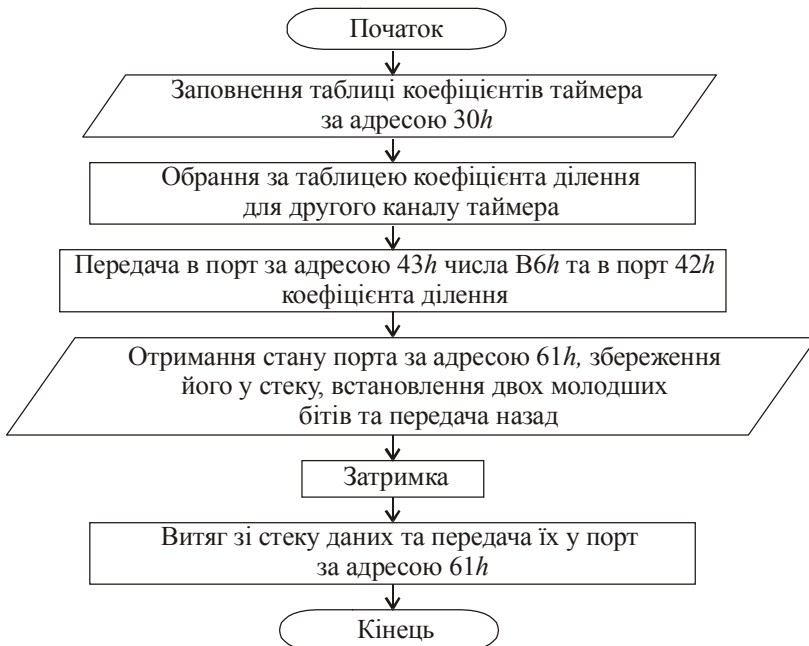


Рис. 1.1. Алгоритм програми роботи з таймером

## Запитання до захисту лабораторної роботи

1. Які команди мови асемблера дають можливість працювати з портами вводу/виводу?
2. Описати можливості використання портів вводу/виводу для програмування таймера.
3. Яке переривання викликає системний таймер?
4. Описати процес програмування таймера з використанням портів вводу/виводу.
5. Описати процес зчитування значення лічильника з використанням портів вводу/виводу.
6. Як організувати затримку з використанням функції *BIOS* або з використанням порожнього циклу?
7. Що потрібно зробити для включення динаміки ПК?
8. Які припустимі операнди в команді *MOV*?
9. За допомогою якої команди можна здійснити обмін даними між операндами?
10. Як можна зберегти (відновити) вміст регістра прапорів?
11. Як здійснюється завантаження дальніх покажчиків?
12. Як працює команда перетворення даних *XLAT*?

## Лабораторна робота № 2

### Тема: КОМАНДИ АРИФМЕТИЧНИХ ОПЕРАЦІЙ

#### Хід роботи

1. Розглянути та вивчити арифметичні команди асемблера.
2. Для закріплення отриманих теоретичних знань створити програму множення двох 32-бітних чисел.
3. Підготуватися до захисту лабораторної роботи за наведеними запитаннями.

#### Арифметичні команди

За типом використовуваних даних *арифметичні команди* поділяються на команди для роботи з цілими числами та з числами із плаваючою точкою. Команди для роботи із цілими числами у свою чергу поділяються на команди для роботи із двійковими й двійково-десятковими даними. Останній тип даних використовується в системах управління



базами. За довжиною використовуваних даних команди для цілих чисел поділяються на команди для роботи зі словами (2 байти) та байтами. Нижче будуть розглянуті команди для роботи із цілими двійковими числами.

### *Правила використання арифметичних команд*

1. Для цілочислових операндів завжди виходить цілочисловий результат, навіть для операції ділення формується ціла частина частки й остача зі знаком діленого.

2. Довжини операндів повинні збігатися, довжина результату дорівнює довжині операндів.

*Виключення 1.* При виконанні операції множення добуток може бути у два рази довше співмножників.

*Виключення 2.* При виконанні операції ділення ділене повинне бути у два рази довше частки. Остача має довжину дільника.

#### *Огляд арифметичних команд*

Арифметичні команди поділяються на основні, спеціальні та додаткові. *Основні* арифметичні команди задані у табл. 2.1.

*Таблиця 2.1*

Призначення	Загальний вид	Коментар
Додавання	$add < Оп1 >, < Оп2 >$ $xadd < Оп1 >, < Оп2 >$	$Оп1 = Оп1 + Оп2$ $Оп1(Оп2, Оп1) = Оп1 + Оп2$
Віднімання	$sub < Оп1 >, < Оп2 >$	$Оп1 = Оп1 - Оп2$
Множення беззнакове	$mul < Оп >$	$\left\{ \begin{matrix} AX \\ DX, AX \end{matrix} \right\} = \left\{ \begin{matrix} AL \\ AX \end{matrix} \right\} \cdot Оп$
Множення знакове	$imul < Оп >$	$\left\{ \begin{matrix} AX \\ DX, AX \end{matrix} \right\} = \left\{ \begin{matrix} AL \\ AX \end{matrix} \right\} \cdot Оп$
Множення знакове двох-операндне	$imul < Оп1 >, < Оп2 >$	$Оп1 = Оп1 \cdot Оп2$
Множення знакове трьох-операндне	$imul < Оп1 >, < Оп2 >, \text{константа}$	$Оп1 = Оп2 \cdot \text{константа}$
Ділення без-знакове	$div < Оп >$	$\left\{ \begin{matrix} AL \\ AX \end{matrix} \right\} = \left\{ \begin{matrix} AX \\ DX, AX \end{matrix} \right\} / Оп$

Продовж. табл. 2.1

Призначення	Загальний вид	Коментар
Ділення знакове	$idiv < Оп >$	$\left\{ \begin{matrix} AH \\ DX \end{matrix} \right\} = \left\{ \begin{matrix} AX \\ DX, AX \end{matrix} \right\} Оп$

У всіх командах не допускається дві адреси пам'яті. При виконанні додавання за допомогою команди *xadd* другий операнд повинен бути регістром. Команди множення із двома-трьома операндами є тільки для знакових множень (множення з урахуванням знака). Ці команди формують добуток довжиною співмножників, тому їх недоцільно використовувати у випадку можливого переповнення. Ділення виконується націло, дробова частина результату відкидається. Одночасно із часткою формується остача від ділення. Якщо при виконанні ділення частка не міститься у відведене для неї поле, виникає особлива ситуація "ділення на нуль". Команда ділення може вимагати спеціальної підготовки для запису діленого. Підготовка полягає в розширенні діленого знаковим розрядом для чисел зі знаком і обнулінні старшої частини діленого для чисел без знака. Для цих цілей можна використовувати команди пересилання або спеціальні команди. Команди пересилання (*MOV*) розглянуті вище.

*Спеціальні команди.* Ділене завжди повинно бути розташоване у фіксованих регістрах, які залежать від його довжини, тому команди розширення діленого не мають операндів. Код команди визначається типом перетворюваних даних. Команди для підготовки ділення задані у табл. 2.2.

Таблиця 2.2

Виконуване перетворення	Код	Вихідне дане	Результат
Байт у слово	<i>CBW</i>	<i>AL</i>	<i>AX</i>
Слово в подвійне слово	<i>CWD</i>	<i>AX</i>	<i>DX, AX</i>

Число, для завдання якого потрібно більше одного машинного слова, будемо називати числом із багатократною точністю. Такі числа широко використовуються при рішенні різних практичних завдань. Так,

криптографія на відкритих ключах побудована на числах із багатократною точністю, довжина яких 1024 і більше бітів. В основі обчислень із багатократною точністю лежать обчислення "у стовпчик". У цьому випадку на кожному кроці потрібно виконувати операції з однократною точністю. Для обліку можливих переносів у старший розряд при додаванні й позичанні із старшого розряду при відніманні використовуються спеціальні команди, представлені в табл. 2.3.

Таблиця 2.3

Призначення	Загальний вид	Коментар
Додавання	$adc < Оп1 >, < Оп2 >$	$Оп1 = Оп1 + Оп2 + \text{біт переносу}$
Віднімання	$sbc < Оп1 >, < Оп2 >$	$Оп1 = Оп1 - Оп2 - \text{біт переносу}$

При переповненні чи позичанні із старшого розряду формується біт переносу, що враховується при виконанні операцій додавання й віднімання для чергової частини числа.

*Додаткові команди.* Для деяких операцій, таких, як зміна цілого числа на одиницю або його знак, передбачені спеціальні команди, що задані в табл. 2.4. Використання цих команд замість команд загального призначення приводить до генерування більш оптимального коду.

Таблиця 2.4

Призначення	Загальний вид	Коментар
Збільшення на 1	$inc < Оп >$	$Оп++$
Зменшення на 1	$dec < Оп >$	$Оп--$
Інвертування знака	$neg < Оп >$	$Оп = - Оп$

### Завдання

$$\begin{array}{r}
 \times \quad [12] \ [10] \\
 \quad \quad [22] \ [20] \\
 \hline
 \quad \quad [32] \ [30] \\
 + \quad [36] \ [34] \ [32] \\
 \quad [36] \ [34] \ [32] \\
 \quad [36] \ [34] \\
 \hline
 [36] \ [34] \ [32] \ [30]
 \end{array}$$

$$\begin{array}{r}
 \times \quad \begin{array}{cc} 4 & 7 \\ 1 & 3 \end{array} \\
 \quad \quad \begin{array}{cc} 2 & 1 \end{array} \\
 + \quad \begin{array}{cc} 1 & 2 \\ 0 & 7 \end{array} \\
 \quad \begin{array}{cc} 0 & 4 \end{array} \\
 \hline
 \begin{array}{cccc} 0 & 6 & 1 & 1 \end{array}
 \end{array}$$

Потрібно помножити два 32-бітні числа. Перше число зберігається в пам'яті за адресою 10h, друге – за адресою 20h. Результат повинен бути розміщений за адресою 30h.

На рис. 2.1 наведено рекомендований алгоритм виконання завдання.



Рис. 2.1. Алгоритм множення двох 32-бітних чисел

### Запитання до захисту лабораторної роботи

1. З якими числами можлива робота ПК на базі процесора I8086? З якими числами можлива робота ПК на базі сучасних процесорів?
2. Які арифметичні команди використовуються для додавання операндів?
3. Які арифметичні команди використовуються для віднімання операндів?
4. Які можливості має асемблер для знакових і беззнакових множень та ділень?
5. Яким чином можна робити операції із числами, розрядність яких перевищує розрядність процесора?
6. Число якої розрядності отримаємо в результаті множення двох 32-бітних чисел?
7. Який алгоритм дозволяє множення 32-бітних операндів?
8. Яким чином при арифметичних операціях ураховується перенос у старший розряд чи позичання із старшого розряду?
9. Чи можна поперед команди, яка використовує перенос у старший розряд або позичання із старшого розряду, вставляти команди, які можуть змінити регістр прапорів?

### Лабораторна робота № 3

**Тема:** КОМАНДИ ЛОГІЧНИХ ОПЕРАЦІЙ ТА КОМАНДИ ЗМІЩЕНЬ

#### Хід роботи

1. Розглянути логічні команди, команди зміщень, команди переходів.
2. На основі вивченого матеріалу створити кодуючий та декодуючий пристрій, стійкий до спотворення сигналу.
3. Підготуватися до захисту лабораторної роботи за наведеними запитаннями.

#### Робота з бітами

Основні команди для роботи з бітами задані у табл. 3.1.

Таблиця 3.1

Номер	Призначення	Код	Виконувані дії	Формовані прапори
1	Побітове додавання	<i>OR</i>	$Op1 \& = Op2$	$C = 0, O = 0, Z, P, S$
2	Побітове множення	<i>AND</i>	$Op1 \& = Op2$	$C = 0, O = 0, Z, P, S$

Номер	Призначення	Код	Виконувані дії	Формовані прапори
3	Перевірка	<i>TEST</i>	Оп1 & Оп2	$C = 0, O = 0, Z, P, S$
4	Побітове заперечення	<i>NOT</i>	$\sim \text{Оп1}$	Прапори не змінюються
5	Додавання за модулем 2	<i>XOR</i>	$\text{Оп1} \wedge \text{Оп2}$	$C = 0, O = 0, Z, P, S$

### Команди зміщень

Зміщення може бути *звичайним* і *циклічним*. При звичайному зміщенні розряди, що виходять за розрядну сітку, знищуються. Для циклічного зміщення вони записуються на місце звільнених розрядів. Звичайне зміщення може бути арифметичним і логічним. При арифметичному зміщенні вправо вільні позиції ліворуч заповнюються знаком (старшим) розрядом. При логічному зміщенні вправо вільні розряди ліворуч заповнюються нулями. Арифметичне зміщення вправо виконується зазвичай для поділу націло знакового числа на  $2^n$ , а логічне – для беззнакового числа. Операції зміщень уліво для обох типів команд виконуються однаково. Циклічне зміщення може бути з переносом і без переносу. Схема виконання команд для обох типів зміщень на 1 біт вправо показана на рис. 3.1.

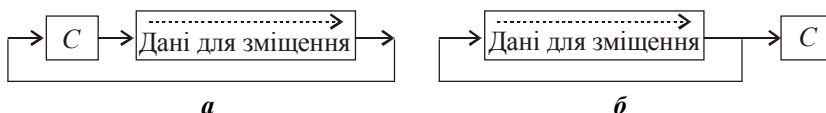


Рис. 3.1. Схема виконання циклічного зміщення:

*а* – циклічне зміщення з переносом; *б* – циклічне зміщення без переносу

Висунутий біт завжди вміщається у біт переносу *C*. При циклічному зміщенні попередній вміст біта переносу записується у звільнений розряд, при звичайному – губиться, а у звільнений розряд записується висунутий біт. При будь-якому зміщенні останній із висунутих розрядів записується замість біта переносу.

*Кодування команд зміщень.* Перша буква коду визначає тип зміщення. Буква *S* відповідає звичайному, а буква *R* циклічному зміщенню. Друга буква уточнює тип зміщення. При звичайному зміщенні використовується буква *A* для арифметичного й буква *N* для логічного зміщень. При циклічному зміщенні друга буква *C* відповідає зміщенню з переносом і буква *O* зміщенню без переносу. Третя буква визначає напрямок зміщення. Буква *R* відповідає зміщенню вправо,

буква  $L$  зміщенню вліво. Таким чином, коди команд зміщень мають

$$\text{вигляд} \left\{ \begin{matrix} S \\ R \end{matrix} \right\} \left\{ \begin{matrix} H \\ A \\ O \\ C \end{matrix} \right\} \left\{ \begin{matrix} L \\ R \end{matrix} \right\}.$$

*Загальний вид* команд зміщень: код Оп1, Оп2, Оп1 – дані для зміщення, які можуть бути байтом або словом і задаються в загальному регістрі або пам'яті, Оп2 – задає, на скільки розрядів виконується зміщення, і може бути константою або регістром  $CL$ , у який попередньо необхідно записати константу зміщення.

На рис. 3.2 (див. с. 16) наведено рекомендований алгоритм виконання завдання.

### **Запитання до захисту лабораторної роботи**

1. Які логічні команди для роботи з бітами ви знаєте?
2. Навести алгоритм правого та лівого циклічного зміщень.
3. Навести алгоритм арифметичного та логічного зміщень.
4. Чим відрізняється циклічне зміщення від звичайного?
5. Які саме прапори містить регістр прапорів?
6. Які команди можуть змінювати значення прапорів?
7. Які команди умовного переходу ви знаєте?
8. Навести алгоритм кодування за кодом Хемінга.
9. Навести алгоритм декодування за кодом Хемінга.

## **Лабораторна робота № 4**

### **Тема: КОМАНДИ ПЕРЕДАЧІ УПРАВЛІННЯ**

#### **Хід роботи**

1. Розглянути команди передачі управління.
2. На основі вивченого матеріалу створити програму сортування масиву за зростанням та убубанням. Варіанти створення програми: використання налагоджувального середовища; використання тегів *Pascal asm ... end*; написання повноцінної програми мовою асемблера.
3. Підготуватися до захисту лабораторної роботи за наведеними запитаннями.

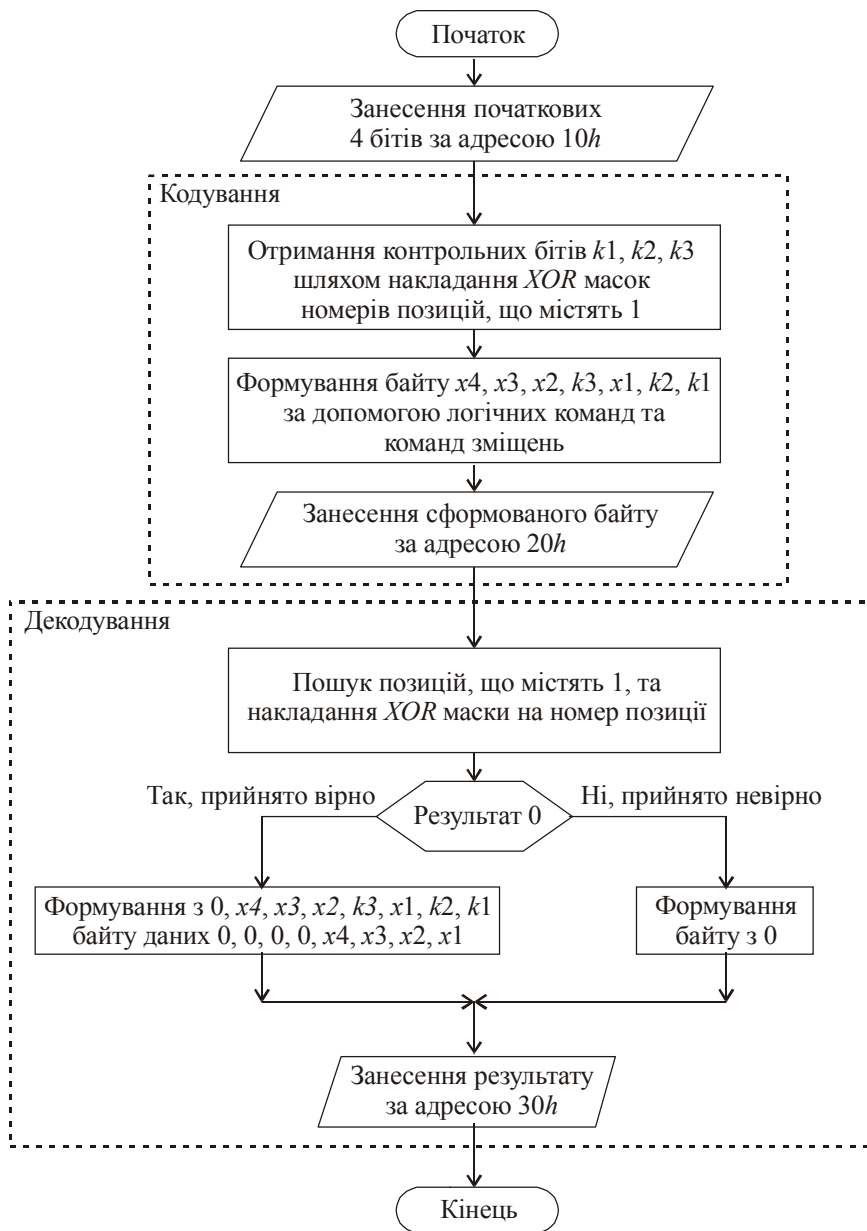


Рис. 3.2. Алгоритм Хемінга



## Організація розгалужень і циклів

*Команди безумовного переходу* поділяються на команди прямого переходу й команди непрямого переходу, на команди короткі й довгі. Команди прямого переходу вимагають, щоб у команді переходу стояла мітка, визначена в даному модулі. Команди непрямого переходу як операнд приймають адресу з адресою переходу. У командах короткого переходу для завдання зміщення, що відповідає мітці, використовується один байт, у противному випадку – чотири. Загальний вид команд безумовного переходу: *JMP* [*SHORT*] операнд.

*Команди умовного переходу*. Арифметичні команди формують коди умов залежно від результату виконання команди: перенос *C* – якщо є перенос за межі розрядної сітки комірки; парність *P* – якщо кількість бітів молодшого байта результату парна; знак *S* – результат негативний; нуль *Z* – результат дорівнює нулю; *O* – переповнення.

Ознака результату записується в регістр прапорів. Регістр прапорів – 16 (32)-бітне число, в якому кожний прапор записується у фіксований біт. Для розглянутих вище прапорів використовуються біти: *C* – біт 0; *P* – біт 2; *Z* – біт 6; *S* – біт 7; *O* – біт 11. Вміст регістра прапорів може бути записано в стек (команда *pushfd*) і прочитано зі стеку (наприклад, команда *pop eax*). Спеціально для зміни бітів регістра прапорів використовуються команди:

команда порівняння: *CMP* Оп1, Оп2. Операнди задаються так, як для арифметичних команд. Фактично виконується команда віднімання, але результат не записується замість першого даного, а тільки формується регістр прапорів;

команда *TEST* Оп1, Оп2. Операнди задаються так, як для арифметичних команд. Фактично виконується операція порозрядного множення, але результат не записується в Оп1, а формуються прапори. Команда використовується для порівняння з нулем усього числа або окремих його бітів;

команда *BT* Оп, константа. Команда перевіряє вміст біта, номер якого заданий константою в операнді. Результат записується в біт переносу регістра прапорів.

*Команди непрямого умовного переходу*. Загальний вид команди: [Мітка 1] Код Мітка 2.

Непрямий умовний перехід не використовується. При трансляції команди замість мітки записується різниця між адресою мітки й адресою

команди, що знаходиться після команди умовного переходу. Якщо ця різниця міститься в один байт (–128...127), команда називається короткою (*short*). Для команд із посиланням назад компілятор сам визначає тип команди. Для посилань назад тип команди задається програмістом, а якщо він не заданий, то приймається звичайним. Якщо програміст задав короткий перехід, а він неможливий, компілятор виводить повідомлення: *RELATIVE JUMP OUT OF RANGE*. Команди переходу поділяються на переходи за прапорами, переходи для знакових і беззнакових даних (табл. 4.1).

Таблиця 4.1

Переходи за прапорами		Переходи для знакових даних		Переходи для беззнакових даних	
Прямий	Зворотній	Прямий	Зворотній	Прямий	Зворотній
<i>JC</i>	<i>JNC</i>	<i>JL</i> (<)	<i>JNL</i> (>=)	<i>JB</i> (<)	<i>JNB</i> (>=)
<i>JP</i>	<i>JNP</i>	<i>JLE</i> (<=)	<i>JNLE</i> (>)	<i>JBE</i> (<=)	<i>JNBE</i> (>)
<i>JZ</i>	<i>JNZ</i>	<i>JE</i> (==)	<i>JNE</i> (!=)	<i>JE</i> (==)	<i>JNE</i> (!=)
<i>JS</i>	<i>JNS</i>	<i>JG</i> (>)	<i>JNG</i> (<=)	<i>JA</i> (>)	<i>JNA</i> (<=)
<i>JO</i>	<i>JNO</i>	<i>JGE</i> (>=)	<i>JNGE</i> (<)	<i>JAE</i> (>=)	<i>JNAE</i> (<)

У табл. 4.2 подані зведені команди передачі управління.

Таблиця 4.2

Код команди	Опис команди
<i>JMP target 16</i> <i>JMP NEAR target 8 JMP reg</i> <i>JMP mem</i>	Внутрішньосегментний безумовний перехід до цільової адреси <i>target</i> (перехід у межах сегмента довжиною 64 Кбайт)
<i>JMP FAR target JMP FAR mem</i>	Міжсегментний безумовний перехід до цільової адреси <i>target</i> (перехід у межах усієї пам'яті довжиною 1 Мбайт)
<i>JCX target</i>	Перехід, якщо <i>CX</i> = 0
<i>LOOP target</i>	Циклічний перехід, якщо <i>CX</i> ≠ 0
<i>LOOPE (LOOPZ) target</i>	Циклічний перехід, якщо <i>CX</i> ≠ 0, а <i>ZF</i> = 1
<i>LOOPNE (LOOPNZ) target</i>	Циклічний перехід, якщо <i>CX</i> ≠ 0, а <i>ZF</i> = 0
<i>JA (JNBE) target</i>	Перехід, якщо перший беззнаковий операнд більше за другий ( <i>CF</i> = <i>ZF</i> = 0)
<i>JAE (JNB) target</i>	Перехід, якщо перше беззнакове число не менше за друге

Продовж. табл. 4.2

Код команди	Опис команди
<i>JB (JC) target</i>	Перехід, якщо перше беззнакове число менше за друге ( $CF = 1$ )
<i>JE (JZ)</i>	Перехід, якщо числа рівні ( $ZF = 1$ )
<i>JG (JNLE) target</i>	Перехід, якщо перше знакове число більше за друге ( $CF = (ZF \& OF)$ )
<i>JGE (JNL) target</i>	Перехід, якщо перше знакове число більше за друге ( $SF = OF$ )
<i>JL (JNGE) target</i>	Перехід, якщо перше знакове число менше за друге ( $SF \neq OF$ )
<i>JLE (JNG) target</i>	Перехід, якщо перше знакове число менше або дорівнює другому ( $SF \neq OF$ або $ZF = 0$ )
<i>JNC(JAE/JNB) target</i>	Перехід, якщо немає переносу ( $CF = 0$ )
<i>JNE (JNZ) target</i>	Перехід, якщо числа не рівні ( $ZF = 0$ )
<i>CALL NEAR target CALL NEAR reg CALL NEAR mem</i>	Внутрішньосегментний виклик процедури. Виклик у межах сегмента довжиною 64 Кбайт
<i>CALL FAR target CALL FAR mem</i>	Сегментний виклик процедури (виклик до границі всієї пам'яті довжиною 1 Мбайт)
<i>RET RET NEAR RET(n) RET NEAR (n)</i>	Повернення із внутрішньосегментної процедури. Не обов'язковий параметр $n$ задає корекцію значення покажчика стеку
<i>RET FAR RET FAR(n)</i>	Повернення з міжсегментної процедури

### Завдання

Є масив з  $m$  байтів (одномірний). За адресою  $10h$  є довжина масиву  $N$ . За адресою  $11h$  буде перебувати байт, що буде вказувати напрямком. Якщо цей байт дорівнює 0, то треба сортувати масив за зростанням, якщо не дорівнює 0, то за убутанням. Необхідно одержати середнє арифметичне елементів масиву. При цьому потрібно використовувати команди умовних переходів, команди циклів і команди підпрограм. За адресою  $12h$  заноситься ціла частина, за адресою  $13h$  – чисельник дробового числа, а за адресою  $14h$  – знаменник.

На рис. 4.1 наведено рекомендований алгоритм виконання завдання.

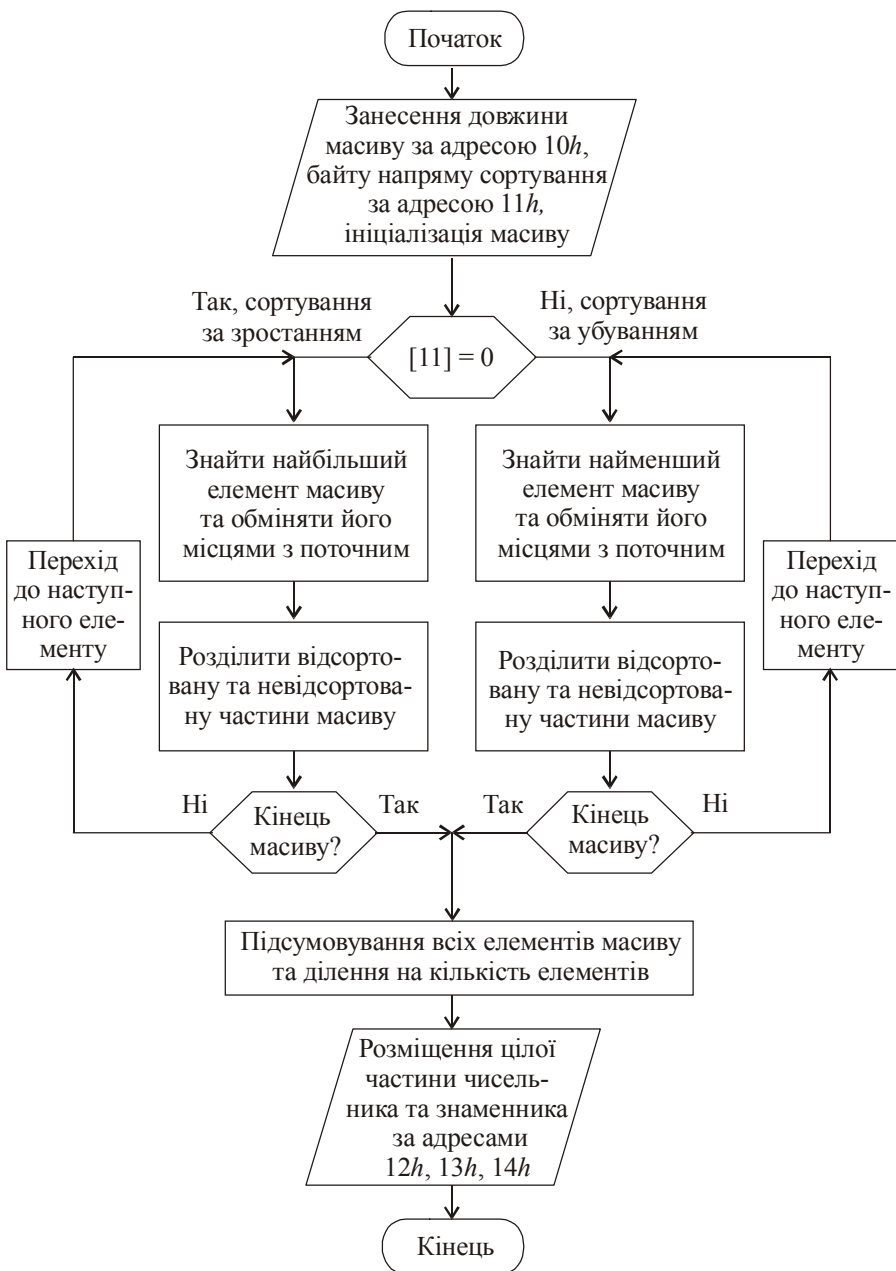


Рис. 4.1. Алгоритм сортування масиву

## **Запитання до захисту лабораторної роботи**

1. Яке загальне застосування команд передачі даних?
2. Які команди передачі даних ви знаєте?
3. Які існують види переходів?
4. Які різновиди безумовного переходу ви знаєте?
5. Перерахувати відомі вам види сортування.
6. Навести алгоритм сортування, який рекомендовано для виконання цієї роботи.
7. Яким чином команди умовних переходів отримують "інформацію" про результат попередніх команд?
8. Які прапори використовуються для команд умовних переходів? Навести варіанти їх можливих співвідношень.
9. Яка команда передачі даних мови асемблера є еквівалентною до процедур та функцій мов високого рівня?
10. Які команди передачі даних можуть бути використані для організації циклів?

## **Лабораторна робота № 5**

### **Тема: КОМАНДИ ДЛЯ ОБРОБКИ БЛОКІВ ДАНИХ**

#### **Хід роботи**

1. Розглянути команди обробки блоків даних.
2. На основі вивченого матеріалу виконати завдання із пошуку тексту.
3. Підготуватися до захисту лабораторної роботи за наведеними запитаннями.

#### **Теоретичні відомості**

Під ланцюжком розуміється послідовність будь-яких контекстно-зв'язаних байтів або слів, що перебувають у суміжних комірках пам'яті. Ланцюжок-джерело за замовчуванням перебуває в сегменті даних *DS*, ланцюжок-одержувач – у додатковому сегменті *ES*. Регістр *SI* містить зміщення поточного елемента в ланцюжку-джерелі від початку сегмента даних. А регістр *DI* містить зміщення поточного елемента ланцюжка-одержувача відносно початку додаткового сегмента. При виконанні ланцюгових команд регістри *SI* і *DI* автоматично модифікуються, щоб адресувати наступні елементи ланцюжка. Прапорець *DF* визначає на-

прямою обробки ланцюжків. Якщо він дорівнює 0, то здійснюється автоінкремент, якщо – 1 – автодекремент регістрів *SI* і *DI*.

Команда передачі ланцюжка: інструкція *MOVS* копіює байт слово за адресою [*SI*] у байт або слово в *ES:[DI]*. Операнд-одержувач повинен бути адресованим через регістр *ES*, перевизначення сегмента в цільовому операнді не допускається. У операнді-джерелі перевизначення сегмента використовувати можна. За замовчуванням використовується регістр *DS*. Адреси вихідного й цільового операнда визначаються винятково вмістом регістрів *SI* і *DI*. Перед виконанням інструкції *MOVS* у *SI* і *DI* завантажуються коректні значення індексу. Синонімом інструкції *MOVS* для роботи з байтами є інструкція *MOVSB*. Після переміщення даних виконується автоматичне просування регістрів *SI* і *DI*. Якщо прапор напрямку дорівнює 0 (була виконана інструкція *CLD*), то регістри інкрементуються, якщо прапор напрямку дорівнює 1 (була виконана інструкція *STD*), то декрементуються. При завантаженні байта регістри збільшуються або зменшуються на 1, при завантаженні слова – на 2. Інструкції *MOVS* може передувати префікс *REP*. Це робиться для переміщення блока з *N* байтів або слів (де  $N = CX$ ).

Команда завантаження елемента ланцюжка в акумулятор: інструкція *LODS* завантажує регістр *AL* або *AX* байтом або словом з пам'яті за адресою, що вказує вихідний індексний регістр. Після виконання пересилання вихідний індексний регістр автоматично просувається (збільшується або зменшується). Якщо прапорець напрямку дорівнює 0 (була виконана інструкція *CLD*), то індекс джерела збільшується, якщо прапорець напрямку дорівнює 1 (була виконана інструкція *STD*), то він зменшується. При завантаженні байта індекс збільшується або зменшується на 1, при завантаженні слова – на 2. Як індексний регістр джерела використовується регістр *SI*. Адреса вихідних даних визначається винятково вмістом *SI*. Перед виконанням інструкції *LODS* потрібно завантажити в регістр *SI* коректне значення індексу. Синонімом для інструкції *LODS* при роботі зі словом є інструкція *LODSW*. Інструкції *LODS* може передувати префікс *REP*. Однак частіше *LODS* використовується в конструкції *LOOP*, оскільки зазвичай потрібна подальша обробка даних, завантажених у регістр *AX* або *AL*.

Команда порівняння: *CMPSB CMPSW*.

Команда сканування ланцюжків: *SCASB SCASW*, де шуканий елемент заноситься в акумулятор.

Команда запам'ятовування вмісту ланцюжка в акумулятор: *STOSB STOSW* з акумулятора в ланцюжок-одержувач *DI*.

Префікси повторень: *REP* – повторювати доки *CX* не дорівнюватиме 0; *REPE* – повторювати доки *CX* не дорівнюватиме 0 і *ZF* = 1 *REPZ*; *REPNE* – повторювати доки *CX* не дорівнюватиме 0 і *ZF* = 0 *REPZ*.

### Завдання

За адресою  $10h$  перебуває текст. Ознакою закінчення тексту є 0. За адресою  $00h \dots 07h$  перебуває шуканий текст, що також завершується кодом 0.

Потрібно знайти в тексті 2, що розміщений за адресою  $10h$ , шуканий текст. Якщо текст знайдений у повному обсязі, то за адресою  $50h$  заносимо повідомлення, що перебуває за адресою  $30h$ , у противному випадку за адресою  $50h$  заносимо повідомлення, що починається за адресою  $40h$ .

На рис. 5.1 наведено рекомендований алгоритм виконання завдання.



Рис. 5.1. Алгоритм пошуку послідовності символів у тексті

## Запитання до захисту лабораторної роботи

1. Навіщо потрібні команди обробки блоків даних? Їх практичне застосування і загальна схема роботи.
2. Які команди для обробки блоків даних ви знаєте? Навести за групами.
3. Яким чином для команд обробки блоків даних застосовується прапорець *DF*?
4. Як розрізняється синтаксис команд обробки блоків даних у залежності від розміру блока?
5. Що таке префікси? Їх застосування.
6. Чим відрізняються команди порівняння *CMPS* від *CMP*?
7. Навести алгоритм пошуку ланки даних у певному тексті.
8. Який регістр використовується для зберігання кількості умовних блоків для команд обробки блоків?
9. Навести адресацію ланок джерела та одержувача.

## ДОДАТКИ

### Список умовних позначень

*src* – операнд-джерело;

*dst* – операнд-призначення;

*reg* – 8(16)-розрядний регістр загального призначення;

*sr* – сегментний регістр;

*mem* – 8(16)-розрядна комірка пам'яті;

*immed* – безпосередній операнд;

*disp* – 8(16)-розрядне зміщення при визначенні адреси;

*target* – мітка, до якої здійснюється перехід;

*seg target* – перша логічна адреса (сегментна адреса) мітки *target*;

*offset target* – друга логічна адреса (зміщення у сегменті) мітки *target*;

*A* – акумулятор *AL* або *AX*;

*m[disp]* – комірка пам'яті за ефективною адресою  $EA = disp$ .

У таблицях подані призначення прапорів (табл. 1) та система команд мікропроцесора *I8086* (табл. 2).



Таблиця 1

Позна-чення	Призначення	Розряд-ність	
		8	16
<i>AF</i>	<i>Auxiliary Flag</i> – прапорець допоміжного перенесення/позики з молодшої тетради в старшу (з розряду <i>D3</i> в розряд <i>D4</i> ). Використовується при десятковій арифметиці	+	–
<i>CF</i>	<i>Carry Flag</i> – прапорець перенесення/позики. Встановлюється при виході результату додавання (віднімання) беззнакових операндів за межу діапазону. У командах зміщення прапорець <i>CF</i> фіксує значення старшого біта	+	+
<i>OF</i>	<i>Overflow Flag</i> – прапорець переповнення, встановлюється при виході знакового результату за межі діапазону	+	+
<i>SF</i>	<i>Sign Flag</i> – прапорець знака. Дублює значення старшого біта результату. $SF = 0$ для позитивних чисел і $SF = 1$ – для негативних	+	+
<i>PF</i>	<i>Parity Flag</i> – прапорець паритету (парності). Встановлюється при парному числі одиниць у результаті	+	–
<i>ZF</i>	<i>Zero Flag</i> – прапорець нульового результату. Встановлюється при отриманні нульового результату операції	+	+
<i>DF</i>	<i>Direction Flag</i> – прапорець управління напрямом у рядкових операціях. При $DF = 1$ індексні регістри <i>SI</i> , <i>DI</i> , що беруть участь у рядкових операціях, автоматично декрементуються на кількість байтів операнда, при $DF = 0$ – інкрементуються		
<i>IF</i>	<i>Interrupt-enable Flag</i> – прапорець дозволу переривань. При $IF = 1$ дозволяється виконання маскованих апаратних переривань		
<i>TF</i>	<i>Trap Flag</i> – прапорець трасування (покрокового режиму). При його встановленні після виконання кожної команди викликається внутрішнє переривання 1 (INT 1)		

Таблиця 2

Мнемокод команди	Опис команди	Алгоритм команди	Зміна прапора
<b>КОМАНДИ ПЕРЕДАЧІ ІНФОРМАЦІЇ</b>			
<b>КОМАНДИ ПЕРЕСИЛАННЯ</b>			
<i>MOV dst, src</i>	Пересилання даних із регістра, комірки пам'яті або операнда у регістр або пам'ять	$dst \leftarrow src$	Не діє
<i>XCHG dst, src</i>	Обмін даними між регістрами або регістром і пам'яттю	$dst \leftrightarrow src$	-/-
<i>XLAT</i>	Перекодування вмісту <i>AL</i> у значення байта пам'яті за адресою $ES:[BX + (AL)]$	$AL \leftarrow ES:[BX + (AL)]$	-/-
<i>LEA dst, mem</i>	Завантаження ефективної адреси комірки пам'яті у регістр	$reg \leftarrow EA$	-/-
<i>LDS dst, mem</i>	Завантаження в регістр слова із комірки пам'яті, у <i>DS</i> – наступного слова з наступної комірки	$dst \leftarrow [mem];$ $DS \leftarrow [mem + 2]$	-/-
<i>LES dst, mem</i>	Завантаження в регістр слова із комірки пам'яті за адресою $[mem]$ , в <i>ES</i> – наступного слова з комірки за адресою $[mem + 2]$	$dst \leftarrow [mem];$ $ES \leftarrow [mem + 2]$	-/-
<i>LAHF</i>	Завантаження молодшого байта регістра прапорів <i>FL</i> в <i>AH</i>	$AH \leftarrow FL$	-/-
<i>SAHF</i>	Збереження <i>AH</i> у молодшому байті регістра прапорів <i>FL</i>	$FL \leftarrow AH$	<i>CF, AF, ZF, PF, SF</i>
<b>КОМАНДИ РОБОТИ ЗІ СТЕКОМ</b>			
<i>PUSH src</i>	Пересилання слова з регістра або з пам'яті у стек	$[SS:SP] \leftarrow src$	Не діє
<i>PUSHF</i>	Пересилання у стек вмісту регістра прапорів	$[SS:SP] \leftarrow F$	-/-
<i>POP dst</i>	Пересилання слова даних зі стеку у регістр або пам'ять	$dst \leftarrow [SS:SP]$	-/-

Продовження табл. 2

Мнемокод команди	Опис команди	Алгоритм команди	Зміна прапора
<i>POPF</i>	Пересилання даних зі стеку у регістр прапорів	$F \leftarrow [SS:SP]$	усі
<b>КОМАНДИ ВВОДУ/ВИВОДУ</b>			
<i>IN A, P8 (DX)</i>	Ввід в акумулятор <i>A</i> байта з 8 (16)-розрядного порта за адресою <i>P8</i> або <i>DX</i>	$A \leftarrow \text{Порт } (P8);$ $A \leftarrow \text{Порт } (DX)$	Не діє
<i>OUT P8(DX), A</i>	Вивід байта з акумулятора <i>A</i> у 8 (16)-розрядний порт за адресою <i>P8</i> або <i>DX</i>	$\text{Порт } (P8) \leftarrow A;$ $\text{Порт } (DX) \leftarrow A$	Не діє
<b>КОМАНДИ ОБРОБКИ ІНФОРМАЦІЇ</b>			
<b>АРИФМЕТИЧНІ КОМАНДИ</b>			
<i>ADD dst, src</i>	Додавання двох операндів	$Dst = dst + src$	<i>OF, CF, AF, SF, ZF, PF</i>
<i>ADC dst, src</i>	Додавання операндів і прапорця <i>CF</i> попередньої операції	$Dst = dst + src + CF$	-/-
<i>SUB dst, src</i>	Віднімання операндів	$Dst = dst - src$	-/-
<i>SBB dst, src</i>	Віднімання байта та прапорця позики <i>CF</i> попередньої операції	$Dst = dst - src - CF$	-/-
<i>NEG src</i>	Зміна знака операнда	$Src = -src$	-/-
<i>CMP dst, src</i>	Порівняння двох операндів. Регістр прапорів <i>F</i> за результатом віднімання	$Dst - src$	-/-
<i>INC src</i>	Інкремент (додавання з одиницею)	$Src = src + 1$	<i>OF, AF, SF, ZF, PF</i>
<i>DEC src</i>	Декремент (віднімання одиниці)	$Src = src - 1$	-/-
<i>MUL src</i>	Множення <i>A</i> на беззнакове значення <i>src</i>	$DX, AX \leftarrow  AX  \cdot  src $	<i>OF, CF;</i> не визначені: <i>AF, ZF, SF, PF</i>
<i>IMUL src</i>	Множення <i>A</i> на знакове значення <i>src</i>	$DX, AX \leftarrow AX \cdot src$	-/-

Продовження табл. 2

Мнемокод команди	Опис команди	Алгоритм команди	Зміна прапора
<i>DIV src</i>	Ділення акумулятора на беззнакове число (ділення на нуль викликає переривання <i>INT 0</i> )	$ AX : src  \rightarrow AL$ (остача <i>AH</i> ); $ DX, AX : src  \rightarrow AX$ (остача <i>DX</i> )	Не визначені <i>OF, CF, AF, ZF, SF, PF</i>
<i>IDIV src</i>	Ділення акумулятора на ціле число (ділення на нуль викликає переривання <i>INT 0</i> )	$AX:src \rightarrow AL$ (остача <i>AH</i> ); $DX, AX:src \rightarrow AX$ (остача <i>DX</i> )	-//-
<b>ЛОГІЧНІ КОМАНДИ</b>			
<i>NOT src</i>	Інверсія всіх бітів операнда	$src \leftarrow \overline{src}$	Не діє
<i>AND dst, src</i>	Логічне І двох операндів	$dst \leftarrow dst \wedge src$	<i>OF, SF, ZF, PF, CF</i> = 0; не визначений <i>AF</i>
<i>OR dst, src</i>	Логічне АБО двох операндів	$dst \leftarrow dst \vee src$	-//-
<i>XOR dst, src</i>	Логічне виключне АБО двох операндів	$dst \leftarrow dst \oplus src$	-//-
<i>TEST dst, src</i>	Перевірка (логічне І без запису результату)	$dst \wedge src$	-//-
<b>КОМАНДИ ЗМІЩЕННЯ</b>			
<i>RCL/RCR dst, 1</i> або <i>dst, CL</i>	Циклічне зміщення ліворуч/праворуч через біт <i>CF</i> на одну або <i>CL</i> позиції	$\rightarrow dst \rightarrow CF \rightarrow ;$ $\leftarrow CF \leftarrow dst \leftarrow$	<i>OF, CF</i> ; не визначений <i>AF</i>
<i>SHR dst, 1 CL</i>	Зміщення логічне праворуч на одну позицію або <i>CL</i> позицій	$0 \rightarrow dst \rightarrow CF$	<i>OF, CF, SF, ZF, PF</i> ; не визначений <i>AF</i>
<i>SAL/SAR dst, 1</i> або <i>dst, CL</i>	Зміщення арифметичне ліворуч/праворуч на одну або <i>CL</i> позиції	$CF \leftarrow dst \leftarrow 0;$ $dst \leftrightarrow dst \rightarrow CF$	<i>OF</i> = 0; <i>CF, SF, ZF, PF</i> ; не визначений <i>AF</i>

Продовження табл. 2

Мнемокод команди	Опис команди	Алгоритм команди	Зміна прапора
<i>ROL/ROR</i> <i>dst, 1</i> або <i>Dst, CL</i>	Циклічне зміщення ліворуч /праворуч на одну або <i>CL</i> позиції	$CF \leftarrow dst \leftrightarrow dst;$ $dst \leftrightarrow dst \rightarrow CF$	<i>CF</i> ; не визначені <i>OF</i> , <i>AF</i>
<b>РЯДКОВІ КОМАНДИ</b>			
<i>REP</i>	Префікс повторення рядкових операцій до $CX = 0$	–	Не діє
<i>REPE (REPZ)</i>	Префікс умовного повторення при $ZF = 1$ , або до обнуління <i>CF</i>	–	-//-
<i>REPNE (REPNZ)</i>	Префікс умовного повторення при $ZF = 0$ , або до обнуління <i>CF</i>	–	-//-
<i>MOVSB</i>	Копіювання байта з комірки пам'яті за адресою <i>DS: [SI]</i> в комірку <i>ES: [DI]</i>	$ES:[DI] \leftarrow DS:[SI];$ $SI \leftarrow SI \pm 1;$ $DI \leftarrow DI \pm 1$	-//-
<i>MOVSW</i>	Копіювання слова з <i>DS: [SI]</i> в <i>ES: [DI]</i>	$ES:[DI] \leftarrow DS:[SI];$ $SI \leftarrow SI \pm 2;$ $DI \leftarrow DI \pm 2$	-//-
<i>LODSB</i>	Копіювання байта з <i>DS: [SI]</i> в <i>AL</i>	$AL \leftarrow DS:[SI];$ $SI \leftarrow SI \pm 1$	-//-
<i>LODSW</i>	Копіювання слова з <i>DS: [SI]</i> в <i>AX</i>	$AX \leftarrow DS:[SI];$ $SI \leftarrow SI \pm 2$	-//-
<i>STOSB</i>	Запис байта з <i>AL</i> в <i>ES: [DI]</i>	$ES:[DI] \leftarrow AL;$ $DI \leftarrow DI \pm 1$	-//-
<i>STOSW</i>	Запис слова з <i>AX</i> в <i>ES: [DI]</i>	$ES:[DI] \leftarrow AX;$ $DI \leftarrow DI \pm 2$	-//-
<i>CMPSB (CMPSW)</i>	Порівняння байтів <i>DS: [SI]</i> і <i>ES: [DI]</i> із записом результату порівняння у регістр прапорів	$ES:[DI] - DS:[SI];$ $SI \leftarrow SI \pm 1(2);$ $DI \leftarrow DI \pm 1(2)$	<i>OF, CF, AF, SF, ZF, PF</i>
<i>SCASB (SCASW)</i>	Порівняння байта <i>DS: [SI]</i> і <i>AL (AX)</i> із записом результату порівняння у регістр прапорів	$DS:[SI] - AL(AX);$ $S \leftarrow SI \pm 1(2)$	-//-

Продовження табл. 2

Мнемокод команди	Опис команди	Алгоритм команди	Зміна прапора
<b>КОМАНДИ ПЕРЕДАЧІ КЕРУВАННЯ</b>			
<i>JMP (NEAR) dst</i>	Внутрішньосегментний безумовний перехід до цільової адреси <i>dst</i> (у сегменті 64 Кбайт)	$IP \leftarrow IP + dst$	Не діє
<i>JMP FAR dst</i>	Міжсегментний безумовний перехід до цільової адреси <i>dst</i> (у межах пам'яті 1 Мбайт)	$IP \leftarrow offset\ dst;$ $CS \leftarrow seg\ dst$	-//-
<i>JCX dst</i>	Перехід, якщо $CX = 0$	$IP \leftarrow IP + dst$	-//-
<i>LOOP dst</i>	Цикл і перехід, якщо $CX \neq 0$	$CX \leftarrow CX - 1;$ $IP \leftarrow IP + dst$	-//-
<i>LOOPE (LOOPZ) dst</i>	Цикл і перехід, якщо $CX \neq 0$ і $ZF = 1$	$CX \leftarrow CX - 1;$ $IP \leftarrow IP + dst$	-//-
<i>LOOPNE (LOOPNZ) dst</i>	Цикл і перехід, якщо $CX \neq 0$ і $ZF = 0$	$CX \leftarrow CX - 1;$ $IP \leftarrow IP + dst$	-//-
<i>JA (JNBE) dst</i>	Перехід, якщо перший беззнаковий операнд більше за другий ( $CF = ZF = 0$ )	$IP \leftarrow IP + dst$	-//-
<i>JAЕ (JNB) dst</i>	Перехід, якщо перше беззнакове число не менше за друге ( $CF = 0$ )	$IP \leftarrow IP + dst$	-//-
<i>JB (JC) dst</i>	Перехід, якщо перше беззнакове число менше за друге ( $CF = 1$ )	$IP \leftarrow IP + dst$	-//-
<i>JE (JZ) dst</i>	Перехід, якщо числа дорівнюють 0 ( $ZF = 1$ )	$IP \leftarrow IP + dst$	-//-
<i>JG (JNLE) dst</i>	Перехід, якщо перше число більше за друге знакове число ( $SF = (ZF \& OF)$ )	$IP \leftarrow IP + dst$	-//-
<i>JGE (JNL) dst</i>	Перехід, якщо перше знакове число не менше за друге ( $SF = OF$ )	$IP \leftarrow IP + dst$	-//-
<i>JL (JNGE) dst</i>	Перехід, якщо перше знакове число менше за друге ( $SF \neq OF$ )	$IP \leftarrow IP + dst$	-//-

Продовження табл. 2

Мнемокод команди	Опис команди	Алгоритм команди	Зміна прапора
<i>JLE (JNG) dst</i>	Перехід, якщо перше знакове число не більше за друге ( $SF \neq 0$ або $ZF = 0$ )	$IP \leftarrow IP + dst$	-/-
<i>JNC (JAE/JNB) dst</i>	Перехід, якщо немає переносу ( $CF = 0$ )	$IP \leftarrow IP + dst$	-/-
<i>JNE (JNZ) dst</i>	Перехід, якщо числа не рівні ( $ZF = 0$ )	$IP \leftarrow IP + dst$	-/-
<i>JNO dst</i>	Перехід, якщо немає переповнення ( $OF = 0$ )	$IP \leftarrow IP + dst$	-/-
<i>JNP (JPO) dst</i>	Перехід, якщо паритет непарний ( $PF = 0$ )	$IP \leftarrow IP + dst$	-/-
<i>JNS dst</i>	Перехід, якщо результат позитивний ( $SF = 0$ )	$IP \leftarrow IP + dst$	-/-
<i>JO dst</i>	Перехід, якщо є переповнення ( $OF = 1$ )	$IP \leftarrow IP + dst$	-/-
<i>JP (JPE) dst</i>	Перехід, якщо паритет парний ( $PF = 1$ )	$IP \leftarrow IP + dst$	-/-
<i>JS dst</i>	Перехід, якщо результат негативний ( $SF = 1$ )	$IP \leftarrow IP + dst$	-/-
<i>CALL NEAR dst</i>	Внутрішньосегментний виклик процедури (у сегменті 64 Кбайт)	$IP \leftarrow dst$	-/-
<i>CALL FAR dst</i>	Міжсегментний виклик процедури (у межах пам'яті 1 Мбайт)	$IP \leftarrow dst;$ $CS \leftarrow [dst + 2]$	-/-
<i>RET (NEAR) (n)</i>	Повернення з внутрішньосегментної процедури. Параметр $n$ задає корекцію покажчика стеку	$IP \leftarrow [SS:SP];$ $SP \leftarrow SP + 2(n)$	-/-
<i>RET (FAR) (n)</i>	Повернення з міжсегментної процедури. Параметр $n$ задає корекцію покажчика стеку	$IP \leftarrow [SS:SP];$ $SP \leftarrow SP + 2(n);$ $CS \leftarrow [SS:SP]$	-/-

Продовження табл. 2

Мнемокод команди	Опис команди	Алгоритм команди	Зміна прапора
<b>КОМАНДИ ПЕРЕРИВАНЬ</b>			
<i>INT n</i>	Виконання програмного переривання	$SP \leftarrow SP - 2;$ $[SS:SP] \leftarrow FLAGS;$ $SP \leftarrow SP - 2;$ $[SS:SP] \leftarrow CS;$ $SP \leftarrow SP - 2;$ $[SS:SP] \leftarrow IP$	<i>IF</i> , <i>TF</i> = 0
<i>INTO</i>	Виконання програмного переривання 4, якщо прапорець <i>OF</i> = 1	–	–/–
<i>IRET</i>	Повернення з переривання	$IP \leftarrow [SS:SP];$ $SP \leftarrow SP + 2;$ $CS \leftarrow [SS:SP];$ $SP \leftarrow SP + 2;$ $F \leftarrow [SS:SP];$ $SP \leftarrow SP + 2$	усі
<b>КОМАНДИ КЕРУВАННЯ СТАНОМ МІКРОПРОЦЕСОРА</b>			
<i>CLC</i>	Скидання прапорця перенесення	$CF \leftarrow 0$	$CF = 0$
<i>CMC</i>	Інверсія прапорця перенесення	$CF \leftarrow \overline{CF}$	$CF$
<i>STC</i>	Установлення прапорця перенесення	$CF \leftarrow 1$	$CF = 1$
<i>CLD</i>	Скидання прапорця напряму	$DF \leftarrow 0$	$DF = 0$
<i>STD</i>	Установлення прапорця напряму	$DF \leftarrow 1$	$DF = 1$
<i>CLI</i>	Заборона маскованих апаратних переривань	$IF \leftarrow 0$	$IF = 0$
<i>STI</i>	Дозвіл маскованих апаратних переривань	$IF \leftarrow 1$	$IF = 1$
<i>HLT</i>	Зупинка процесора	–	Не діє
<i>WAIT</i>	Очікування сигналу на лінії <i>TEST</i>	–	–/–
<i>ESC dst</i>	Передача коду команди <i>dst</i> арифметичному співпроцесору	–	–/–



*Продовження табл. 2*

Мнемокод команди	Опис команди	Алгоритм команди	Зміна прапора
<i>LOCK</i>	Префікс блокування шини на час виконання наступної інструкції у максимальному режимі	—	-//-
<i>NOP</i>	Немає операцій	—	-//-

## РЕКОМЕНДОВАНА ЛІТЕРАТУРА

1. *Абель П.* Язык ассемблера для IBM PC и программирования: Пер. с англ. – М.: Высш. шк., 1992. – 447 с.
2. *Варлинский Н.Н., Попов Е.А., Хвоц С.Т.* Микропроцессоры и микроЭВМ в системах автоматического управления: Справочник / Под общ. ред. *С.Т. Хвоца*. – Л.: Машиностроение. Ленингр. отделение, 1987. – 640 с.
3. *Григорьев В.Л.* Программирование однокристалльных микропроцессоров. – М.: Энергоатомиздат, 1987. – 288 с.
4. *Дао Л.* Программирование микропроцессора I8088. – М.: Мир, 1988. – 354 с.
5. *Мячев А.А.* Мини- и микроЭВМ систем обработки информации: Справочник. М.: Энергоатомиздат, 1991. – 304 с.
6. *Самофалов К.Г., Викторов О.В.* Микропроцессоры. – К.: Техника, 1989. – 312 с.
7. *Фергусон Дж., Макари Л., Уилльямз П.* Обслуживание микропроцессорных систем: Пер. с англ. – М.: Мир, 1989. – 336 с.
8. *Холленд Р.* Микропроцессоры и операционные системы: Краткое справочное пособие: Пер. с англ. – М.: Энергоатомиздат, 1991. – 192 с.

Навчальне видання

**ПАВЛОВ Геннадій Вікторович  
ПОКРОВСЬКИЙ Михайло Володимирович**

**Методичні вказівки до виконання лабораторних робіт  
із дисципліни**

**"МІКРОПРОЦЕСОРНА ТЕХНІКА"**

*(українською мовою)*

Редактор *Т.Б. Забабуріна*  
Комп'ютерна правка та верстка *В.Г. Мазанко*  
Коректор *М.О. Паненко*

Свідectво про внесення суб'єкта видавничої справи до Державного реєстру видавців,  
вигоtівників і розповсюджувачів видавничої продукції  
ДК № 2506 від 25.05.2006 р.

Підписано до друку 14.06.07. Папір офсетний. Формат 60×84/16.  
Друк офсетний. Гарнітура "Таймс". Ум. друк. арк. 2,0. Обл.-вид. арк. 2,2.  
Тираж 100 прим. Вид. № 4. Зам. № 92. Ціна договірна

---

Видавець і вигоtівник Національний університет кораблебудування,  
54002, м. Миколаїв, вул. Скороходова, 5

Для заметок



Для заметок

