

UNIVERSIDADE FEDERAL DE SÃO CARLOS Centro de Ciências Exatas e Tecnologia Departamento de Computação



LÓGICA DIGITAL (1001351)

EXPERIMENTO NR.12

Tabuada Japonesa ¹

1 Instruções Gerais

- Grupos definidos no AVA, só incluir os nomes de quem efetivamente participou;
- Ler atentamente todo o procedimento desta experiência antes de realizá-la;

2 Objetivos da Prática

- Implementar um circuito sequencial síncrono para gerar a tabuada.
 - Simulação mostrando a tabuada na console na base decimal (usar o conversor BCD fornecido);
 - Implementação do projeto no Kit de desenvolvimento Zybo Z7-20.
- Detalhamento do funcionamento:
 - Carregar a tabuada desejada, informando o valor em sw[3:0] e pressionando btn[0] (aguardando o tempo necessário para o relógio de 1Hz completar o período);
 - A tabuada é gerada automaticamente, mudando a cada ≈1Hz na sequência;

¹Revisão 5 de setembro de 2022: Prof. Mauricio Figueiredo e Prof. Ricardo Menotti.



UNIVERSIDADE FEDERAL DE SÃO CARLOS Centro de Ciências Exatas e Tecnologia Departamento de Computação



3 Procedimentos Experimentais

Para todo o laboratório, use um único arquivo Verilog para poder enviá-lo posteriormente (não é necessário enviar o arquivo de testes):

- 1) Crie um projeto com o código da tabuada, adapte sua saída para BCD [1] e simule (5 pontos);
- 2) Implemente o projeto na placa conforme solicitado (5 pontos).

Referências

- [1] https://en.wikipedia.org/wiki/Double_dabble
- [2] https://github.com/menotti/ld/tree/main/labs/12_tables