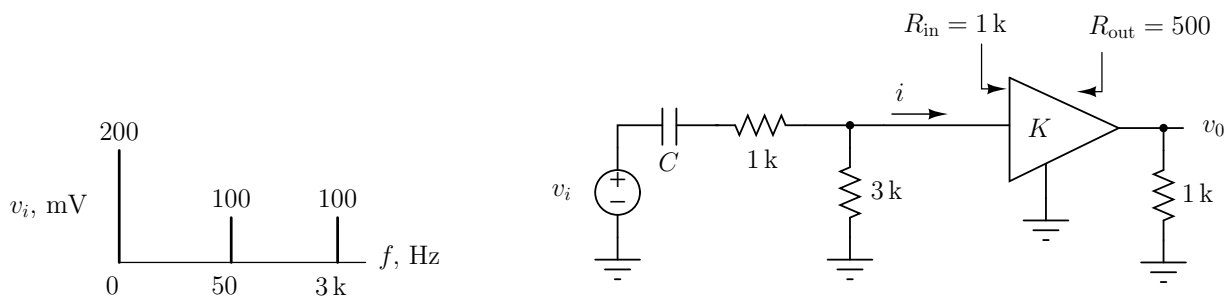


1. Problema

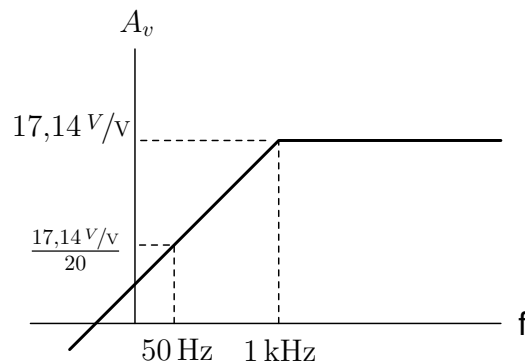
La figura muestra un circuito donde $C = 88 \text{ nF}$. El amplificador de corriente-tensión tiene las características indicadas, con ganancia $K = 60 \text{ V/mA}$.

- Dibuje el diagrama asintótico de la respuesta en frecuencia del circuito. Para ello,
 - Determine si se trata de un un circuito paso-alto o paso-bajo.
 - Calcule la frecuencia de corte f_C del circuito.
 - Obtenga la máxima ganancia (es decir, la ganancia en la banda de paso).
- Dibuje de forma aproximada el **espectro de amplitudes** de la corriente de entrada del amplificador $i(t)$ y de la señal de salida v_0 si la señal de entrada v_i tiene el espectro de la figura (unidades en mV).



Solución

El circuito es obviamente un paso-alto. La frecuencia de corte es de aproximadamente 1 kHz y la ganancia en la banda de paso es de $17,14 \text{ V/V}$. En la siguiente figura se muestra el diagrama asintótico de bode del circuito:

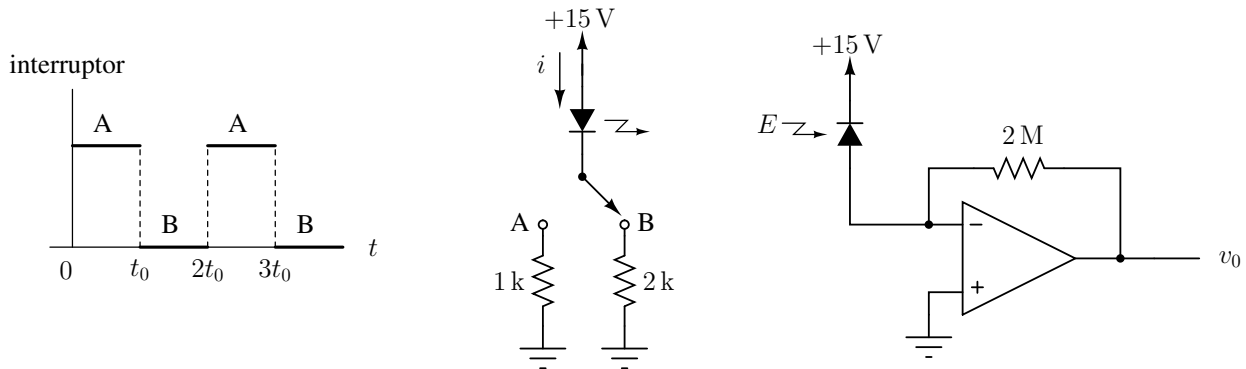


La relación entre la corriente de entrada del amplificador y la tensión de entrada en la banda de paso es de $\frac{i}{v_i} = 0,43 \text{ mA/V}$. El armónico de 50 Hz se atenuará en un factor de $\frac{50}{1000} = \frac{1}{20}$ mientras que el de 3 kHz no sufrirá una atenuación apreciable. Por tanto, el espectro de la corriente i tendrá un armónico a 50 Hz de $2,15 \mu\text{A}$ y otro a 3 kHz de $43 \mu\text{A}$.

Con el espectro de tensión de salida ocurre lo mismo: la ganancia del circuito a 50 Hz es de $\frac{50}{1000} 17,14 \text{ V/V}$ mientras que a 3 kHz es de $17,14 \text{ V/V}$, por lo que el espectro de la tensión de salida tendrá un armónico a 50 Hz de $0,086 \text{ V}$ y otro a 3 kHz de $1,71 \text{ V}$.

2. Problema

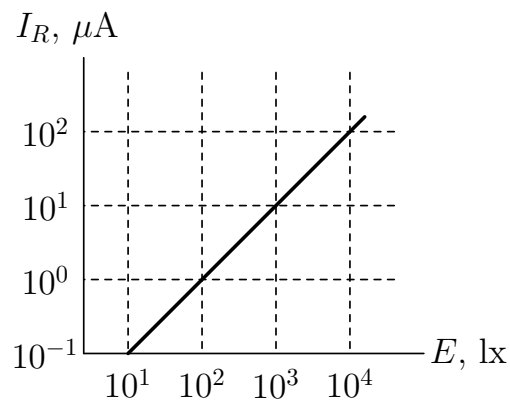
El circuito de la figura muestra dos circuitos acoplados ópticamente mediante un diodo LED y un fotodiodo. El interruptor cambia de la posición *A* a la *B*, y viceversa, de forma periódica, tal como está indicado en la figura.



El diodo LED tiene una tensión directa (tensión en bornes del diodo cuando conduce) de 2 V. El fotodiodo está muy cerca del diodo LED de modo que, cuando éste se ilumina, circula corriente por el fotodiodo.

La **sensibilidad** del acoplamiento óptico es 20 lx/mA. La sensibilidad nos dice qué cantidad de intensidad luminosa E llega al fotodiodo por cada unidad de corriente en el diodo LED.

La característica de la corriente inversa I_R del fotodiodo es la mostrada en la figura siguiente.

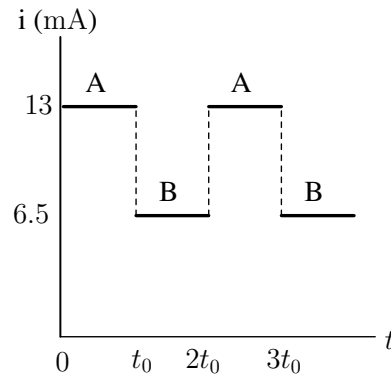


Justifique todas las respuestas.

1. Dibuje la corriente i en el diodo LED en función de la posición del interruptor.
2. Dibuje la tensión v_0 en función de la posición del interruptor.

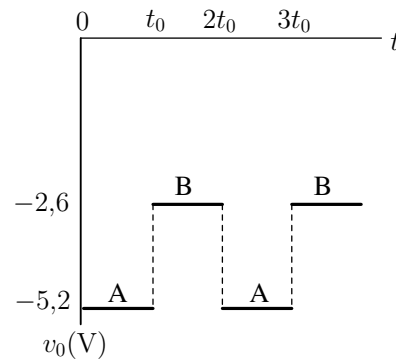
Solución

En la posición A la corriente por el diodo es de 13 mA, mientras que en la posición B es justo la mitad, 6,5 mA, por lo que la forma de onda de la corriente i será la siguiente:



La cantidad de luz que llega al fotodiodo en la posición A es de $E_A = 20 \text{ lx/mA} \cdot 13 \text{ mA} = 260 \text{ lx}$, mientras que en la posición B será justo la mitad: $E_B = 130 \text{ lx}$.

Según la característica del fotodiodo, $I_R = E \cdot 0,01 \mu\text{A/lx}$, por lo que la corriente generada por el diodo será de $2,6 \mu\text{A}$ en la posición A y de $1,3 \mu\text{A}$ en la posición B. Por tanto, como $v_0 = -I_R \cdot 2 \text{ M}\Omega$, la forma de onda de la tensión de salida será la siguiente:

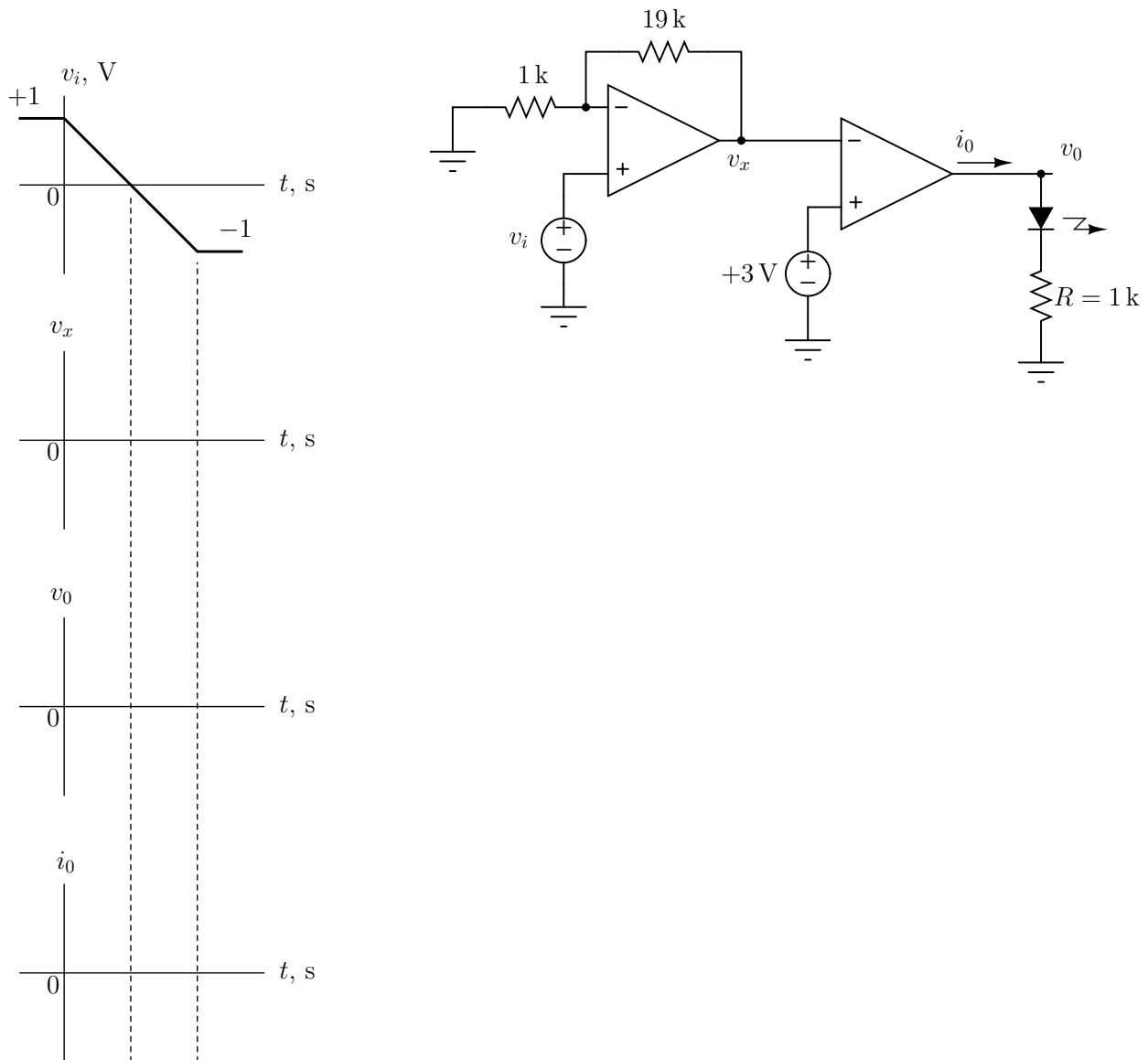


3. Problema

El diodo LED del circuito de la figura tiene una tensión directa (tensión en bornes del diodo cuando conduce) de 2 V. Los amplificadores operacionales están alimentados (y saturan) a ± 15 V. Su máxima corriente de salida es ± 20 mA.

Justifique todas las respuestas.

1. Dibuje $v_x(t)$, señalando las cotas relevantes. Use los ejes suministrados.
2. Dibuje $v_0(t)$, señalando las cotas relevantes. Use los ejes suministrados.
3. Dibuje $i_0(t)$, señalando las cotas relevantes. Use los ejes suministrados.
4. ¿Qué tensión v_0 tendremos a la salida del circuito si el diodo conduce y $R = 500 \Omega$?



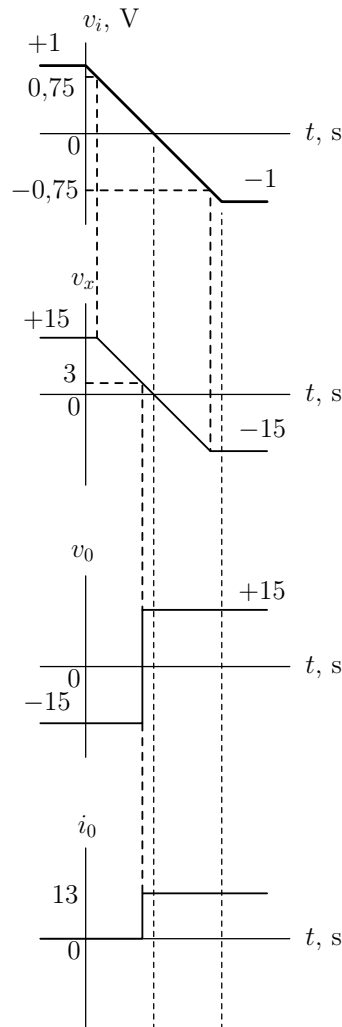
Solución

La ganancia de la primera etapa es 20 V/V , por lo que $v_x(t)$ debería ser igual que $v_i(t)$ pero entre $\pm 20\text{ V}$ en lugar de entre $\pm 1\text{ V}$. El problema es que los amplificadores saturan a $\pm 15\text{ V}$, por lo que la tensión v_x estará limitada a esos valores, tal como se muestra en la figura.

La segunda etapa es un comparador, cuya salida será 15 V cuando v_x sea menor de 3 V y -15 V cuando sea mayor, tal como se aprecia en la figura.

Por último, la corriente por el diodo solo podrá circular cuando la tensión v_0 sea 15 V y en este caso circularán 13 mA .

Para responder al apartado 4 hay que tener en cuenta que cuando $R = 500\ \Omega$, $i_0 = 26\text{ mA}$, por lo que el operacional saturará en corriente. En este caso, como la corriente de salida será de 20 mA , la tensión v_0 será de 12 V .



4. Problema

El depósito de agua de un edificio de viviendas tiene varios usuarios. Para evitar que el suministro de agua se interrumpa, tenemos que diseñar un sistema digital que debe mantener el nivel de agua mediante dos bombas, B_1 y B_0 .

El depósito dispone de dos sensores de nivel, N_1 y N_0 . Si el depósito está vacío, $N_1 = 0, N_0 = 0$. Cuando el depósito está a medio llenar, $N_1 = 0, N_0 = 1$. Por último, cuando el depósito está lleno, $N_1 = 1, N_0 = 1$.

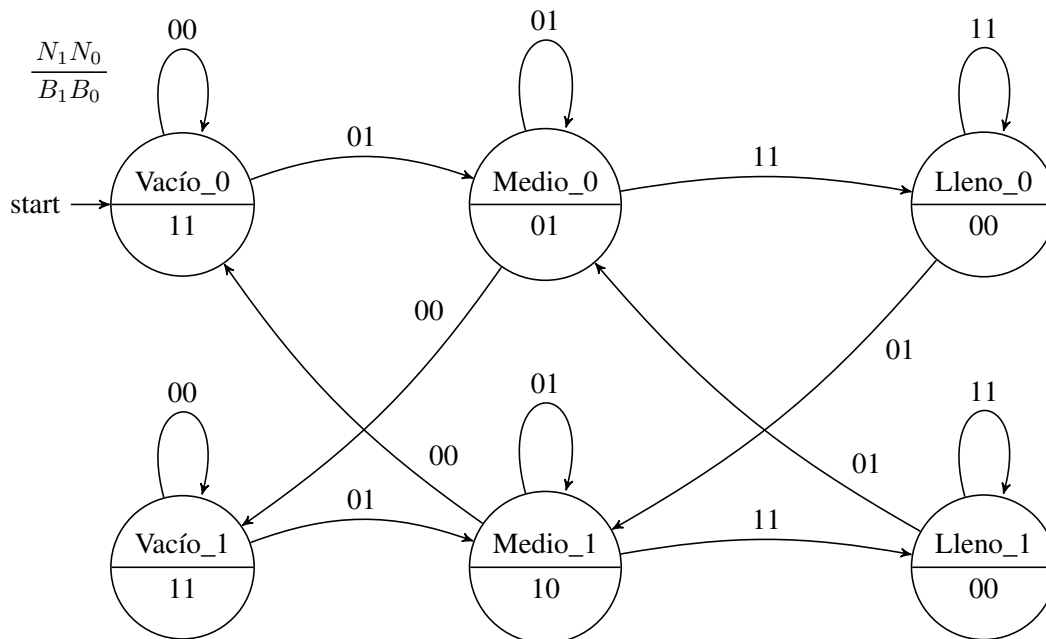
Si el depósito está vacío, ambas bombas deben funcionar para llenar rápidamente el depósito y, por tanto, $B_1 = 1, B_0 = 1$. Cuando se llene el depósito, ambas bombas se apagan, $B_1 = 0, B_0 = 0$. Cuando el depósito esté medio lleno, se activaría una única bomba: la última en no activarse. Es decir, las bombas alternan en su trabajo.

Tenga en cuenta que incluso cuando las dos bombas estén funcionando, si el consumo es muy grande, el depósito puede llegar a tener un nivel bajo.

Diseñe el diagrama de estados del sistema, identificando claramente las entradas y salidas. Indique también claramente si en alguna de las entradas es necesario usar un detector de flanco.

Solución

Las entradas son obviamente las señales de nivel del depósito, N_1 y N_0 , y no se debe usar un detector de flanco. Las salidas son las señales de activación de las bombas B_1 y B_0 . Por último, el diagrama de estados del sistema es el siguiente:



5. Problema

Un *array* de discos RAID–5 consta de 4 discos en los que se escribe la información junto con controles de paridad de forma que si falla uno de los discos es posible recuperar la información del disco roto a partir de la paridad almacenada en los otros tres.

Normalmente estos *arrays* de discos constan de un sistema de supervisión que avisa al operario cuando falla un disco para que proceda a cambiar el disco roto por uno nuevo, ya que si fallan dos discos a la vez sí se producirá pérdida de información. El sistema que ha de diseñar consistirá precisamente en uno de estos circuitos. Suponga que cada disco dispone de una señal de salida que se pone a **uno** cuando el disco falla. El sistema de supervisión, en función de estas señales, activará una salida, denominada F_1 (*falló*), para indicar que ha fallado uno de los discos y que hay que proceder a cambiarlo por uno nuevo. El circuito dispondrá además de otra salida, denominada F_2 (*fallo estrepitoso*), para indicar que han fallado dos o más discos y que por tanto la información se ha ido al garete.

Para resolver el problema ha de incluir:

1. La tabla de verdad para las dos salidas, F_1 y F_2 .
2. Las ecuaciones lógicas simplificadas para las dos salidas, F_1 y F_2 .
3. El circuito lógico de la salida F_2 .

Solución

La tabla de verdad, expresada como suma de minitérminos, viene dada por las siguientes expresiones:

$$F_1(D_3, D_1, D_1, D_0) = \sum_{D_3, D_2, D_1, D_0} m(1, 2, 4, 8)$$

$$F_2(D_3, D_1, D_1, D_0) = \sum_{D_3, D_2, D_1, D_0} m(3, 5, 6, 7, 9, 10, 11, 12, 13, 14, 15)$$

Y las ecuaciones lógicas simplificadas mediante diagramas de Karnaugh son las siguientes:

$$F_1(D_3, D_1, D_1, D_0) = \overline{D_3} \overline{D_2} \overline{D_1} \overline{D_0} + \overline{D_3} \overline{D_2} D_1 \overline{D_0} + \overline{D_3} D_2 \overline{D_1} \overline{D_0} + D_3 \overline{D_2} D_1 D_0$$

$$F_2(D_3, D_1, D_1, D_0) = D_1 D_0 + D_3 D_2 + D_2 D_0 + D_2 D_1 + D_3 D_0 + D_3 D_1$$