

LTC2600/LTC2610/LTC2620

¥ 采用16引脚 SSOP封装的 八通道16/14/12位轨至轨 DAC

特点

■ 体积最小的引脚兼容型八通道 DAC

LTC2600:16 位 LTC2610:14 位 LTC2620:12 位

- 在整个工作温度范围内保证 16 位单调特性
- 微小型 16 引脚窄体 SSOP 封装
- 2.5V 至 5.5V 的宽供电电压范围
- 低功耗操作:在3V工作电压下每个DAC的消耗 电流为250uA
- 在休眠方式下单个通道的消耗电流降至1μA(最大值)
- DAC 之间的串扰极低 (<10uV)
- 高轨至轨输出驱动电流(±15mA,最小值)
- 双缓冲数字输入
- 引脚兼容型10位/8位器件版本 (LTC1660/LTC1665)

成 用

- 移动通信
- 过程控制和工业自动化
- ■仪表
- 自动测试设备

描述

LTC®2600/LTC2610/LTC2620 是采用16 引脚窄体 SSOP 封装的八通道 16、14 和 12 位、2.5V 至 5.5V 轨至轨电压输出 DAC。它们内置高性能输出缓冲器,并被保证具有单调特性。

这些器件建立了16 位和14 位 DAC 的板密度新基准,以及单电源、多路电压输出应用中输出驱动、串扰和负载调节的高性能标准。

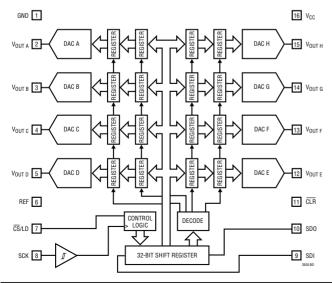
该器件采用了一个简单的 $SPI/MICROWIRE^{TM}$ 兼容型三线式串行接口,可在高达 50MHz 的时钟频率下工作。它们具有菊链操作能力和一种硬件 \overline{CLR} 功能。

LTC2600/LTC2610/LTC2620采用了一个加电复位 电路。在上电期间,电压输出升高不足在零标度以 上10mV;在上电之后,电压输出维持在零标度,直 到出现一个有效的写和更新操作。

▲▼、LTC 和LT 是凌特公司的注册商标。

MICROWIRE 是 National Semiconductor Corporation 的商标。

方框图



差分非线性(LTC2600) 1.0 V_{CC} = 5V V_{REF} = 4.096V 0.8 0.6 0.4 (RS) 0.2 N -0.2 _n 4 -0.6 -0.8 -1.016384 49152 32768 65535 CODE

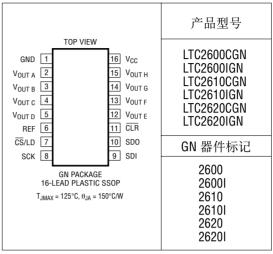
2600f



绝对最大额定值(注1)

任何引脚至地0.3V 至 6V
任何引脚至 V _{CC} 6V 至 0.3V
最大结温125℃
工作温度范围
LTC2600C/LTC2610C/LTC2620C0℃至70℃
LTC2600I/LTC2610I/LTC2620I40℃至85℃
贮存温度范围65℃至150℃
先行価及犯国05 C至150 C

封装/订购信息



对于规定工作温度范围更宽的器件,请咨询凌特公司。

电 特 性 凡标注 ●表示该指标适合整个工作温度范围,否则仅指 T_A = 25 $^{\circ}$ $^{$

符号	参数	条件			LTC2620 典型值	最大值		LTC2610 典型值			LTC2600 典型值		单位
DC 特性	ŧ												
	分辨率		•	12			14			16			位
	单调性	V _{CC} = 5V , V _{REF} = 4.096V (注 2)	•	12			14			16			位
DNL	差分非线性	V _{CC} = 5V , V _{REF} = 4.096V (注 2)	•			±0.5			±1			±1	LSB
INL	积分非线性	V _{CC} = 5V , V _{REF} = 4.096V (注 2)	•		±0.75	±4		±3	±16		±12	±64	LSB
	负载调节	V _{REF} = V _{CC} = 5V,中间标度 I _{OUT} = 0mA 至 15mA 供电电流 I _{OUT} = 0mA 至 15mA 吸收电流	•		0.025 0.025	0.125 0.125		0.1 0.1	0.5 0.5		0.3 0.3	2 2	LSB/mA LSB/mA
		V _{REF} = V _{CC} = 2.5V,中间标度 I _{OUT} = 0mA 至 7.5mA 供电电流 I _{OUT} = 0mA 至 7.5mA 吸收电流	•	·	0.05 0.05	0.25 0.25		0.2 0.2	1		0.8 0.8	4 4	LSB/mA LSB/mA

				LTC2600/LTC2610	/LTC2620	
符号	参数	条件		最小值 典型值	最大值	单位
DC 特性	•					
ZSE	零标度误差	V _{CC} = 5V , V _{REF} = 4.096V 代码 = 0	•	1	9	mV
Vos	偏移误差	V _{CC} = 5V , V _{REF} = 4.096V , (注 7)	•	±1	±9	mV
	V _{OS} 温度系数			1.7		μV/°C
GE	增益误差	V _{CC} = 5V , V _{REF} = 4.096V	•	±0.2	±0.7	%FSR
	增益温度系数			6.5		ppm/°C
PSR	电源抑制	V _{CC} = ±10%		-80		dB

LINEAR

电 特 性 凡标注 ● 表示该指标适合整个工作温度范围,否则仅指 T_A = 25 $^{\circ}$ $^$

符号		Az IA.	LTC2600/LTC2610/LTC2620 最小值 典型值 最大值			苗份	
D	参数 DC 输出阻抗	条件 V _{REF} = V _{CC} = 5V,中间标度;-15mA ≤ I _{QUT} ≤ 15mA	Τ.	東小 狙	典型狙 0.025	• • • • • • • • • • • • • • • • • • • •	单位
R _{OUT}	DU 制出阻抗	V _{REF} = V _{CC} = 5V,中间标度,- T5IIIA ≤ I _{OUT} ≤ T5IIIA V _{REF} = V _{CC} = 2.5V,中间标度;-7.5mA ≤ I _{OUT} ≤ 7.5mA	•		0.025	0.15 0.15	Ω Ω
	DC 串扰 (注 4)	由全标度输出变化引起 (注 5)			10		μV
		由负载电流变化引起			3.5		μV/mA
	1-1-1-1-1-1-1-1-1-1-1-1-1-1-1-1-1-1-1-	由断电引起 (每个通道)	-		-7.3		μV
I _{SC}	短路输出电流	V _{CC} = 5.5V , V _{REF} = 5.6V 代码:零标度;强制输出至 V _{CC}	•	15	34	60	mA
		代码:全标度,强制输出至 GND		15	34 34	60	mA
		V _{CC} = 2.5V , V _{RFF} = 2.6V					
		代码:零标度;强制输出至 Vcc	•	7.5	18	50	mA
		代码:全标度;强制输出至 GND	•	7.5	24	50	mA
基准输入	•						
	输入电压范围		•	0		V_{CC}	V
	电阻	标准方式	•	11	16	20	kΩ
	电容				90		pF
I _{REF}	基准电流,断电方式	所有的 DAC 均被断电	•		0.001	1	μΑ
电源							
V _{CC}	正电源电压	对于规定的性能	•	2.5		5.5	V
I _{CC}	供电电流	V _{CC} = 5V (注 3)	•		2.6	4	mA
		V _{CC} = 3V (注 3)	•		2.0	3.2	mA
		所有的 DAC 均被断电 (注 3) V _{CC} = 5V 所有的 DAC 均被断电 (注 3) V _{CC} = 3V	•		0.35 0.10	1	μA μA
AC 特性		77 11 13 5 NO 1 3 KKB 2 (IL 0) 100 01			00	•	pu i
-10 14 EE	电压输出转换速率				0.80		V/µs
	容性负载驱动				1000		pF
	干扰脉冲	在中间标度瞬变条件下			12		nV • s
	复用带宽				180		kHz
en	输出电压噪声密度	在 f = 1kHz			120		nV/√Hz
		在 f = 10kHz			100		nV/√Hz
	输出电压噪声	0.1Hz 至 10Hz			15		μV_{P-P}
数字 I/0							
V_{IH}	数字输入高电压	V _{CC} = 2.5V 至 5.5V	•	2.4			V
V	粉字松工瓜由匠	V _{CC} = 2.5V 至 3.6V	•	2.0		0.0	V
V _{IL}	数字输入低电压	V _{CC} = 4.5V 至 5.5V V _{CC} = 2.7V 至 5.5V	•			0.8 0.6	V V
		V _{CC} = 2.5V 至 5.5V	•			0.5	V
V _{OH}	数字输出高电压	负载电流 = -100μA	•	V _{CC} -0.4			V
V _{OL}	数字输出低电压	负载电流 = +100μA	•			0.4	V
I _{LK}	数字输入漏电流	V _{IN} = GND 至 V _{CC}	•			±1	μΑ
C _{IN}	数字输入电容	(注 6)	•			8	pF



LTC2600/LTC2610/LTC2620

定时特性 凡标注 ●表示该指标适合整个工作温度范围,否则仅指 T_A = 25℃。(见图 1)(注 6)

符号	参数	条件	条件			最大值	单位
V _{CC} = 2.	5V 至 5.5V	•		•			
t ₁	SDI 有效至 SCK 建立		•	4			ns
t ₂	SDI 有效至 SCK 保持		•	4			ns
t ₃	SCK 高电平时间		•	9			ns
t ₄	SCK 低电平时间		•	9			ns
t ₅	CS/LD 脉冲宽度		•	10			ns
t ₆	LSB SCK 高电平至 CS/LD 高电平		•	7			ns
t ₇	CS/LD 低电平至 SCK 高电平		•	7			ns
t ₈	基于 SCK 下降沿的 SDO 传播延迟	C _{LOAD} = 10pF V _{CC} = 4.5V 至 5.5V V _{CC} = 2.5V 至 5.5V	•			20 45	ns ns
t ₉	CLR 脉冲宽度		•	20			ns
t ₁₀	CS/LD 高电平至 SCK 正脉冲沿		•	7			ns
	SCK 频率	50% 占空比	•			50	MHz

注1:绝对最大额定值是指超出该值则器件的寿命可能会受损。

注 2:线性和单调性是在代码 k_L 至代码 2^N-1 的范围内定义的,其中,N 代表分辨率, k_L 由 $k_L=0.016$ ($2^N/V_{REF}$) 求出,并被化整到最接近的整数代码。当 $V_{REF}=4.096V$ 和 N = 16 时, $k_L=256$,线性的定义范围在代码 256 至代码 65,535 之间。

注3:0V 或 V_{CC} 条件下的数字输入。

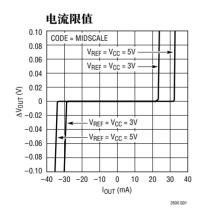
注 4: DC 串扰是在 $V_{CC} = 5V \cdot V_{REF} = 4.096V$ 且被测 DAC 位于中间标度的条件下测量的,除非特别注明。

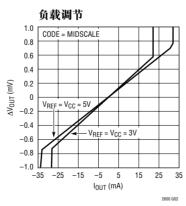
注5: $R_L = 2k\Omega$ 至 GND 或 V_{CC} 。

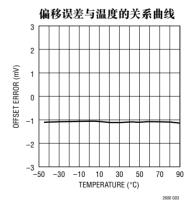
注6:由设计提供保证,未经生产测试。

注7:由代码256(LTC2600)、代码64(LTC2610)或代码16(LTC2620) 条件下的测量结果而导出。

典型性能特征 (LTC2600/LTC2610/LTC2620)



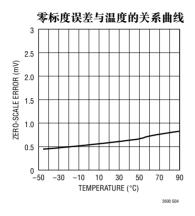


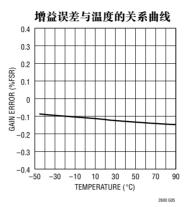


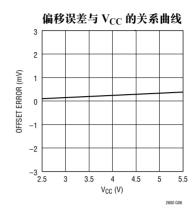
2600

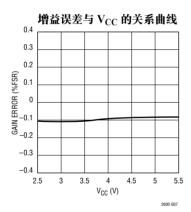


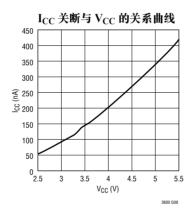
LTC2600/LTC2610/LTC2620

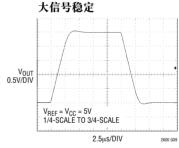


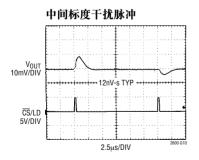


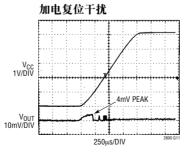


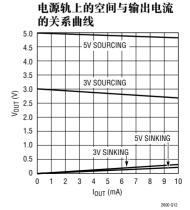










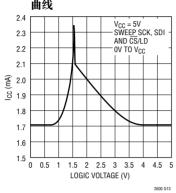


2600f

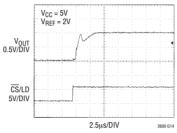


LTC2600/LTC2610/LTC2620

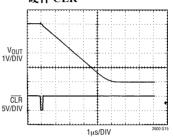
供电电流与逻辑电压的关系



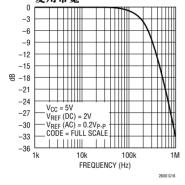
从断电方式退出至中间标度



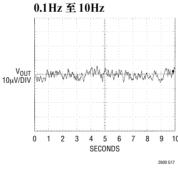
硬件 CLR



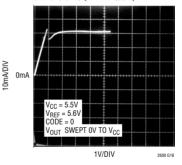
复用带宽



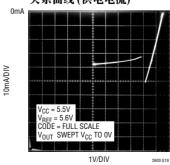
输出电压噪声,



短路输出电流与 V_{OUT} 的 关系曲线 (吸收电流)



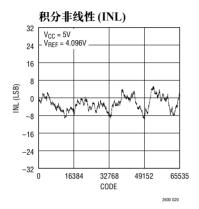
短路输出电流与 V_{OUT} 的 关系曲线 (供电电流)

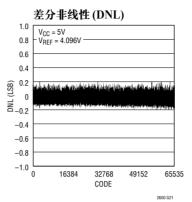


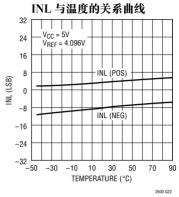
2600



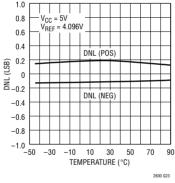
LTC2600

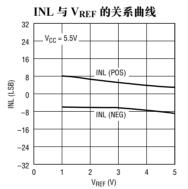


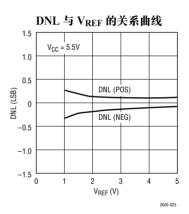




DNL 与温度的关系曲线

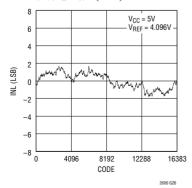






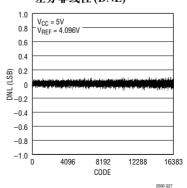
LTC2610

积分非线性(INL)



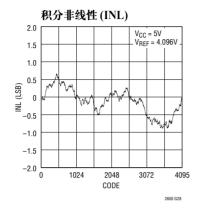
差分非线性(DNL)

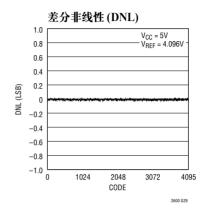
2600 624





LTC2620





引脚功能

GND (引脚1):模拟地。

 V_{OUTA} 至 V_{OUTH} (引脚2至5和引脚12至15): DAC模拟电压输出。输出范围为0至 V_{REF} 。

REF(引脚6):基准电压输入。 $OV \le V_{REF} \le V_{CC}$ 。

 $\overline{\mathbf{CS}/\mathbf{LD}}$ (引**脚**7): 串行接口片选/负载输入。当 $\overline{\mathbf{CS}/\mathbf{LD}}$ 为低电平时,SCK 被使能,以便把 SDI 上的数据转移到寄存器中。当 $\overline{\mathbf{CS}/\mathbf{LD}}$ 升至高电平时,SCK 被禁止,执行规定的命令(见表 1)。

SCK (引脚 8): 串行接口时钟输入。与 CMOS 和 TTL 兼容。

SDI(引脚9):串行接口数据输入。数据被加在SDI

上,以便在 SCK 的上升沿转移至器件。LTC2600 可接受 24 位或 32 位的输入字长。

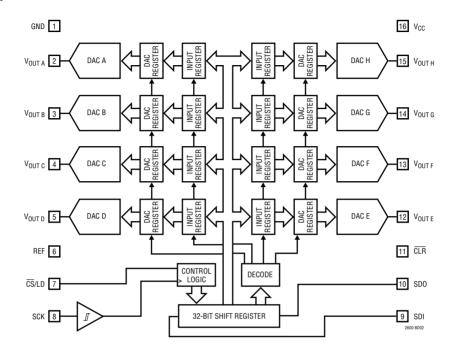
SDO (引脚 10): 串行接口数字输出。移位寄存器的串行输出出现于 SDO 引脚。通过 SDI 引脚转移至器件的数据先被延迟 32 个 SCK 脉冲上升沿,然后在下一个下降沿被输出。该引脚用于菊链操作。

CLR (引脚11): 异步清零输入。当该电平触发的输入引脚为逻辑低电平时,所有的寄存器将被清零,并使 DAC 电压输出降至 0V。与 CMOS 和 TTL 兼容。

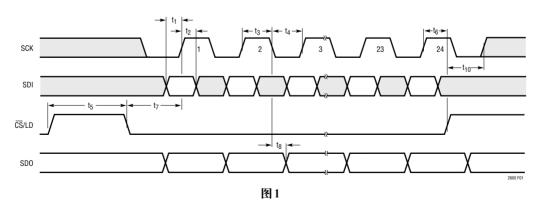
 V_{CC} (引脚 16): 供电电压输入。2.5V ≤ V_{CC} ≤ 5.5V。



方框图



时序图





加电复位

当首次施加电源时,LTC2600/LTC2610/LTC2620 将输出电压置于零标度,从而使得系统的初始化具 有一致性和可重复性。

对于某些应用,在 DAC 上电期间,下行电路处于工作状态,并有可能容易受到 DAC 的非零输出的影响。LTC2600/LTC2610/LTC2620 包含用于减轻加电干扰的电路;而且,可通过减小电源电压的上升速率来使干扰脉冲的幅度任意小。例如,如果电源电压在 1ms 的时间里上升至 5V,则在加电期间,模拟输出电压在地电位 (典型值) 以上的上升幅度将小于10mV。请参阅"典型性能特征"部分中的"加电复位干扰"曲线。

电源定序

REF (引脚 6) 上的电压应保持在 $-0.3V \le V_{REF} \le V_{CC} + 0.3V$ 的范围内 (见"绝对最大额定值"部分)。当 V_{CC} (引脚 16) 的电压处于转换状态,在电源接通和关断时序中应特别注意遵守该极限值要求。

转移函数

转移函数为:

$$V_{OUT(IDEAL)} = \left(\frac{k}{2^N}\right) V_{REF}$$

表1

命令	,			
C3	C2	C1	CO	
0	0	0	0	写至输入寄存器 n
0	0	0	1	更新 (上电) DAC 寄存器 n
0	0	1	0	写至输入寄存器 n , 更新 (上电) 所有寄存器
0	0	1	1	写至并更新 (上电) 寄存器 n
0	1	0	0	使寄存器 n 断电
1	1	1	1	无操作

其中,k为二进制 DAC 输入代码的十进制等效值,N 为分辨率,V_{REF}是 REF(引脚 6)上的电压。

串行接口

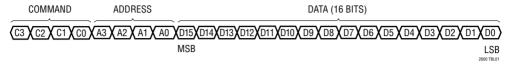
请参阅图 $2a:\overline{CS}/LD$ 是电平触发的。当该输入为低电平时,它起一个片选信号的作用,给 SDI 和 SCK 缓冲器加电,并使能输入移位寄存器。数据 (SDI 输入) 在随后的 24 个 SCK 脉冲上升沿被转移。首先装入的是 4 位命令字 (C3 至 C0);然后是 4 位 DAC 地址 (A3 至 A0);最后是 16 位数据字。数据字由 16、14 或 12 位输入代码组成,按 MSB 至 LSB 的顺序排列,之后是0、2 或4 个无关位(分别对应于LTC2600、LTC2610 和 LTC2620)。数据只有在 \overline{CS}/LD 信号为低电平时才能被转移至器件。 \overline{CS}/LD 的上升沿结束数据转移,并使器件执行 24 位输入字中规定的动作。图 2a 示出了完整的序列;命令 (C3 至 C0)和地址 (A3 至 A0)分配列于表 1。

也可选择将指令字扩展至 32 位的方案。为了使用 32 位字宽,首先将 8 个无关位转移至器件,随后是 24 位输人字,正如刚刚说明的那样(见图 2b)。32 位字宽是菊链操作所需要的,同时也可用来适应最小字宽为 2 字节的微处理器。

地均	<u>t</u> (n)			
А3	A2	A1	A0	
0	0	0	0	DAC A
0	0	0	1	DAC B
0	0	1	0	DAC C
0	0	1	1	DAC D
0	1	0	0	DAC E
0	1	0	1	DAC F
0	1	1	0	DAC G
0	1	1	1	DAC H
1	1	1	1	所有的 DAC



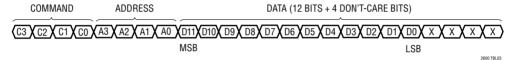
输入字 (LTC2600)



输入字 (LTC2610)



输入字 (LTC2620)



菊链操作

移位寄存器的串行输出出现于SDO 引脚。从SDI 输入转移至器件的数据先被延迟 32 个 SCK 脉冲上升 沿,然后在下一个 SCK 脉冲下降沿被输出。

SDO 输出可被用来通过一个三线式串行接口(即SCK、SDI和 CS/LD)来简化多个串行器件的控制。这样的一个"菊链"序列是通过把每个上游器件的SDO 与该信号链中下一个器件的 SDI 相连接来构成的。于是,器件的移位寄存器就被串联起来,从而有效地形成了一个贯穿整个链路的单输入移位寄存器。因此,只需简单地把器件的输入字加以级联,即可对它们进行单独寻址和控制;第一个指令字对链路中的最后一个器件进行寻址,并依此类推。在此序列中,SCK 和 CS/LD 信号为全部器件所共用。

在使用过程中,首先将 CS/LD 设定为低电平。然后,以第一个器件的 SDI 为数据输入,将级联输入数据转移至链路。当数据转移完成时,CS/LD 取高电平,并同时完成所有器件的指令序列。可对链路中的某个器件进行单独控制,方法是对其他器件采用"无操作"命令(1111)。

断电方式

命令 0100_b 专供特殊的"断电"指令之用(见表 1)。通过选择适当的 DAC 地址(n) 可使任何或全部的 DAC 断电。在该方式中,数字接口保持工作状态,而模拟电路被禁止。数字接口的静态功耗仅由漏电流引起。基准输入和模拟输出被设定为高阻抗状态,尽管 DAC 反馈电阻仍然存在,作为一个接地的 $90k\Omega$ 电阻对 DAC 输出进行加载。如表 1 所示,对选定的 DAC 执行一个更新命令即可对任何或全部的 DAC 重新加电,这将使该 DAC 上电,并利用最新装入的 DAC 字来更新其输出。

电压输出

在 5V 电压进行高达 15mA (在 3V 电压时的电流 为 7.5mA) 的电流供电或电流吸收时,这些器件中所包含的 8 个轨至轨放大器均能对负载调节提供保证。

负载调节是衡量放大器在一个宽范围的负载条件下保持额定电压准确度能力的尺度。测得的对应每毫安强制负载电流变化的输出电压变化以LSB/mA为单位来表示。



DC 输出阻抗等效于负载调节,并可简单地通过 把变化量的单位由 LSB/mA 换算为 Ω 来推导。当驱 动一个远离电源轨的负载时,放大器的 DC 输出阻抗 为 $0.025\,\Omega$ 。

当从任一电源轨吸收负载电流时,相对于该电源轨的输出电压空间将受到输出器件的 25Ω 典型通道电阻的限制;例如,当吸收 1mA 电流时,最小输出电压 = 25Ω • 1mA = 25mV 。请参见"典型性能特征"部分中的"电源轨上的空间与输出电流的关系曲线"图。

放大器可在驱动高达1000pF的容性负载的条件 下保持其稳定性。

电路板布局

在内部将"信号地"与"电源地"分开,并把内部 共用电阻减小至仅 0.005Ω ,就能够部分实现这些器 件所具有的卓越的负载调节和 DC 串扰特性。

GND 引脚具有两项功能,它既是基准和输出电压的参考节点,同时也是器件中电源电流的一条返回路径。因此,应精心设计接地方案和电路板布局,以确保额定性能。

电路的数字部分的模拟部分在电路板上应该是 分开的。这样做能够使数字信号远离敏感的模拟信 号,且便于使用分离的数字和模拟接地平面,此时 它们彼此间的容性和阻性干扰最小。

数字和模拟接地平面应只在一点相连,从而形成一个尽可能接近器件接地引脚的系统星形地。理想的做法是将模拟接地平面设置于电路板的元件面上,并应允许它在器件的下方运行,以实现噪声屏蔽。模拟接地平面应是连续且不间断的(必要的引脚焊盘和通孔除外),并将信号走线置于另一层上。

器件的 GND 引脚应与模拟地相连。从 GND 引脚至系统星形地的电阻应尽可能小。这里的电阻将直接加到器件的有效 DC 输出阻抗 (典型值为 0.025 Ω) 上,并使 DC 串扰特性发生劣化。请注意 LTC2600/LTC2610/LTC2620 对这些影响的敏感程度并不比同类型的其他器件高;相反,它们能够通过精心的电路板布局来实现器件性能的改善,而不是采用过大的内部电阻来使可达到的器件性能受到限制。

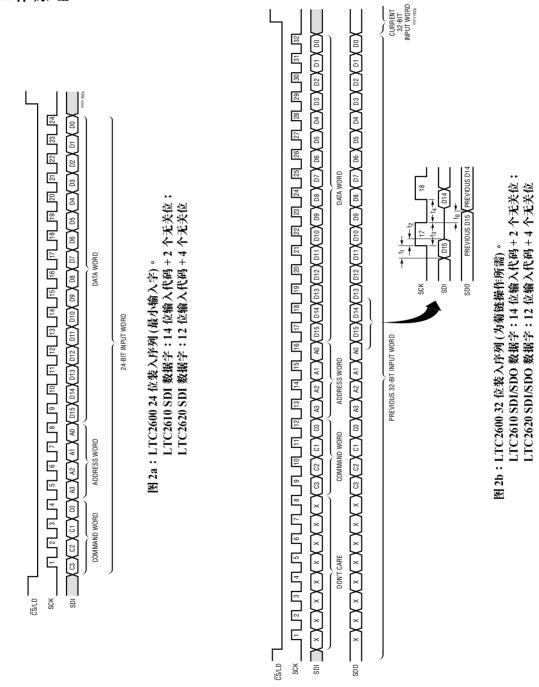
轨至轨输出的考虑

在任何的轨至轨电压输出器件中,输出都被限制在电源电压范围内的电压值上。

如图 3b 所示,由于器件的模拟输出不可能降至地电位以下,因此,它们有可能为最低位代码所限制。同样地,当 REF 引脚被连接至 V_{CC} 时,会在全标度附近发生输出受限。如图 3c 所示,如果 V_{REF} = V_{CC} 且 DAC 全标度误差 (FSE) 为正值,则相对于最高位代码的输出被限制在 V_{CC} 。如果 V_{REF} 低于 V_{CC} – FSE,则不会发生全标度输出受限。

偏移和线性是在 DAC 转移函数中不会发生输出 受限的区域内定义和测试的。





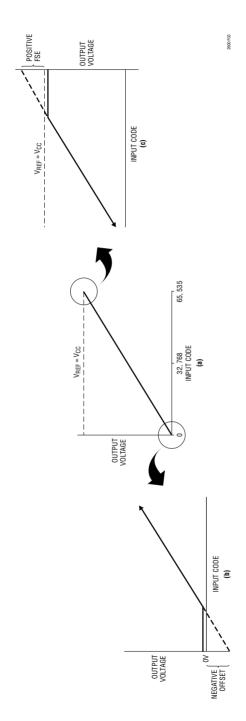


图3:轨至轨操作对一个DAC 转移函数曲线的影响。(a) 总转移函数(b) 负偏移的影响(对于靠近零标度的代码)(c) 正全标度误差的影响(对于靠近全标度的代码)

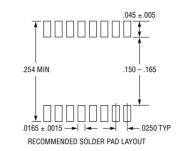
封装描述

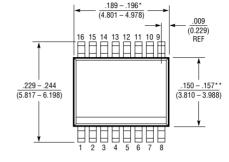
GN 封装 16 引脚塑料 SSOP 封装 (窄式 .150 英寸)

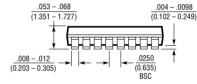
(参考 LTC DWG 05-08-1641)

.01<u>5 ± .004</u> × 45°

 (0.38 ± 0.10)







.007 - .0098 8° TYP (0.178 - 0.249).016 - .050 (0.406 - 1.270)

NOTE:

- 1. CONTROLLING DIMENSION: INCHES
- 2. DIMENSIONS ARE IN INCHES (MILLIMETERS)
- 3. DRAWING NOT TO SCALE
- *DIMENSION DOES NOT INCLUDE MOLD FLASH. MOLD FLASH SHALL NOT EXCEED 0.006" (0.152mm) PER SIDE
- **DIMENSION DOES NOT INCLUDE INTERLEAD FLASH. INTERLEAD FLASH SHALL NOT EXCEED 0.010" (0.254mm) PER SIDE

GN16 (SSOP) 0502

相关器件

器件型号	描述	备注
LTC1458/LTC1458L	具附加功能的四 12 位轨至轨输出 DAC	LTC1458 : V_{CC} = 4.5V \pm 5.5V , V_{OUT} = 0V \pm 4.096V LTC1458L : V_{CC} = 2.7V \pm 5.5V , V_{OUT} = 0V \pm 2.5V
LTC1654	双 14 位轨至轨 V _{OUT} DAC	可设置速度/功率,3.5µs/750µA,8µs/450µA
LTC1655/LTC1655L	采用 SO-8 封装并具串行接口的单 16 位 V _{OUT} DAC	V _{CC} = 5V(3V), 低功耗, 去干扰处理
LTC1657/LTC1657L	并行 5V/3V 16 位 V _{OUT} DAC	低功耗,去干扰,轨至轨 V _{OUT}
LTC1660/LTC1665	采用 16 引脚窄式 SSOP 封装的八进制 10/8 位 V _{OUT} DAC	V _{CC} = 2.7V 至 5.5V, 微功率, 轨至轨输出
LTC1821	并行 16 位电压输出 DAC	可在 2µs 内完成精准 16 位调整 (步进为 10V)