西安电子科技大学 2003 年攻读硕士学位研究生入学考试试题

| 考试科目代码: | 434 | |
|---------|-----|--|
| | | |

考试科目名称: 计算机基础二

考试日期: 2003年1月19日下午(3小时)

答题要求:答案必须写在答题纸上,写在试题上一律作废!! 试卷上不得作任何标记,不写姓名,准考证号写在指定位置。

数据结构部分(50分)

- 1、填空题(共20分)
- 1) 一个 $n \times n$ 的下三角矩阵 A 中的元素 aij ($i \ge j$, $1 \le i$, $j \le n$) 按行存于一个一维数组 B[1..n(n+1)/2]中,对其中的任一元素 aij,若在 B 中的位置为 k,则 k= (1)。
- 2) 用循环链表表示的队列长度为 n, 若只设头指针,则出队和入队的时间复杂度分别是__(2)__和___(3)__;若只设尾指针,则出队和入队的时间复杂度分别是___(4)__和__(5)___
- 3) 在一个无向图的邻接表中,若表结点的个数是 m,则图中边的条数是___(6) __条。
- 4) 设有一个含 200 个表项的哈希表,用线性探查法解决冲突,按关键码查询时找到一个表项的平均探查次数不超过 1.5,则哈希存储空间应能够至少容纳(7) 个表项。
- 5) 高度为 8 的平衡二叉树的结点数至少有___(8)_个。
- 6) 线性表 $L=(a_1, a_2, ..., a_n)$ 采用顺序存储,假定在不同的 n+1 个位置上插入的概率相同,则插入一个新元素平均需要移动的元素个数是 (9)。
- 7) 设栈 S 和队列 Q 的初始状态皆为空,元素 a_1 , a_2 , a_3 , a_4 , a_5 和 a_6 依次通过一个栈,一个元素出栈后即进入队列 Q,若 6 个元素出队列的顺序是 a_3 , a_5 ,

- a₄, a₆, a₂, a₁则栈 S 至少应该容纳 (10) 个元素。
- 8) 将一棵有 50 个结点的完全二叉树从根结点开始,由根向下,每一层从左至右,顺序地存储在一个一维数组 bt[1..50]中,这棵二叉树最下面一层上最左边一个结点存储在数组元素 (11) 中。
- 9) 有 n 个顶点的有向图, 至少需要 (12) 条弧才能保证是连通的。
- 10) 对于一个有向图,可以用 (13) 和 (14) 方法判断图中是否存在环。
- 2、有 5 个元素,其入栈次序为: A、B、C、D、E,在各种可能的出栈次序中,以元素 C 第一个出栈且 D 第二个出栈的次序有哪几个? (6 分)
- 3、已知一个二叉树的中序序列为 CBEDAHGIJF, 后序序列为 CEDBHJIGFA。
 - 1) 画出该二叉树。(6分)
 - 2) 画出该二叉树的先序线索二叉树。(6分)
- 4、利用一个栈 S,编写实现快速排序的非递归过程。(12分)

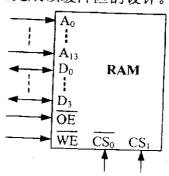
计算机原理部分(50分)

| _ | 、 单项选择题(每小题1分, | 共10分) | | |
|----|------------------------|----------------------|------------------|-------|
| 1. | 在计算机系统主存中,若某存储 | 皆区域在系统工作 | 时能提供读写特付 | 性,在系 |
| | 统不工作时又能长时间保存其中 | ⁹ 的内容,则该存 | 储区域应使用 | 芯片。 |
| | ① SRAM ② DRAM | ③ ЕРЕ | ROM 4 E | EPROM |
| 2. | 在一个引入 cache 的计算机主存 | (MM) 中,已经 | 和 cache 为 16KB, | MM 为 |
| | 128MB, cache 中块的大小为 1 | KB,当采用直接 | 地址映像时,MN | 1 地址的 |
| | 二进制格式为。 | | | |
| | ① 7位区号,4位块号,1位块 | 内地址 | | |
| | ② 7位区号,16位块号,11位 | 块内地址 | | |
| | ③ 13 位区号, 4 位块号, 10 位 | 块内地址 | | |
| | ④ 27 位区号, 14 位块号, 10 位 | 立块内地址 | | |
| 3. | 在磁表面存储器采用的磁记录 | 大方式中,不具有 | 育自同步能力的 i | 己录方式 |
| | 是。 | | | |
| | ① NRZ1 ② FM | ③ MI | FM (| 4 PM |
| 4. | 某计算机系统采用定长指令码、 | 变长操作码的指 | 令格式,其中采用 | 用4位操 |
| | 434 | 试题共6页 | | 2 |

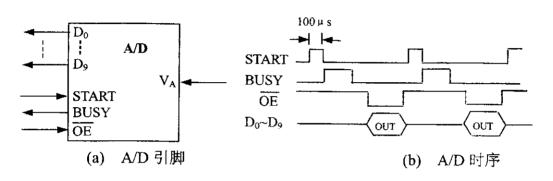
| 作码长度的指令使用率达到 80%,采用 8 位操作码长度的指令使用率达到 20%,那么该指令系统运行时,指令操作码的平均长度为 |
|--|
| ① 4 ② 4.8 ③ 6 使 0.4 5. 在利用计算机实现除法运算时,所采用的算法中最符合十进制除法运算规则的除法运算算法为。 ① 原码恢复余数法 ② 原码加减交替法 ③ 补码恢复余数法 ④ 补码加减交替法 6. 浮点数溢出的判断条件是。 ① 尾数上溢 ② 尾数下溢 ③ 阶码上溢 ④ 阶码下溢 7. 在计算机中,做加减运算最适宜的编码为。 ① 原码 ② 补码 ③ 反码 ④ 移码 8. 微程序应该放置在中。 ① 辅助存储器 ② 主存储器 ③ 高速缓冲存储器 ④ 控制存储器 9. 某计算机系统中的控制器需要产生 128 个微命令,如果用微程序控制器实现,则微指令的控制域(微命令)部分的编码长度为。 ① 采用水平编码 7 位,采用垂直编码 128 位 |
| 5. 在利用计算机实现除法运算时,所采用的算法中最符合十进制除法运算规则的除法运算算法为。 ① 原码恢复余数法 ② 原码加减交替法 ② 原码加减交替法 ② 补码加减交替法 ② 序数溢出的判断条件是。 ① 尾数上溢 ② 尾数下溢 ③ 阶码上溢 ④ 阶码下溢 7. 在计算机中,做加减运算最适宜的编码为。 ① 原码 ② 补码 ③ 反码 ④ 移码 8. 微程序应该放置在中。 ① 辅助存储器 ② 主存储器 ③ 高速缓冲存储器 ④ 控制存储器 9. 某计算机系统中的控制器需要产生 128 个微命令,如果用微程序控制器实现,则微指令的控制域(微命令)部分的编码长度为。 ① 采用水平编码 7 位,采用垂直编码 128 位 |
| 则的除法运算算法为。 ① 原码恢复余数法 ② 原码加减交替法 ③ 补码恢复余数法 ④ 补码加减交替法 6. 浮点数溢出的判断条件是。 ① 尾数上溢 ② 尾数下溢 ③ 阶码上溢 ④ 阶码下溢 7. 在计算机中,做加减运算最适宜的编码为。 ① 原码 ② 补码 ③ 反码 ④ 移码 8. 微程序应该放置在中。 ① 辅助存储器 ② 主存储器 ③ 高速缓冲存储器 ④ 控制存储器 9. 某计算机系统中的控制器需要产生 128 个微命令,如果用微程序控制器实现,则微指令的控制域(微命令)部分的编码长度为。 ① 采用水平编码7位,采用垂直编码 128 位 |
| ① 原码恢复余数法 ② 原码加减交替法 ③ 补码恢复余数法 6. 浮点数溢出的判断条件是。 ① 尾数上溢 ② 尾数下溢 ③ 阶码上溢 ④ 阶码下溢 7. 在计算机中,做加减运算最适宜的编码为。 ① 原码 ② 补码 ③ 反码 ④ 移码 8. 微程序应该放置在中。 ① 辅助存储器 ② 主存储器 ③ 高速缓冲存储器 ④ 控制存储器 9. 某计算机系统中的控制器需要产生 128 个微命令,如果用微程序控制器实现,则微指令的控制域(微命令)部分的编码长度为。 ① 采用水平编码 7 位,采用垂直编码 128 位 |
| ③ 补码恢复余数法 6. 浮点数溢出的判断条件是。 ① 尾数上溢 ② 尾数下溢 ③ 阶码上溢 ④ 阶码下溢 7. 在计算机中,做加减运算最适宜的编码为。 ① 原码 ② 补码 ③ 反码 ④ 移码 8. 微程序应该放置在中。 ① 辅助存储器 ② 主存储器 ③ 高速缓冲存储器 ④ 控制存储器 9. 某计算机系统中的控制器需要产生 128 个微命令,如果用微程序控制器实现,则微指令的控制域(微命令)部分的编码长度为。 ① 采用水平编码 7 位,采用垂直编码 128 位 |
| 7. 在计算机中,做加减运算最适宜的编码为。 ① 原码 ② 补码 ③ 反码 ④ 移码 8. 微程序应该放置在中。 ① 辅助存储器 ② 主存储器 ③ 高速缓冲存储器 ④ 控制存储器 9. 某计算机系统中的控制器需要产生 128 个微命令,如果用微程序控制器实现,则微指令的控制域(微命令)部分的编码长度为。 ① 采用水平编码 7 位,采用垂直编码 128 位 |
| ① 尾数上溢 ② 尾数下溢 ③ 阶码上溢 ④ 所写下溢 7. 在计算机中,做加减运算最适宜的编码为。 ① 原码 ② 补码 ③ 反码 ④ 移码 8. 微程序应该放置在中。 ① 辅助存储器 ② 主存储器 ③ 高速缓冲存储器 ④ 控制存储器 ② 主存储器 ③ 高速缓冲存储器 ④ 控制存储器 9. 某计算机系统中的控制器需要产生 128 个微命令,如果用微程序控制器实现,则微指令的控制域(微命令)部分的编码长度为。 ① 采用水平编码 7 位,采用垂直编码 128 位 |
| 下溢 7. 在计算机中,做加减运算最适宜的编码为。 ① 原码 ② 补码 ③ 反码 ④ 移码 8. 微程序应该放置在中。 ① 辅助存储器 ② 主存储器 ③ 高速缓冲存储器 ④ 控制存储器 9. 某计算机系统中的控制器需要产生 128 个微命令,如果用微程序控制器实现,则微指令的控制域(微命令)部分的编码长度为。 ① 采用水平编码 7 位,采用垂直编码 128 位 |
| 7. 在计算机中,做加减运算最适宜的编码为。 ① 原码 ② 补码 ③ 反码 ④ 移码 8. 微程序应该放置在中。 ① 辅助存储器 ② 主存储器 ③ 高速缓冲存储器 ④ 控制存储器 9. 某计算机系统中的控制器需要产生 128 个微命令,如果用微程序控制器实现,则微指令的控制域(微命令)部分的编码长度为。 ① 采用水平编码 7 位,采用垂直编码 128 位 |
| ① 原码 ② 补码 ③ 反码 ④ 移时 8. 微程序应该放置在中。 ① 辅助存储器 ② 主存储器 ③ 高速缓冲存储器 ④ 控制存储器 9. 某计算机系统中的控制器需要产生 128 个微命令,如果用微程序控制器实现,则微指令的控制域(微命令)部分的编码长度为。 ① 采用水平编码 7 位,采用垂直编码 128 位 |
| 8. 微程序应该放置在中。 ① 辅助存储器 ② 主存储器 ③ 高速缓冲存储器 ④ 控制存储器 9. 某计算机系统中的控制器需要产生 128 个微命令,如果用微程序控制器实现,则微指令的控制域(微命令)部分的编码长度为。 ① 采用水平编码 7 位,采用垂直编码 128 位 |
| ① 辅助存储器 ② 主存储器 ③ 高速缓冲存储器 制存储器 9. 某计算机系统中的控制器需要产生 128 个微命令,如果用微程序控制器实现,则微指令的控制域(微命令)部分的编码长度为。 ① 采用水平编码 7 位,采用垂直编码 128 位 |
| 制存储器 9. 某计算机系统中的控制器需要产生 128 个微命令,如果用微程序控制器实现,则微指令的控制域(微命令)部分的编码长度为。 ① 采用水平编码 7 位,采用垂直编码 128 位 |
| 9. 某计算机系统中的控制器需要产生 128 个微命令,如果用微程序控制器实现,则微指令的控制域(微命令)部分的编码长度为。 ① 采用水平编码 7 位,采用垂直编码 128 位 |
| 现,则微指令的控制域(微命令)部分的编码长度为。 ① 采用水平编码 7 位,采用垂直编码 128 位 |
| ① 采用水平编码 7 位,采用垂直编码 128 位 |
| ② 采用水平编码 8 位,采用垂直编码 128 位 |
| |
| ③ 采用水平编码 128 位,采用垂直编码 7 位 |
| ④ 采用水平编码 128 位,采用垂直编码 8 位 |
| 10. 假定某计算机系统的 CPU 内部采用总线结构, 其指令的取指周期由以下 |
| 微操作序列实现,即 |
| a. $MAR \leftarrow (PC)$; |
| b. MDR ← Memory, Read; |
| c. $PC \leftarrow (PC) + 1$; |
| d. $IR \leftarrow (MDR)_{\circ}$ |
| 一种较好的设计是为其安排个节拍周期。 |
| ① 1 ② 2 ③ 3 · · · · · · · · · · · · · · · · · · |

| \ | 填空题 | (每小题1分, | 共10分) |
|----------|-----|---------|-----------------|
| | | / - / | - / N N D J J J |

- 1. 当代计算机普遍采用 Von Neumann 体系结构,它的核心设计思想
- 储器。
- 3. 硬盘的平均存取时间由公式_____决定。 4. 移码主要用于表示_____
- 5. 某计算机指令系统需要设计 N 种功能指令,每种功能指令又允许有 M 种 寻址方式, 那么所设计指令的操作码长度 n 应
- 6. 运算器中最基本的部件之一是并行加法器,为了加快并行加法器的运算速 度,其内部各位全加器间的进位链结构应选用______结构。
- 7. 我们常说的 Booth 算法实际上是______ 算法。
- 8. 在浮点数表示中, 使其尾数 M 成为规格化小数的要求
- 9. 计算机中采用组合逻辑控制器的目的
- 10. 微程序控制器设计中主要要解决的两个基本问题是______和 微指令执行。
- 三、 在8088 微机系统中, 若希望在内存 A2000H 为首地址的 16KB 空间上 设置一个工作缓冲区,试用图示类型的芯片完成该缓冲区的设计。(8分)



四、 某 A/D 转换器引脚如图 (a) 所示,工作过程由图 (b) 时序确定。若希望以 10ms 为周期定时启动 A/D 转换器工作,试给出利用 8088 微机系统完成此任务的设计方案。要求利用 8255 作为 A/D 的接口部件,利用 8253 产生定时启动 A/D 的 START 信号,利用 BUSY 信号作为中断请求信号,所设计的方案中应包括各部件间的基本连线及对可编程器件 8255、8253 初始化内容的说明。可提供的部件还有 8088 系统总线、1MHz 时钟、各种门电路及译码器。 (12 分)



五、 在题四中的设计已被正确实现且已对 8255、8253 做了相应初始化的基础上,若能够利用 A/D 转换器的 BUSY 结束信号对 CPU 发出中断请求,则可以利用中断方式接收 A/D 转换器的数据。请编写初始化 8088 系统中断向量表的程序段及接收 A/D 转换器数据的中断处理程序段(设使用的中断向量码为 E0H,接收的数据存于指针 SI 寄存器指示的数据区中,所有的端口地址自定)。 (10 分)

程序设计部分(50分)

- 、如果一个数列中的某一段(至少有两个元素)的各元素值均相同,则称之为等值数列段。等值数列段中元素的个数叫做等值数列段的长度。现有由 N个元素组成的整数数列 A,编写一程序求 A 中长度最大的所有等值数列段的始末位置,如果没有等值数列段,则输出特殊标志。 (15分)
- 二、某旅行社举行了一次游戏竞赛,胜者可免费周游世界。n 位参赛者分别编

号为 1, 2, …, n, 并按照顺时针方向围坐成一个圆圈。每位参赛者都持有一个密码(正整数)。初始时任意指定一个正整数 m, 然后从第一个人开始按顺时针方向自 1 开始顺序报数,报到 m 的人出圈,将他的密码作为新的 m 值,从他在顺时针方向上的下一个人开始重新从 1 报数。如此下去,直到剩下一个人为止,这个人便是优胜者。请编写一程序,求出优胜者的编号(参赛者人数 n 和每位参赛者的密码由键盘输入)。 (15 分)

三、下列的文法可用来描述化学分子式的书写规则(例如, $Al_2(CO_3)_3$ 、 $Cu(OH)_2$):

 $\lambda \to \beta | \beta \lambda$

 $\beta \to \delta |\delta n$

 $\delta \to \xi |\xi \theta|(\lambda)$

其中: λ 是一个分子式; δ 或者是一个元素,或者是一个带括号的(子)分子式; 元素或者是一个大写字母(记为 ξ),或者是一个大写字母和一个小写字母(记为 $\xi\theta$); β 或者是一个 δ ,或者是在 δ 之后接上一个整数n, δn 表示 β 有n个 δ 的元素或(子)分子式。一个完整的分子式由若干个 β 组成(当然一个正确的分子式除符合上述文法规则外,还应满足分子式本身的语义要求,但在本题目中不考虑语义要求)。

请设计一个程序,按照上述文法分析输入的分子式,并计算出该分子式的分子量。例如:元素 H 的原子量是 1,元素 O 的原子量是 16。输入分子式 H_2O ,程序计算出它的分子量为 $18(=1\times2+16)$ 。程序中各元素的名称及它的原子量从文件 atom. dat 中读入。

注:文件 atom. dat 的格式:

元素名1 原子量1

元素名2 原子量2

… (20分)