



L1 Information Numérique Travaux dirigés

Année 2013-2014

Isabelle Sirot

1 : Représentation des nombres

Exercice 1

La représentation d'un nombre en base 2 étant $[11111001010]_2$, déterminer sa représentation dans chacune des bases suivantes : 8 (octal), 10 (décimal), 16 (hexadécimal).

Exercice 2

Ecrire en base 2 et en base 16 les nombres écrit en base 10 suivant :
0,425 et 32,85

Exercice 3

Ecrire en décimal la valeur du nombre hexadécimal $AB,CD]_{16}$.
Ecrire en octal et en binaire la valeur du nombre hexadécimal $BAFFE]_{16}$.

Exercice 4

- 1) Convertir les valeurs décimales suivantes en base 2, puis en 8
151 432,25 45,150
- 2) Convertir les valeurs binaires suivantes en base 10 puis en hexadécimal
1011101 1011,1011

rappel $2^{-3}=0,125$ et $2^{-4}=0,0625$

- 3) Convertir les nombres exprimés en octal ou en hexadécimal en base 2.
 $[CA56]_{16}$ $[707]_8$

Exercice 5

Déterminer la base n du nombre $513]_n$ sachant que $513]_n = 189]_{10}$.

Exercice 6

Exprimer les nombres suivants en base 2 sous la forme complément à deux, on travaillera sur un format de 8 bits
38, -38, 51 -51, +4, -4

Exercice 7

Avec une représentation sur un format de 8 bits, effectuer les soustractions suivantes :
18-12, 15-31, 56-27, 64+65, 16-60, 15-25

Exercice 8

En sachant que les règles de calcul s'appliquent dans tous les systèmes de numération, additionner les nombres hexadécimaux suivants :

1) $26_{16} + 16_{16}$

2) $2B_{16} + 84_{16}$

3) $DF_{16} + AC_{16}$

Exercice 9

Effectuer les opérations suivantes des nombres décimaux suivants. Les nombres seront représentés en binaire sur 8 bits en complément à deux. Vérifier les résultats.

$52+40$	$52-40$	$-52+40$	$-52-40$
$68+84$	$68-84$	$-68+84$	$-68-84$

Exercice 10

Les suites binaires suivantes sont données en complément à 2. Pour chacune d'elles, indiquez quel est le nombre décimal représenté.

11010001

01011101

Exercice 11

Quels sont les entiers les plus petits et les plus grands représentables avec des valeurs de 4 bits, 8 bits, 16 bits en utilisant :

- 1) La représentation binaire non signée.
- 2) La représentation en complément à deux.

2 : Algèbre booléenne, simplifications

Exercice 1

Exprimer par une proposition logique que

- 1) Les variables A, B, C, D sont toutes égales à 1
- 2) Toutes les variables A, B, C, D sont nulles
- 3) Au moins l'une des variables A, B, C, D est égale à 1
- 4) Au moins l'une des variables A, B, C, D est égale à 0

Exercice 2

- 1) Soit $F(a,b,c) = a.\bar{b} + a.b.c + a.\bar{c}$
Que valent $F(0,1,1)$, $F(1,1,0)$ et $F(1,0,0)$?
- 2) Démontrer, à l'aide des tables de vérités, le théorème suivant :
$$\bar{a}.\bar{b} + b = \bar{a} + b$$
- 3) Soit $F(a,b,c) = a.\bar{b} + a.b + a.c$
Montrer que $F(a,b,c) = a$
- 4) Soit $F(a,b,c) = \bar{a}.\bar{b}.c + a.\bar{b}.\bar{c} + a.\bar{b}.c + a.b.\bar{c} + a.b.c$
Montrer que $F(a,b,c) = a + \bar{b}.c$

Exercice 3

Calculer les compléments des fonctions suivantes :

$$\begin{aligned}F_1 &= (a + b)(\bar{a} + \bar{b}) \\F_2 &= a(c + d) + (\bar{a} + c)(\bar{b} + c + d) \\F_3 &= \bar{a}\bar{b}c + \bar{a}b\bar{c} + a(bc + \bar{b}\bar{c})\end{aligned}$$

Exercice 4

En utilisant l'algèbre booléenne, simplifier chaque expression :

- 1) $bd + b(d + e) + \bar{d}(d + f)$
- 2) $\bar{a}\bar{b}c + \overline{(a + b + c)} + \bar{a}\bar{b}c\bar{d}$
- 3) $(b + bc)(b + \bar{b}c)(b + d)$
- 4) $abcd + ab(\bar{c}d) + (\bar{a}b)cd$
- 5) $abc(ab + \bar{c}(bc + ac))$

Exercice 5

Simplifier les équations logiques suivantes par la méthode algébrique

$$S_1 = (A + \bar{B})(\bar{A} + B)(\bar{A} + \bar{B})$$

$$S_2 = A + \bar{A}(\bar{B}\bar{C}\bar{D} + C + D) + B\bar{D}$$

$$S_3 = AB\bar{C} + \bar{A}\bar{B}C + \bar{A}CD + \bar{B}\bar{C}\bar{D} + AC$$

$$S_4 = ABCD\bar{E}F + AB\bar{C}DE\bar{F} + \bar{A}BD\bar{E}F + \bar{A}B\bar{C}DE + AB\bar{C}DF + BD\bar{E}\bar{F} + BCDE$$

Exercice 6

Mettre les fonctions logiques suivantes sous forme disjonctive simplifiée.

$$y_1 = \overline{\overline{x_3 x_2}} \left(\overline{x_3 (\overline{x_2 + x_1})} \right)$$

$$y_2 = \overline{\overline{(x_3 + x_1)}(x_2 + x_1)} \left(\overline{x_3 + x_2 + x_1} \right) + x_3 \bar{x}_2 x_1$$

$$y_3 = \overline{\overline{(x_3 + x_2)}(x_1 + x_0)} \left(\overline{x_2 + x_1 x_0} \right) \left(\overline{x_3 x_2 x_0} \right) \left(\overline{x_2 + x_1 + x_0} \right)$$

Exercice 7

Soit $F(x,y,z)$ définit par sa table de vérité :

x	y	z	F(x,y,z)
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

Donner la forme canonique conjonctive et disjonctive de F.

Exercice 8

Écrire sous forme canonique disjonctive les fonctions définies par :

- 1) $F(A,B,C) = 1$ si le nombre de variable à 1 est paire
- 2) $F(A,B,C) = 1$ si une variable et une seule est égale à 1

Exercice 9

Simplifier par la méthode de Karnaugh les fonctions suivantes

$$F_1(A, B, C, D) = \Sigma (0, 3, 4, 5, 8, 11, 12, 13)$$

$$F_2(A, B, C, D) = \Sigma (1, 2, 3, 4, 5, 9, 10, 11, 12, 13)$$

$$F_3(a, b, c, d) = \bar{a} \bar{b} \bar{c} \bar{d} + \bar{a} \bar{b} c \bar{d} + a \bar{b} \bar{d} + a b \bar{c} \bar{d} + a b c \bar{d}$$

$$F_4(A, B, C, D, E) = \Sigma (0, 1, 2, 5, 7, 9, 13, 16, 18, 21, 23)$$

$$F_5(a, b, c, d, e) = \Sigma (1, 2, 5, 6, 8, 12, 17, 19, 21, 23, 25, 27, 29, 31).$$

3 : Circuits logiques combinatoires

Exercice 1

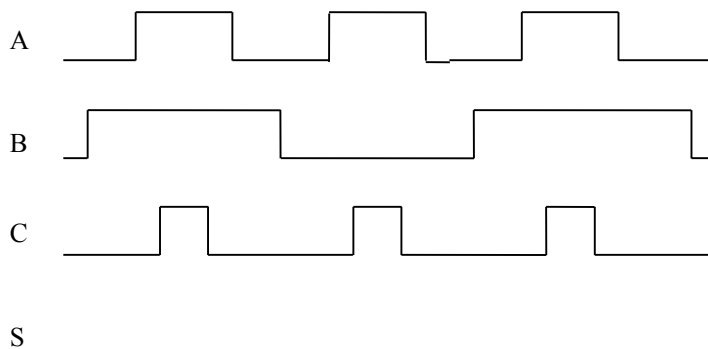
Soit la fonction logique définie par la table de vérité suivante :

a	b	F(a,b)
0	0	1
0	1	0
1	0	1
1	1	1

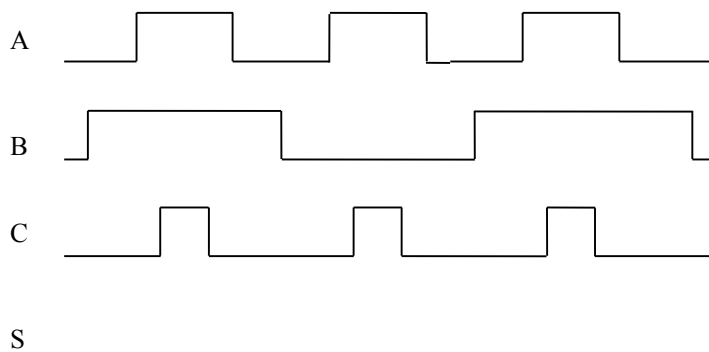
Donner le schéma de cette fonction en utilisant uniquement des portes NON-ET.

Exercice 2

- 1) La figure suivante illustre la forme d'onde de trois entrées (A, B, C) d'une porte OU, Tracer la forme d'onde de la sortie S.

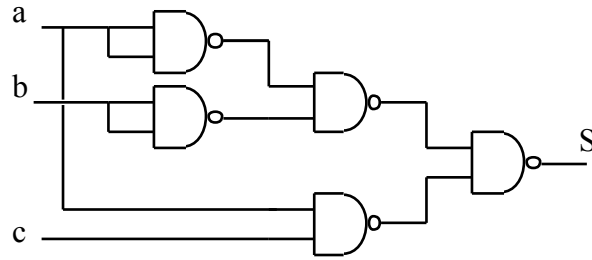


- 2) La figure suivante illustre la forme d'onde de trois entrées (A, B, C) d'une porte ET, Tracer la forme d'onde de la sortie S.



Exercice 3

On considère le circuit ci-dessous :

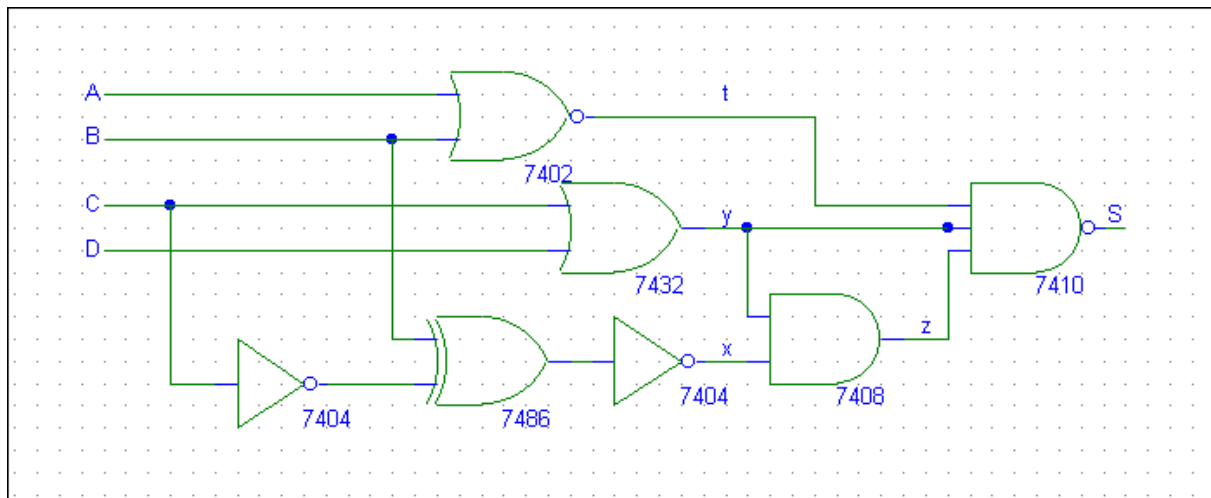


- 1) Donner la valeur de la sortie S si $a=0$, $b=0$ et $c=0$
- 2) Donner l'expression logique de S sous forme disjonctive
- 3) Donner l'expression logique de S sous forme conjonctive
- 4) Faire le schéma de la fonction S en n'utilisant que des portes Non-Ou

Exercice 4

On considère le schéma logique de la figure ci-dessous

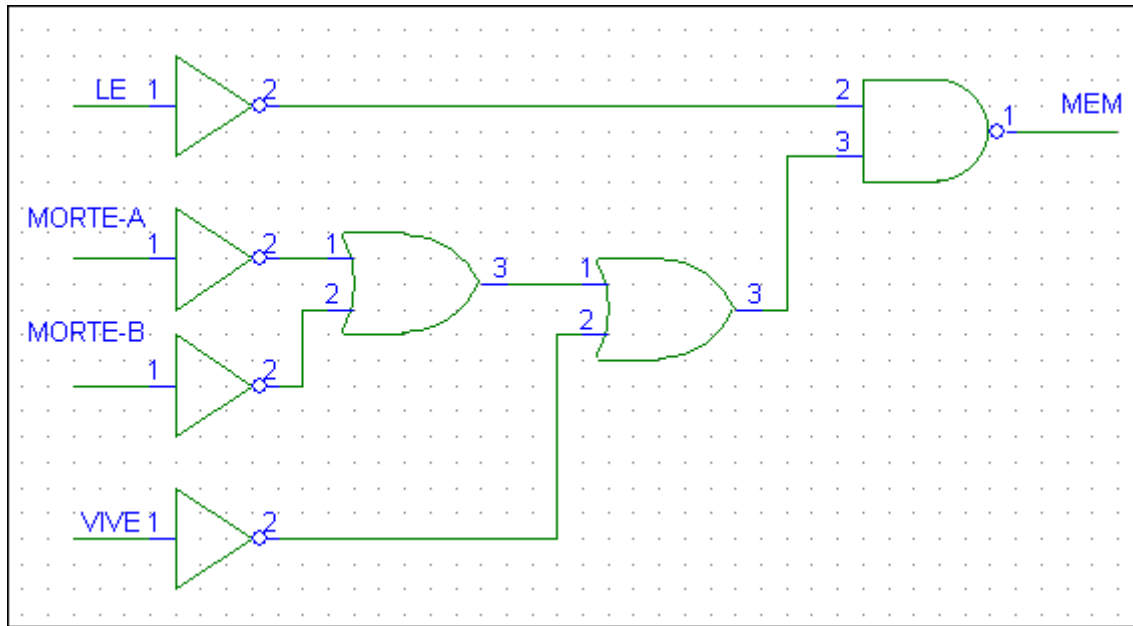
- 1) Déterminer l'équation logique de la sortie S.



- 2) Proposer un schéma à base de portes NAND qui réalise la fonction.

Exercice 5

Le circuit logique de la figure suivante génère une sortie, MEM, qui sert à rendre actives les puces mémoires d'un micro-ordinateur. Trouver les conditions d'entrée qui génèrent le signal MEM



Exercice 6

On souhaite réaliser un comparateur complet de deux mots de quatre bits.

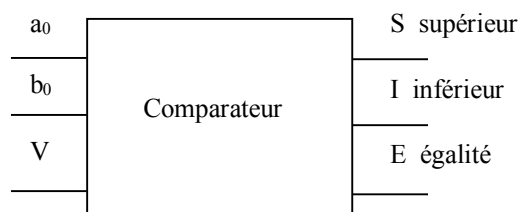
- 1) Donner la table de vérité d'un comparateur de deux éléments binaires qui fonctionne de la façon suivante :

S supérieur est égal 1 si $a_0 > b_0$

I inférieur est égal à 1 si $a_0 < b_0$

E=1 si les deux éléments binaires sont égaux.

L'entrée V est une entrée de validation, le comparateur fonctionne si V est égal à 1 sinon toutes les sorties sont égales à zéro.



- 2) Réaliser ce comparateur de 1 élément binaire avec les portes de votre choix.
- 3) Réaliser le schéma d'un comparateur en cascade de deux mots de quatre bits $A(a_0, a_1, a_2, a_3)$ et $B(b_0, b_1, b_2, b_3)$ à l'aide de comparateurs de 1 bit et de quelques portes logiques.
- 4) On souhaite maintenant réaliser un comparateur complet avec une structure en parallèle. Tous les éléments binaires de même poids sont donc systématiquement et simultanément comparés. Donner les équations de S, I et E en fonction des deux mots d'entrées A et B.

Exercice 7

- 1) Donner l'équation de sortie d'un multiplexeur à deux entrées adresses $A_1 A_0$ et quatre entrées données $D_3 D_2 D_1 D_0$.

- 2) Donner le schéma de ce multiplexeur avec des portes NAND.
- 3) On souhaite réaliser la fonction majorité M . Cette fonction est à 1 à chaque fois qu'il y a une majorité de un parmi les variables d'entrée. Utiliser un multiplexeur à quatre entrées d'adresse pour réaliser la fonction majorité de 1 de cinq variables A, B, C, D, E .

4 : Systèmes logiques combinatoires

Exercice 1

Dans les systèmes logiques, les opérations de transfert sont très courantes. Au cours de ces transferts, les informations peuvent être erronées (parasites, défaillances du circuit).

L'information peut donc être modifiée sans que l'utilisateur s'en rende compte. Divers moyens sont mis en œuvre pour vérifier la fiabilité du transfert.

Le générateur de parité est un système qui permet de détecter certaines erreurs, sans pouvoir les corriger. Le système consiste, par exemple tous les 4 bits, à rajouter un cinquième bit de parité dont la valeur est 0 si le nombre de 1 transférés est impair et 1 si le nombre de 1 transférés est pair.

- 1) Donner la table de vérité
- 2) Etablir le diagramme de Karnaugh, Essayer de simplifier la fonction.
- 3) Faire le schéma logique correspondant en utilisant qu'une seule sorte de fonction logique.
- 4) En déduire le schéma d'un générateur de parité sur 8 bits.

Exercice 2

On souhaite installer dans une maison de trois appartements un système de sécurité permettant de déclencher une alarme en cas d'effraction. Ce système est composé de trois détecteurs de mouvement, soit un détecteur par appartement. Chaque détecteur est doté d'un capteur. Nous représenterons dans ce qui suit, les capteurs pour les variables a, b, c et l'alarme par la variable S.

Le système complet est doté d'un interrupteur servant à armer le système (mise en marche et arrêt du système de surveillance). Notons 'd' la variable représentant cet interrupteur.

- 1) Etablir la table de vérité.
- 2) Déterminer l'équation logique de la sortie S par la méthode de Karnaugh.
- 3) Cette solution utilise-t-elle le nombre minimal de portes logiques ?
sinon déterminer alors l'équation permettant d'utiliser le minimum de portes logiques.
- 4) Donner le schéma du circuit ainsi obtenu.

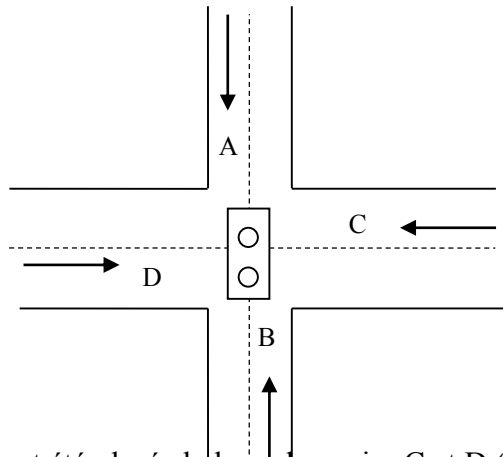
Exercice 3

Caroline et Jean prévoient d'aller à la piscine aujourd'hui si Jean est disponible. S'il fait beau, ils iront à la piscine découverte, toujours ouverte. S'il ne fait pas beau, ils iront à la piscine couverte, si celle-ci n'est pas réservée aux scolaires. S'ils ne peuvent aller à la piscine ils iront au cinéma. Si Jean n'est pas libre, Caroline ira soit au cinéma s'il ne fait pas beau, soit se promener s'il fait beau.

Donner les six équations des activités de Caroline et de Jean notées Pi pour piscine, C pour cinéma et Pr pour promenade. Les variables d'entrées seront b (beau temps) pc (piscine couverte disponible) et jl (Jean libre). Simplifier les équations.

Exercice 4

La figure suivante montre l'intersection entre une route principale et une route secondaire.



Des capteurs ont été placés le long des voies C et D (route principale) et des voies A et B (route secondaire). Les sorties de ces capteurs sont à 1 quand il y a une voiture et à 0 quand il n'y en a pas. Le feu de circulation se trouvant au croisement est commandé par les règles de décision suivantes.

- Le feu E-O est vert quand il y a des voitures dans les deux voies C et D.
- Le feu E-O est vert quand il y a des voitures dans C ou D et quand il y en a pas dans A et B ou quand il y en a dans A ou dans B mais pas dans les deux.
- Le feu N-S est vert quand il y a des voitures dans les voies A et B et qu'il y en a dans C ou dans D mais pas dans les deux.
- Le feu N-S est vert quand il y a des voitures dans A ou B et qu'il n'y a pas de voiture dans C et D.
- Le feu E-O est vert quand il n'y a pas de voiture du tout.

Nous allons concevoir le circuit logique qui commande le feu de circulation (les sorties des capteurs étant considérées comme les entrées). Ce circuit aura deux sorties soit E-O et N-S. La sortie sera à l'état 1 quand le feu est vert.

1. Etablir la table de vérité
2. Donner les équations simplifiées des deux sorties.
3. Nous disposons d'un multiplexeur à quatre entrées et d'une porte logique, proposer un schéma qui commande le feu de circulation.

Exercice 4

Quatre personnes (A, B, C, D) d'une société peuvent avoir accès à un coffre. Chacun possède une clé différente (respectivement a, b, c, d). La personne A ne peut ouvrir le coffre qu'en présence de la personne B ou de la personne C. Les personnes B, C et D ne peuvent ouvrir qu'en présence d'au moins deux des autres responsables.

1. Donner la table de vérité comprenant les quatre variables d'entrée a, b, c, d et la variable S (ouverture du coffre)
2. Proposer un schéma avec un multiplexeur à quatre entrées adresses réalisant la fonction S

3. Proposer un schéma avec un multiplexeur à trois entrées adresses (A, B, C) réalisant la fonction S
4. Proposer un schéma avec un multiplexeur à deux entrées adresses (A, B) réalisant la fonction S

Exercice 5

Un jeu électronique à deux joueurs consiste pour chacun d'entre eux à utiliser l'un des trois boutons poussoirs A, B, C. Pour le joueur N°1, on note A1, B1, C1 chacun des trois boutons poussoirs dont il dispose ; pour le joueur N°2, on note A2, B2, C2 chacun des trois boutons poussoirs, dont il dispose. Chaque joueur ne peut appuyer que sur un bouton à la fois. Le joueur appuyant sur A l'emporte sur celui qui appuie sur B ; le joueur appuyant sur B l'emporte sur celui qui appuie sur C ; le joueur appuyant sur C l'emporte sur celui qui appuie sur A.

A chaque envoi, s'allume la lampe J1 si c'est le premier joueur qui a gagné. La lampe J2 s'allume si le deuxième joueur gagne. S'il y a égalité, la lampe N s'allume.

- 1) Compléter la table de vérité ci-dessous

C1	B1	A1	C2	B2	A2	J1	J2	N
0	0	0	0	0	0	0	0	1
0	0	1	0	0	1			
0	0	1	0	1	0			
0	0	1	1	0	0			
0	1	0	0	0	1			
0	1	0	0	1	0			
0	1	0	1	0	0			
1	0	0	0	0	1			
1	0	0	0	1	0			
1	0	0	1	0	0			

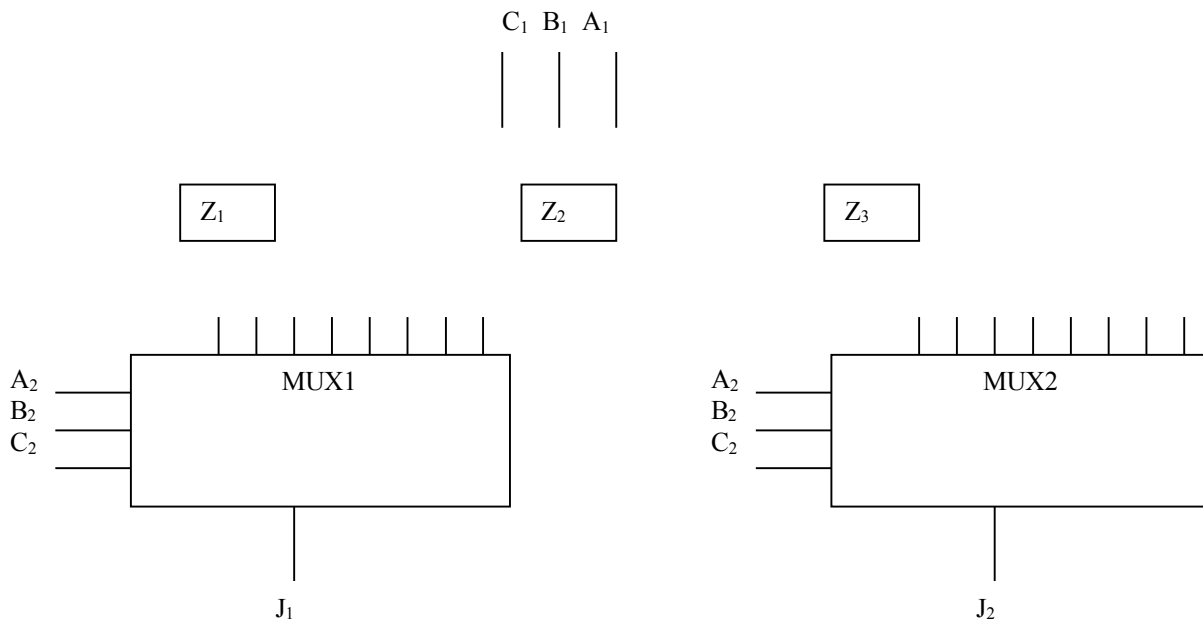
- 2) A partir de la table de vérité, établir les formes disjonctives de J1 et de J2
- 3) Exprimer N en fonction de J1 et de J2
- 4) On considère les fonctions élémentaires de trois variables (A1, B1, C1)

$$Z_1 = A_1 \bar{B}_1 \bar{C}_1 \quad Z_2 = \bar{A}_1 B_1 \bar{C}_1 \quad Z_3 = \bar{A}_1 \bar{B}_1 C_1$$

Montrer que J1 et J2 peuvent être exprimés en fonction de (Z1, A2, B2, C2) et (Z2, A2, B2, C2) et (Z3, A2, B2, C2). Donner un logigramme simple des fonctions Z1, Z2, Z3.

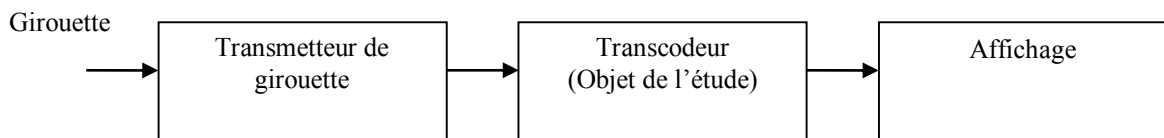
- 5) On utilise deux circuits appelés multiplexeurs MUX1 et MUX2 à 8 entrées et dont chaque sortie doit réaliser respectivement les fonctions J1 et J2. Les grandeurs (A2, B2, C2) sont les adressages des deux multiplexeurs. Terminer le schéma suivant, en indiquant comment on obtient N.

Un multiplexeur est un circuit à 2^n entrées d'information, n entrées d'adresse et une sortie S. En sélectionnant une entrée par son adresse codée à n chiffres binaires, on transmet son signal vers la sortie.

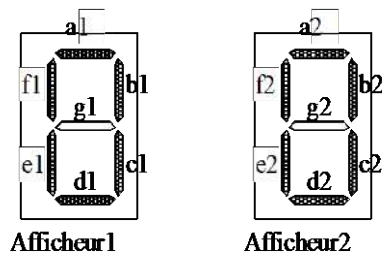


Exercice 6

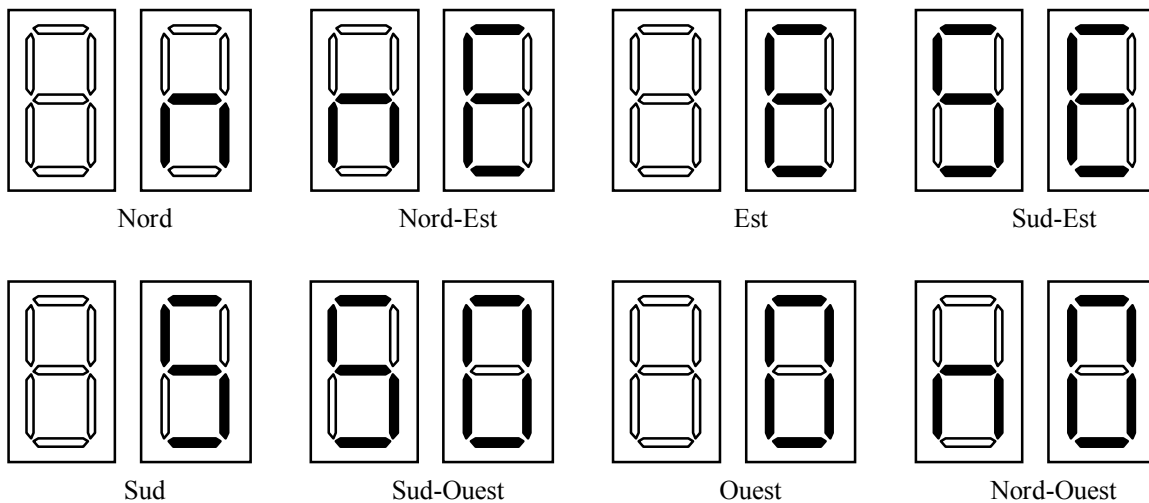
Nous disposons d'un système ayant pour fonction d'indiquer la direction du vent captée par une girouette selon huit directions différentes. L'indication de la direction du vent est faite par un affichage du point cardinal (N/NE/E/SE/S/SO/O/NO). Le schéma fonctionnel est le suivant :



Le transcodeur est un ensemble de fonctions logiques, qui convertissent les informations de positions données par le transmetteur de girouette afin de commander l'allumage de deux afficheurs sept segments à cathode commune. Le niveau haut, correspondant à un état logique 1, correspond à un segment allumé.



La direction du vent s'obtient par affichage des points cardinaux selon les indications suivantes :



1) Compléter la table de vérité ci dessous.

Direction	Entrées			Afficheur 1							Afficheur2						
	z	y	x	a1	b1	c1	d1	e1	f1	g1	a2	b2	c2	d2	e2	f2	g2
Nord	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	0	1
Nord Est	0	0	1	0	0	1	0	1	0	1	1	0	0	1	1	1	1
Est	0	1	0														
Sud est	0	1	1														
Sud	1	0	0														
Sud Ouest	1	0	1														
Ouest	1	1	0														
Nord Ouest	1	1	1														

2) Ecrire les équations des segments a1, c1, b2, g2.

3) Simplifier algébriquement ces quatre équations.

4) Trouver des relations évidentes entre a1, d1 et f1 puis entre c1 et g1. Donner l'équation de b1.

5) Donner les schémas des segments c2, d2 et e2 en utilisant des multiplexeurs à trois entrées adresses.

5) Programmer l'élément PAL (Programmable Array Logic) donné en annexe afin d'obtenir ces fonctions. Chaque sortie doit être exprimée sous la forme de OU de quatre termes.

Exercice 7

On souhaite réaliser le transcodage du code binaire naturel vers le code binaire réfléchi ou (code GRAY) .

A	B	C	D	a	b	c	d
0	0	0	0	0	0	0	0
0	0	0	1	0	0	0	1
0	0	1	0	0	0	1	1
0	0	1	1	0	0	1	0
0	1	0	0	0	1	1	0
0	1	0	1	0	1	1	1
0	1	1	0	0	1	0	1
0	1	1	1	0	1	0	0
1	0	0	0	1	1	0	0
1	0	0	1	1	1	0	1
1	0	1	0	1	1	1	1
1	0	1	1	1	1	1	0
1	1	0	0	1	0	1	0
1	1	0	1	1	0	1	1
1	1	1	0	1	0	0	1
1	1	1	1	1	0	0	0

1) Programmer la PROM donnée en annexe afin d'obtenir ce transcodeur.

Une mémoire PROM (abréviation anglaise de programmable read-only memory) contient une série de porte ET non programmable connecté à un tableau de porte OU programmable.

2) Programmer l'élément PAL donné en annexe afin d'obtenir ce transcodeur. Chaque sortie doit être exprimée sous la forme de OU de quatre termes.

Un élément PAL (programmable array logic) contient un tableau de ET programmable et un tableau de OU fixe.