МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ ФЕДЕРАЦИИ

НАЦИОНАЛЬНЫЙ ИССЛЕДОВАТЕЛЬСКИЙ ЯДЕРНЫЙ УНИВЕРСИТЕТ «МОСКОВСКИЙ ИНЖЕНЕРНО-ФИЗИЧЕСКИЙ ИНСТИТУТ»



Институт Интеллектуальных Кибернетических Систем Кафедра «Компьютерные системы и технологии»

Отчёт о лабораторной работе №3 «Обработчик внешнего прерывания»

Студент группы Б20-503	Коломенский В. Г. / _	 /
Руководитель	//	 /

Оглавление

1. Введение	1
2. Реализация программы	3
3. Тестирование программы	6
4. Список литературы и ссылки	10

1. Введение

По заданию лабораторной работы необходимо создать программу, в которой циклически опрашивается рабочий регистр и выводится его содержимое на Р4.

При выполнении работы необходимо разработать обработчик внешнего прерывания INTO, выполняющий логическую или арифметическую операцию над операндами из памяти, адрес нахождения которых задан в управляющем слове. Считывание управляющего слова происходит из внешней памяти.

Полное условие представлено на рисунках 1.1 и 1.2.

Работа №3 Обработчик внешнего прерывания

Задание:

Основная программа циклически опрашивает:

- 1. Буферный регистр $P\Gamma 1_{6y\varphi}$ и выводит его содержимое в порт P4 для индикации.
- 2. Ячейку внешней памяти данных с адресом 7FFAh, в 5-ти младших битах содержится управляющее слово следующего формата:

	D7	D6	D5	D4	D3	D2	D1	D0
-	-	-	_	С	B1	В0	A1	A0

где С – бит выбора операции,

В1В0 – относительный адрес операнда В, извлекаемого из массива В;

А1А0 – относительный адрес операнда А, извлекаемого из массива А;

Управляющее слово записывается в буферный регистр РГ2 буф

Массивы А и В, в каждом из которых по четыре элемента, хранятся во внешней памяти данных. Базовые адреса массивов А и В выбираются в адресном пространстве внешней памяти данных начиная с адреса 8000h.

Требуется разработать обработчик внешнего прерывания INT0, который в зависимости от значения бита С в управляющем слове выполняет одну из 2-х операций над операндами массивов A и B, адреса которых указаны в управляющем слове, которое обработчиком считывается из буферного регистра $P\Gamma 2_{6v\phi}$

Результаты выполнения операций обработчиком прерывания для вывода на индикацию записываются в рабочий регистр $P\Gamma 1_{\text{буф}}$.

Рисунок 1.1 – Общие положения условия

ВАРИАІ	HT 28 LOIDIREKCILITY
C = 0	Определить значение наибольшего целого, которое меньше, чем корень из операнда «А» и меньше, чем операнд «В»
C = 1	Построить зеркальное отображение операнда «А» и выполнить исключающее ИЛИ с операндом «В».

Рисунок 1.2 – Условие варианта 28

2. Реализация программы

Реализация программы представлена в приложении 1 ниже.

Приложение 1.

```
1
     P4
             EQU
                    0C0h ; Define P4
 2
             0000h
                           ; \ Link to the beginning
     ORG
 3
     JMP
             PREP
                           ; / of the program
                           ; \ Reference to the interrupt
 4
     ORG
             0003h
 5
     JMP
             INTIN
                           ; / handler function int0
 6
7
8 PREP:
                    #8000h ; \
9
     MOV
             DPTR,
10
     MOV
                    #04h ; |
             Α,
                           ; | Loading array addresses
11
    MOVX
             @DPTR,
                    A
12
     INC
            DPTR
                           ; | into external memory
                    #12h
13
     MOV
             Α,
   MOVX
14
             @DPTR,
                    A
15
16
    MOV
           DPTR,
                    #8000h ;
17
                    @DPTR
     MOVX
             Α,
             DPL,
18
     MOV
19
             A,
                    #OFFh
     MOV
             @DPTR,
20
     MOVX
                    A
21
     INC
            DPTR
22
     MOV
             A,
                    #0ADh
                             | Loading array "A"
23
     MOVX
             @DPTR,
                    A
                           ; | into external memory
24
             DPTR
     INC
                    #64h
25
     MOV
            Α,
26
             @DPTR,
     MOVX
                    A
27
     INC
             DPTR
28
     MOV
                    #79h
             Α,
29
     MOVX
             @DPTR,
                    A
30
31
     MOV
             DPTR,
                    #8001h
                    @DPTR
32
     MOVX
             Α,
33
             DPL,
     MOV
                    A
34
     MOV
                    #17h
             Α,
35
             @DPTR,
                    A
     MOVX
             DPTR
36
     INC
37
     MOV
                    #07h
                           ; | Loading array "B"
             Α,
     MOVX
             @DPTR,
38
                           ; | into external memory
39
     INC
             DPTR
40
     MOV
                    #0Ah
             Α,
41
     MOVX
             @DPTR,
                           ;
42
             DPTR
     INC
                    #ODh
43
     MOV
             Α,
             ODPTR, A
44
     MOVX
45
46
     SETB
             EΑ
47
             EX0
     SETB
                           ; | Permission to catch interrupts
```

```
48
       SETB
              IT0
                             ; /
 49
 50
 51 MAIN:
 52
       MOV
               P4,
                       R1
 53
       MOV
               DPTR,
                       #7FFAh
                              ; | Updating the result in port
 54
       MOVX
               Α,
                       @DPTR
                              ; | P4 and updating the control
                              ; | word to register R2 in the loop
 55
               R2,
       MOV
                       A
 56
       JMP
               MAIN
 57
 58
 59 INTIN:
 60
       MOV
              Α,
                      R2
                              ; \
 61
       ANL
                       #03h
               Α,
               RO,
 62
       MOV
                       A
                              ;
 63
      MOV
               DPTR,
                       #8000h
                              ; | Reading a number from array
                       @DPTR
 64
      MOVX
                              ; | "A" according to the control word
               Α,
 65
      ADD
                      R0
                              ; | and write it in R3
               Α,
 66
      MOV
               DPL,
                      A
                              ;
                       @DPTR
 67
      MOVX
                              ;
               Α,
 68
      MOV
               R3,
                      A
 69
 70
     MOV
                      R2
              Α,
 71
     ANL
                       #0Ch
              Α,
 72
      RR
               A
                               ;
 73
      RR
               Α
                               ;
               RO,
 74
      MOV
                              ; | Reading a number from array
 75
                      #8001h
     MOV
               DPTR,
                              ; | "B" according to the control word
 76
                              ; | and write it in R4
     MOVX
                       @DPTR
               Α,
 77
                      R0
       ADD
               Α,
               DPL,
 78
       MOV
                       A
                              ;
 79
       MOVX
                       OPTR
               Α,
 80
       MOV
               R4,
                      A
 81
 82
       MOV
                      R2
                              ; \ Checking the
               Α,
                              ; | operation bit
 83
       JNB
               ACC.4,
                      F1
 84
       JMP
               F2
                              ; / in the control word
 85
 86
 87 F1:
 88
                       # O
      MOV
               RO,
                              ; Performing the operation at C=0
 89 F1 1:
                               ;
                              ; V
 90
       MOV
               Α,
                      R4
 91
       CLR
               C
 92
       SUBB
               Α,
                       R0
               F1 2
 93
      JC
 94
      MOV
               A,
                      R0
 95
      MOV
                      A
               В,
 96
      MUL
               AB
 97
     MOV
               R5,
                       Α
 98
     MOV
               R6,
                      В
 99
      MOV
                      R3
               Α,
100
      CLR
               C
               Α,
101
      SUBB
                       R5
102
       JC
               F1 2
103
       MOV
                      R6
               Α,
               F1 2
104
       JNZ
```

```
105
     MOV
              Α,
                      R0
106
      INC
              RO,
107
       MOV
                      Α
108
       JMP
              F1_1
109 F1 2:
110
      MOV
              Α,
                      R0
111
       DEC
              Α
112
       MOV
              R1,
                      Α
                             ;
113
       JMP
              INTOUT
114
115
116 F2:
117
      MOV
              Α,
                     R3
                             ; Performing the operation at C=1
118
       MOV
                      ACC.0
              С,
                             ; V
119
      MOV
              07h,
                      C
120
      MOV
              С,
                      ACC.1
     MOV
121
              06h,
                     C
122
     MOV
                      ACC.2
              С,
123
     MOV
              05h,
                     C
124
                     ACC.3
     MOV
              С,
125
      MOV
              04h,
126
     MOV
              C,
                     ACC.4
127
     MOV
              03h,
                     C
128
     MOV
              С,
                     ACC.5
129
              02h,
     MOV
                     C
     MOV
130
              С,
                      ACC.6
131
     MOV
                     C
              01h,
132
     MOV
              С,
                      ACC.7
133
              00h,
     MOV
                      C
134
                      20h
      MOV
              Α,
135
      XRL
              Α,
                      R4
136
      MOV
                      A
              R1,
              INTOUT
137
       JMP
138
139
140 INTOUT:
141 RETI
                             ; Return from Interrupt Handling
142
143 END
```

3. Тестирование программы

Разработанная программа тестировалась на примерах, представленных на рисунке 2.

```
Tecfupobature (sad. 3)

Maccubu: A= [FF, AD, 64, 79]; B= [17, 07, 0A, 0D]

(=0:

1) A= FF (255); B= 17 (23) => Res = OF (15); ympab. csobo = 00

2) A= AD (173); B= 07 (7) => Res = 07 (7); ympab. csobo = 05

3) A= 64 (100); B= 0A (10) => Res = 0A (10); ympab. csobo = 0A

4) A= 79 (127); B= 0D (13) => Res = 0B (11); ympab. csobo = 0F

(=1:

5) A= AD = 10101101; B= 17= 00010111 =>

=> 10110101 rev (A)

00010111 B

xor
10100010 Res = A2; ympab. csobo = M
```

Рисунок 2. –Тестовые примеры

Результаты тестирования разработанной программы можно увидеть на рисунках 3.1 - 3.5 ниже.

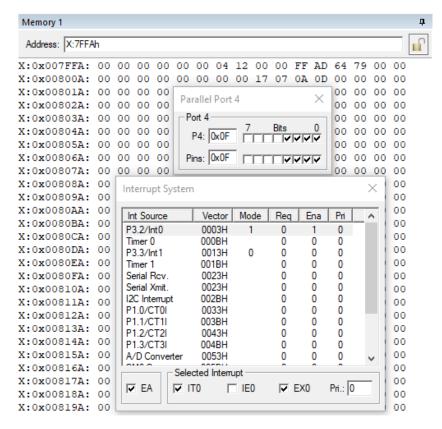
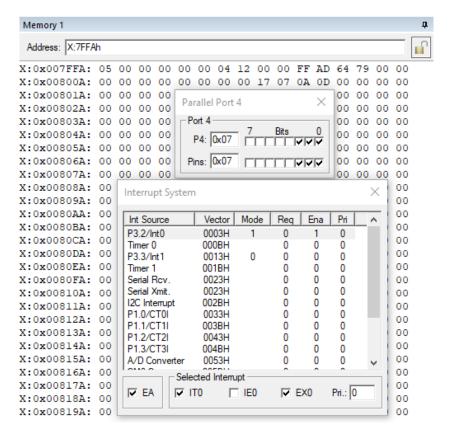


Рисунок 3.1 – Тестовый пример № 1



Pисунок 3.2 — Tестовый пример № 2

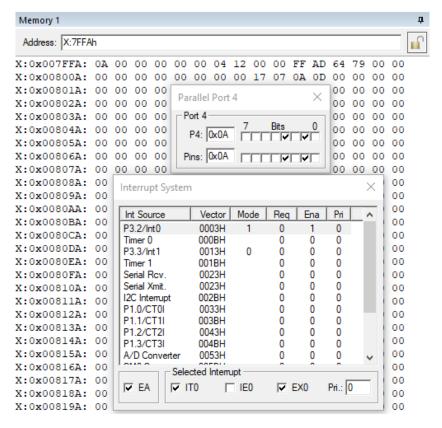


Рисунок 3.3 – Тестовый пример № 3

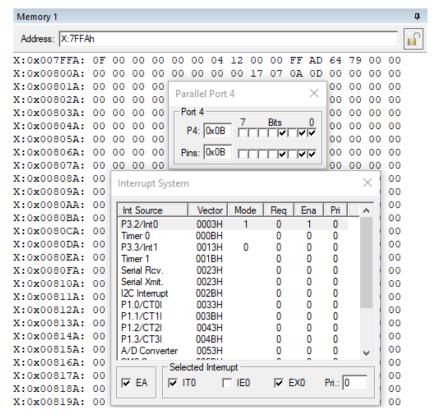


Рисунок 3.4 – Тестовый пример № 4

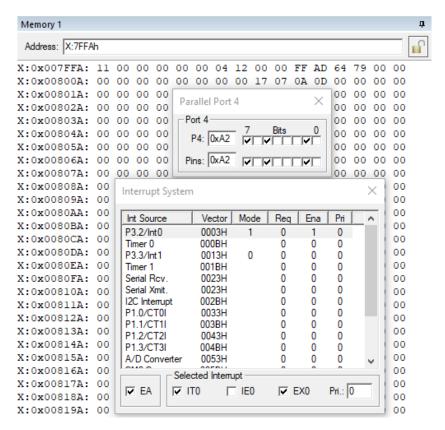


Рисунок 3.5 – Тестовый пример № 5

4. Список литературы и ссылки

- 1. Стрелец А. И., Иванников В. С., Ёхин М.Н. Методические указания для выполнения лабораторной работы "Битовый процессор" по курсу "Микропроцессорные устройства и системы" с использованием виртуального стенда. Москва 2018.
- 2. Е. В. Моисейкин. Микроконтроллеры семейства MCS-51 Теория и практика. Учебно-методическое пособие. Екатеринбург Издательство Уральского университета 2017.
- 3. Исходный код программы [Электронный ресурс] // https://github.com/Hypex146/MDnS-Lab-3.