

# Gachon Patent Search




기능		설명	비고
검색어 창		원하는 검색어를 입력하여 출력	
검색방법	전체 검색	텍스트, 지도, 시각화 모두 출력 (우선순위:시각화→지도→텍스트)	<b>검색방법 중복가능</b> Ex) 텍스트와 지도, 텍스트와 시각화, 지도와 시각화 등 두 개 이상의 검색 방법을 한번에 출력 가능
	텍스트 검색	특허 검색결과를 텍스트로 출력	
	지도 검색	특허 검색결과를 Patent Map으로 출력 등고선 고지에는 비슷한 특허들끼리 그룹화된 키워드를 출력 (키워드 군집 특허 : 키워드 클릭 시 텍스트 형태의 관련 특허들 출력 키워드에 군집화 되어있던 특허들을 관련도 순으로 출력)	
	시각화 검색	검색어에 대한 통계자료들을 출력 (특허권 소유자, 국제특허분류(IPC), 권리현황, 특허평가등급 등)	
정렬		정렬기준에 따라 특허들을 출력	정렬기준 : 출원번호, 행정상태, 발명의 명칭 등(18개) -- 중복불가능
행정상태		행정상태에 따라 특허들을 출력	행정상태 : 전체, 공개, 취하, 소명, 포기 등등 (8개) -- 중복가능
분류통계		검색 이후 해당하는 특허들에 대한 등록년도, 공개년도, 출원년도, IPC, 출원인 등으로 검색가능	분류통계 : 등록년도, 공개년도, 출원년도, IPC, 출원인 (5개) -- 중복불가능

화면설명


1. 원하는 검색어를 입력하는 검색어 창

Gachon Patent Search

1



원하시는 검색어를 입력해주세요.



검색방법	전체    텍스트    지도    시각화									
정렬	+	출원번호	행정상태	발명의 명칭		IPC	출원인	대리인	발명자	출원일자
행정상태	전체    공개    취하    소멸    포기    무효    거절    등록									
분류통계	등록년도    공개년도    출원년도    IPC    출원인									

화면설명

1. 검색방법을 누르면  
텍스트형식 또는 지  
도(map)형식 또는 시  
각화형식으로 검색가  
능
- ※ 출력순서 (기본 텍스트)  
1. 시각화  
2. 지도  
3. 텍스트

Gachon Patent Search



원하시는 검색어를 입력해주세요.



1

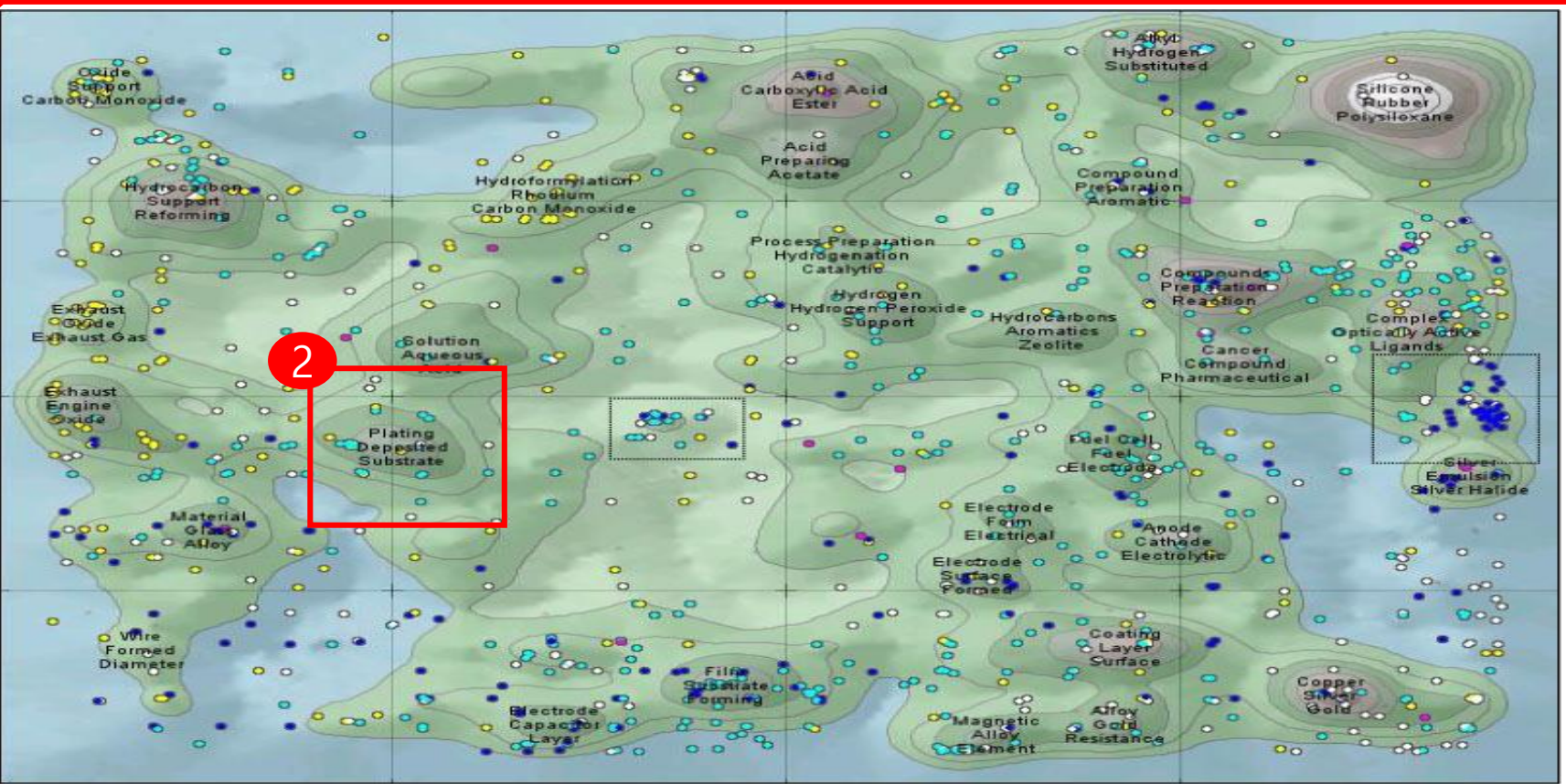
검색방법	전체    텍스트    지도    시각화
정렬	출원번호    행정상태    발명의 명칭    IPC    출원인    대리인    발명자    출원일자
행정상태	전체    공개    취하    소멸    포기    무효    거절    등록
분류통계	등록년도    공개년도    출원년도    IPC    출원인

화면설명

- 1. 검색 방법으로 지도 선택 시 patent map 출력
- 2. 고지에 나와있는 키워드는 비슷한 특허 들끼리 그룹화되어 만들어진 대표 키워드이며 키워드 클릭 시 텍스트 형식으로 그에 관련된 특허들 을 출력

검색방법	전체    텍스트    지도    시각화
정렬	출원번호    행정상태    발명의 명칭    IPC    출원인    대리인    발명자    출원일자
행정상태	전체    공개    취하    소멸    포기    무효    거절    등록
분류통계	등록년도    공개년도    출원년도    IPC    출원인

1





화면명

검색페이지 > 검색방법  
> 지도 > 키워드 선택

## 화면설명

1. 키워드에 군집화 되어있던 특허들을 관련도 순서로 출력



1

### Intaglio gravure and use of a **substrate** with the conductor layer pattern

WO EP US CN KR TW • [CN101557927B](#) • 直之进 • 日立化成株式会社

Priority 2006-12-27 • Filed 2007-12-27 • Granted 2014-10-22 • Published 2014-10-22

. [0295] 22G - method for manufacturing a **substrate** having a conductor layer pattern, characterized by comprising: [0296](i) **depositing** a metal by **plating** in the **plating** step portion is formed by **plating** conductive **substrate** claimed in any one of items 10G~19G, and [0297] (ii) **depositing** a metal ...

### Method and apparatus for **plating** and polishing a semiconductor **substrate**

WO EP US CN JP AT AU DE TW • [CN1268470C](#) • 霍梅昂·塔利 • Asm纳托尔公司

Priority 1999-04-03 • Filed 2000-03-29 • Granted 2006-08-09 • Published 2006-08-09

The present invention provides a semiconductor **substrate** (2) **plating** / **depositing** the conductive material and the method and apparatus of polishing a **substrate**. In an apparatus provided with a plurality of cavities (100, 200), wherein a cavity (100) for **plating** / **depositing** the conductive material, ...

### ... **deposition** cell for face-up processing of single semiconductor **substrates**

WO EP US JP KR TW • [US6416647B1](#) • Yezdi Dordi • Applied Materials, Inc.

Priority 1998-04-21 • Filed 1999-04-19 • Granted 2002-07-09 • Published 2002-07-09

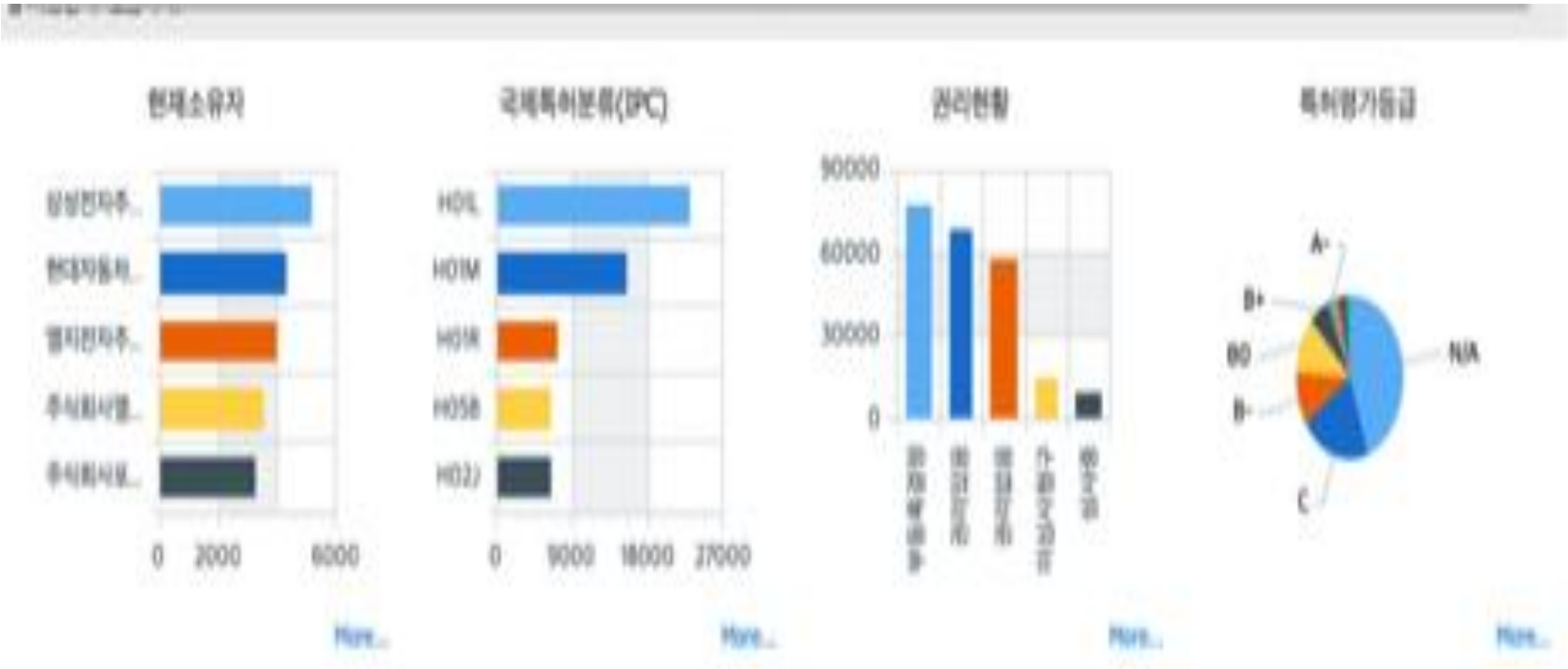
The invention provides an electro-chemical **deposition** cell for face-up processing of semiconductor **substrates** comprising a **substrate** support member, a cathode connected to the **substrate** **plating** surface, an anode disposed above the **substrate** support member and an **electroplating** solution inlet ...



화면설명

1. 검색방법으로 시각화  
선택 시 검색어에 대  
한 특허들의 소유자,  
국제특허분류 등 기  
초통계자료 출력

1



화면명

검색페이지 >  
검색방법 > 텍스트, 시각화

## 화면설명

1. 검색방법으로 텍스트, 시각화 중복 검색 시 시각화 출력 후 텍스트 출력됨

검색방법

전체

텍스트

지도

시각화

1



### Intaglio gravure and use of a **substrate** with the conductor layer pattern

WO EP US CN KR TW • [CN101557927B](#) • 直之进 • 日立化成株式会社

Priority 2006-12-27 • Filed 2007-12-27 • Granted 2014-10-22 • Published 2014-10-22

. [0295] 22G - method for manufacturing a **substrate** having a conductor layer pattern, characterized by comprising: [0296]

(i) **depositing** a metal by **plating** in the **plating** step portion is formed by **plating** conductive **substrate** claimed in any one of items 10G~19G, and [0297] (ii) **depositing** a metal ...

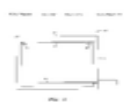
### Method and apparatus for **plating** and polishing a semiconductor **substrate**

WO EP US CN JP AT AU DE TW • [CN1268470C](#) • 霍梅昂·塔利 • Asm纳托尔公司

Priority 1999-04-03 • Filed 2000-03-29 • Granted 2006-08-09 • Published 2006-08-09

The present invention provides a semiconductor **substrate** (2) **plating** / **depositing** the conductive material and the method and apparatus of polishing a **substrate**. In an apparatus provided with a plurality of cavities (100, 200), wherein a cavity (100) for **plating** / **depositing** the conductive material, ...

### ... **deposition** cell for face-up processing of single semiconductor **substrates**



WO EP US JP KR TW • [US6416647B1](#) • Yezdi Dordi • Applied Materials, Inc.

Priority 1998-04-21 • Filed 1999-04-19 • Granted 2002-07-09 • Published 2002-07-09

The invention provides an electro-chemical **deposition** cell for face-up processing of semiconductor **substrates** comprising a **substrate** support member, a cathode connected to the **substrate** **plating** surface, an anode disposed above the **substrate** support member and an **electroplating** solution inlet ...



화면설명

- 1. 정렬 선택 시 정렬기준에 따라 특허들이 출력됨
- 2. '+' 버튼을 누르면 더 다양한 정렬방법들을 선택가능

Gachon Patent Search



원하시는 검색어를 입력해주세요.

1	검색방법	전체	텍스트	지도	시각화						
	정렬	2	+	출원번호	행정상태	발명의 명칭	IPC	출원인	대리인	발명자	출원일자
	행정상태	전체	공개	취하	소멸	포기	무효	거절	등록		
	분류통계	등록년도	공개년도	출원년도	IPC	출원인					

화면설명

1. 다양한 정렬방법들을 선택할 수 있고 '-'를 선택하면 다시 page7 번으로 돌아갈 수 있음

Gachon Patent Search



원하시는 검색어를 입력해주세요.

1	검색방법	전체	텍스트	지도	시각화				
	정렬	출원번호	행정상태	발명의 명칭	IPC	출원인	대리인	발명자	출원일자
		등록번호	공개번호	공개일자	우선권주장국가	우선권주장번호	우선권주장일자		
		국제출원번호	국제출원일자	국제공개번호	국제공개일자				
	행정상태	전체	공개	취하	소멸	포기	무효	거절	등록
	분류통계	등록년도	공개년도	출원년도	IPC	출원인			

화면명

검색페이지 > 검색방법  
> 텍스트 > 분류통계

## 화면설명

1. 검색 이후 분류통계 서비스 이용 가능 → 등록년도, 공개년도, 출원년도, IPC, 출원인 등으로 검색 가능

검색방법

전체

텍스트

지도

시각화

정렬



출원번호

행정상태

발명의 명칭

IPC

출원인

대리인

발명자

출원일자

행정상태

전체

공개

취하

소멸

포기

무효

거절

등록

분류통계

등록년도

공개년도

출원년도

IPC

출원인

Intaglio gravure and use of a **substrate** with the conductor layer patternWO EP US ~~GN~~ KR TW • [CN101557927B](#) • 直之进 • 日立化成株式会社

Priority 2006-12-27 • Filed 2007-12-27 • Granted 2014-10-22 • Published 2014-10-22

. [0295] 22G - method for manufacturing a **substrate** having a conductor layer pattern, characterized by comprising: [0296](i) **depositing** a metal by **plating** in the **plating** step portion is formed by **plating** conductive **substrate** claimed in any one of items 10G~19G, and [0297] (ii) **depositing** a metal ...Method and apparatus for **plating** and polishing a semiconductor **substrate**WO EP US ~~GN~~ JP AT AU ~~DE~~ TW • [CN1268470C](#) • 霍梅昂·塔利 • Asm纳托尔公司

Priority 1999-04-03 • Filed 2000-03-29 • Granted 2006-08-09 • Published 2006-08-09

The present invention provides a semiconductor **substrate** (2) **plating** / **depositing** the conductive material and the method and apparatus of polishing a **substrate**. In an apparatus provided with a plurality of cavities (100, 200), wherein a cavity (100) for **plating** / **depositing** the conductive material, ...

... **deposition** cell for face-up processing of single semiconductor **substrates**WO EP US JP KR TW • [US6416647B1](#) • Yezdi Dordi • Applied Materials, Inc.

Priority 1998-04-21 • Filed 1999-04-19 • Granted 2002-07-09 • Published 2002-07-09

The invention provides an electro-chemical **deposition** cell for face-up processing of semiconductor **substrates** comprising a **substrate** support member, a cathode connected to the **substrate plating** surface, an anode disposed above the **substrate** support member and an **electroplating** solution inlet ...



화면설명

1. 검색결과로 나온 특허들을 기반으로 등록년도를 필터로 하여 검색가능

검색방법	전체	텍스트	지도	시각화
정렬	출원번호	행정상태	발명의 명칭	IPC출원인대리인발명자출원일자
행정상태	전체	공개	취하	소멸포기무효거절등록
분류통계	등록년도	공개년도	출원년도	IPC출원인

Intaglio gravure and  
WO EP US CN KR TW • CN  
Priority 2006-12-27 • Filed  
[0295] 22G - method for  
(i) **depositing** a metal by pl  
items 10G~19G, and [0297

with the conductor layer pattern  
成株式会社  
-22 • Published 2014-10-22  
ing a conductor layer pattern, characterized by comprising: [0296]  
on is formed by **plating** conductive **substrate** claimed in any one of

Method and apparatus for  
WO EP US CN JP AT AU DE  
Priority 1999-04-03 • Filed  
The present invention provides a semiconductor **substrate** (2) **plating** / **depositing** the conductive material and the method  
and apparatus of polishing a **substrate**. In an apparatus provided with a plurality of cavities (100, 200), wherein a cavity  
(100) for **plating** / **depositing** the conductive material, ...

... **deposition cell** for face-up processing of single semiconductor **substrates**  
WO EP US JP KR TW • US6416647B1 • Yezdi Dordi • Applied Materials, Inc.  
Priority 1998-04-21 • Filed 1999-04-19 • Granted 2002-07-09 • Published 2002-07-09  
The invention provides an electro-chemical **deposition cell** for face-up processing of semiconductor  
**substrates** comprising a **substrate** support member, a cathode connected to the **substrate plating** surface, an  
anode disposed above the **substrate** support member and an **electroplating** solution inlet ...

등록년도를 선택해주세요 X

2019 (100)

2013 (30)

2018 (142)

2012 (256)

2017 (98)

2011 (18)

2016 (102)

2010 (142)

2015 (150)

2009 (48)

2014 (430)

2008 (10)