

Esercizio 1. Estendere l'insieme di istruzioni della macchina a registri con l'istruzione **DPD** R_i, R_j, x , che restituisce in R_i la differenza tra la somma dei numeri pari e la somma dei numeri dispari contenuti nel vettore di dimensione pari al valore contenuto in R_j e memorizzato in RAM a partire dall'indirizzo x .

Esempio

Sia $x=27$, R_j contiene il numero 7, $V=[3, 2, 1, 1, 4, 2, 8]$ è il vettore memorizzato in RAM all'indirizzo 27. Alla fine dell'esecuzione dell'istruzione DPD, in R_i sarà memorizzato il valore $(2+4+2+8) - (3+1+1) = 11$.

Ricordiamo che un numero binario è dispari se termina con 1, poiché tutte le altre cifre più significative corrispondono a numeri che sono potenze del due, la cui somma è necessariamente un numero pari e da cui si ottiene quindi un numero dispari aggiungendo uno.

Modifichiamo la Parte Operativa del sistema aggiungendo un segnale **beta** β_n per verificare quando abbiamo finito di scorrere il vettore. Aggiungiamo anche un segnale **beta** β_o al bit meno significativo del registro B , per testare se il valore letto è pari o dispari.

Modelliamo opportunamente la nuova istruzione utilizzando l'RTL:

DPD R_i, R_j, x

10010

```

IRx → Ra, Rj → R'D;
0 → Ri;
1:  Ra → MAR, Ra + 1 → Ra;
    M[MAR] → MBR, Ri → A;
    MBR → B;
    if (OR(R'D) = 1) then
        if (B0 = 0) then
            A + B → Ri, R'D - 1 → R'D, goto 1;
        else
            A - B → Ri, R'D - 1 → R'D, goto 1;
        fi
    else
        φ, 0 → IR;
    fi

```

ROM:

	$I_1 I_2 I_3 I_4 I_5$	$\beta_n \beta_o$	$Y_1 Y_2 Y_3$	$Y'_1 Y'_2 Y'_3$	Segnali alfa
$IRx \rightarrow Ra, Rj \rightarrow R_{DEC};$	10010	- -	000	001	$A_{RA}=1, K_{RA}=0, A_{RDEC}=1, K_{RDEC}=0$, segnali dei due bus tutti abilitati
$0 \rightarrow Ri;$			001	010	$A_{Ri}=1$, segnali bus dati abilitati
$Ra \rightarrow MAR,$ $Ra + 1 \rightarrow Ra;$	10010	- -	010	011	$A_{MAR}=1, A_{RA}=1, K_{RA}=1$
$M[MAR] \rightarrow MBR,$ $Ri \rightarrow A;$	10010	- -	011	100	$A_{MBR}=1, S=0, L=1, A_A=1$, segnali bus dati abilitati
$MBR \rightarrow B;$	10010	- -	100	101	$A_B=1$, segnali bus dati abilitati
$A + B \rightarrow Ri, R_{DEC} - 1 \rightarrow R_{DEC},$ goto 1;	10010	1 1	101	010	ALU abilitata per la somma, $A_{Ri}=1, A_{RDEC}=1, K_{RDEC}=1$, segnali bus dati abilitati
$A - B \rightarrow Ri, R_{DEC} - 1 \rightarrow$	10010	1 0	101	010	ALU abilitata per la differenza,

R_{DEC} , goto 1;					$A_{R_i}=1$, $A_{R_{DEC}}=1$, $K_{R_{DEC}}=1$, segnali bus dati abilitati
ϕ , 0 \rightarrow IR_{COP} ;	10010	0 -	101	001	$K_{IR}=1$ (per azzerare l'IR)

Esercizio 2. Estendere l'insieme di istruzioni della macchina a registri con l'istruzione **FIND** R_i , R_j , R_k , x , che restituisce in R_i il valore del primo elemento contenuto nel vettore V di dimensione pari al contenuto di R_k e memorizzato in RAM a partire dall'indirizzo x , che ha un numero di occorrenze consecutive in V pari almeno al contenuto di R_j . Se nessun elemento soddisfa questa condizione, la funzione restituisce zero.

Esempio

Sia $x=115$, R_j contiene il numero 3 mentre R_k contiene 8, $V=[12, 12, 1, 1, 1, 1, 8, 1]$ è il vettore memorizzato in RAM all'indirizzo 115. Alla fine dell'esecuzione dell'istruzione **FIND**, in R_i sarà memorizzato il valore 1.

Modifichiamo la Parte Operativa del sistema aggiungendo un nuovo registro ad incremento per gli indirizzi R_{Anew} , un registro R_{temp} a 32 bit e altri due ulteriore registri a decremento a 32 bit R'_D ed R''_D .

Segnali beta da aggiungere alla PO:

- $\beta'=1$ se $OR(R''_D) = 1$
- $\beta''=1$ se $OR(R'_D) = 1$
- $\beta'''=1$ se $OR(R_{temp}) = 0$

Segnali alfa da aggiungere alla PO:

A_{RAnew} ;
 K_{RAnew} ;
 A_{Rtemp} .
 $A_{RD'}$;
 $K_{RD'}$;
 $A_{RD''}$;
 $K_{RD''}$;

Modelliamo opportunamente la nuova istruzione utilizzando l'RTL:

FIND R_i , R_j , R_k , x
10010

```

IRx  $\rightarrow$   $R_{Anew}$ ,  $R_k \rightarrow A$ ;
Rj  $\rightarrow$  B;
A-B  $\rightarrow$   $R''_D$ ;
1:  if (OR( $R''_D$ ) = 1) then
       $R_{Anew} \rightarrow MAR$ ,  $R_j \rightarrow R'_D$ ,  $R_{Anew} + 1 \rightarrow R_{Anew}$ ;
      M[MAR]  $\rightarrow$  MBR,  $R_{Anew} \rightarrow R_A$ ,  $R'_D - 1 \rightarrow R'_D$ ;
      MBR  $\rightarrow$  B;
2:  if (OR( $R'_D$ ) = 1) then
       $R_A \rightarrow MAR$ ,  $R_A + 1 \rightarrow R_A$ ;
      M[MAR]  $\rightarrow$  MBR;
      MBR  $\rightarrow$  A;
      A-B  $\rightarrow$   $R_{temp}$ ;
      if (OR( $R_{temp}$ ) = 0) then
           $R'_D - 1 \rightarrow R'_D$ ,  $R_{Anew} + 1 \rightarrow R_{Anew}$ ,  $R''_D - 1 \rightarrow R''_D$ , goto 2;
      else
           $R''_D - 1 \rightarrow R''_D$ , goto 1;
      fi
  else
      B  $\rightarrow$   $R_i$ , 0  $\rightarrow$   $IR_{COP}$ ;
```

```

    fi
else
    0 → Ri, 0 → IRCOP;
fi

```

NB: Poichè la microsequenza ha lunghezza pari a 11 micropassi, dobbiamo aggiungere un bit di stato.

ROM:

	I ₁ I ₂ I ₃ I ₄ I ₅	β' β'' β'''	Y ₁ Y ₂ Y ₃ Y ₄	Y' ₁ Y' ₂ Y' ₃ Y' ₄	Segnali alfa
IR _x → R _{Anew} , R _k → A;	10010	- - -	0000	0001	A _{RAnew} =1, K _{RAnew} =0, A _A =1, segnali dei due bus tutti abilitati
R _j → B;	10010	- - -	0001	0010	A _B =1, segnali bus dati abilitati
A-B → R'' _D ;	10010	- - -	0010	0011	ALU abilitata per la differenza, A _{R''D} =1, K _{R''D} =0, segnali bus dati abilitati
R _{Anew} → MAR, R _j → R' _D , R _{Anew} + 1 → R _{Anew} ;	10010	1 - -	0011	0100	A _{MAR} =1, A _{R'D} =1, K _{R'D} =0, A _{RAnew} =1, K _{RAnew} =1, segnali dei due bus tutti abilitati
M[MAR] → MBR, R _{Anew} → R _A , R' _D - 1 → R' _D ;	10010	1 - -	0100	0101	S=0, L=1, A _{MBR} =1, A _{RA} =1, K _{RA} =0, A _{R'D} =1, K _{R'D} =1, segnali bus indirizzi abilitati
MBR → B;	10010	1 - -	0101	0110	A _B =1, segnali bus dati abilitati
R _A → MAR, R _A + 1 → R _A ;	10010	1 1 -	0110	0111	A _{MAR} =1, A _{RA} =1, K _{RA} =1, segnali bus indirizzi abilitati
M[MAR] → MBR;	10010	1 1 -	0111	1000	S=0, L=1, A _{MBR} =1
MBR → A;	10010	1 1 -	1000	1001	A _A =1, segnali bus dati abilitati
R' _D - 1 → R' _D , R _{Anew} + 1 → R _{Anew} , R'' _D - 1 → R'' _D , goto 2 ;	10010	1 1 1	1001	0110	A _{R'D} =1, K _{R'D} =1, A _{RAnew} =1, K _{RAnew} =1, A _{R''D} =1, K _{R''D} =1
R'' _D - 1 → R'' _D , goto 1 ;	10010	1 1 0	1001	0011	A _{R''D} =1, K _{R''D} =1
B → R _i , 0 → IR;	10010	1 0 -	0110	0000	A _{Ri} =1, A _{IR} =1, segnali bus abilitati
0 → R _i , 0 → IR;	10010	0 - -	0011	0000	A _{Ri} =1, A _{IR} =1, segnali bus abilitati