

UTFPR
Engenharia de Computação
Lógica Reconfigurável

Atividade 3: displays de 7 segmentos

Aluno: Deivid da Silva Galvão
Professor orientador: Marcelo de Oliveira

Outubro
2024

UTFPR
Engenharia de Computação
Lógica Reconfigurável

Relatório

Relatório do Trabalho Prático Disciplinar apresentado como requisito parcial à obtenção de nota na disciplina de Lógica Reconfigurável do Curso Superior de Engenharia de Computação da Universidade Tecnológica Federal do Paraná.

Aluno: Deivid da Silva Galvão

Professor orientador: Marcelo de Oliveira

Outubro
2024

Conteúdo

1	Introdução	1
2	Implementação	1
3	Resultados obtidos	3

1 Introdução

Na atividade 3, vamos aplicar os conceitos aprendidos anteriormente focando no display de 7 seguimentos, onde foi necessário elaborar um código para que conforme as chaves forem sendo ativadas ou não formem o número em binario e seja mostrado o número correspondente em decimal no display.

2 Implementação

```
library ieee;    — Importando a biblioteca ieee
use ieee.std_logic_1164.all;
use ieee.numeric_std.all;
```

```
entity prog3 is
    port (
        a: in std_logic_vector(3 downto 0);
          b: in std_logic_vector(7 downto 3);
        z1: out std_logic_vector(7 downto 0);
        z2: out std_logic_vector(7 downto 0)
    );
end entity;
```

```
architecture prog3 of prog3 is
begin
    z1 <= "00000001" when a = "0000" else — 0
          "01001111" when a = "0001" else — 1
          "00010010" when a = "0010" else — 2
          "00000110" when a = "0011" else — 3
          "00100100" when a = "0100" else — 4
          "01000000" when a = "0101" else — 5
          "00001101" when a = "0110" else — 6
          "00000000" when a = "0111" else — 7
          "00000100" when a = "1000" else — 8
          "00000010" when a = "1001" else — 9
          "01010000";                      — ERRO

    z2 <= "00000001" when b = "0000" else — 0
          "01001111" when b = "0001" else — 1
          "00010010" when b = "0010" else — 2
```

```

"00000110" when b = "0011" else — 3
"00100100" when b = "0100" else — 4
"01000000" when b = "0101" else — 5
"00001101" when b = "0110" else — 6
"00000000" when b = "0111" else — 7
"00000100" when b = "1000" else — 8
"01111001" ; — ERRO
end architecture ;

```

No código está sendo declaradas as entradas "a" e "b" como sendo os 4 pinos da esquerda e os próximos 4 pinos mais a esquerda depois dos 4 iniciais do switch, e também as saídas z1 e z2 como os traços do display de 7 segmentos, por isso é colocado a forma em binário conforme as especificações da placa.

3 Resultados obtidos

A equação gera o diagrama RTL da figura 5 (que também foi enviada em PDF separado). Para implementar o código na placa DE10-Lite, é necessário configurar os pinos por meio do pin planner para gerar a saída correspondente no display de 7 segmentos, a configuração é mostrada na Figura 1. Após fazer os testes foram obtidas as imagens das figuras a baixo como saída, para 22, 13 e erro, que seria o caso de mais de 9.

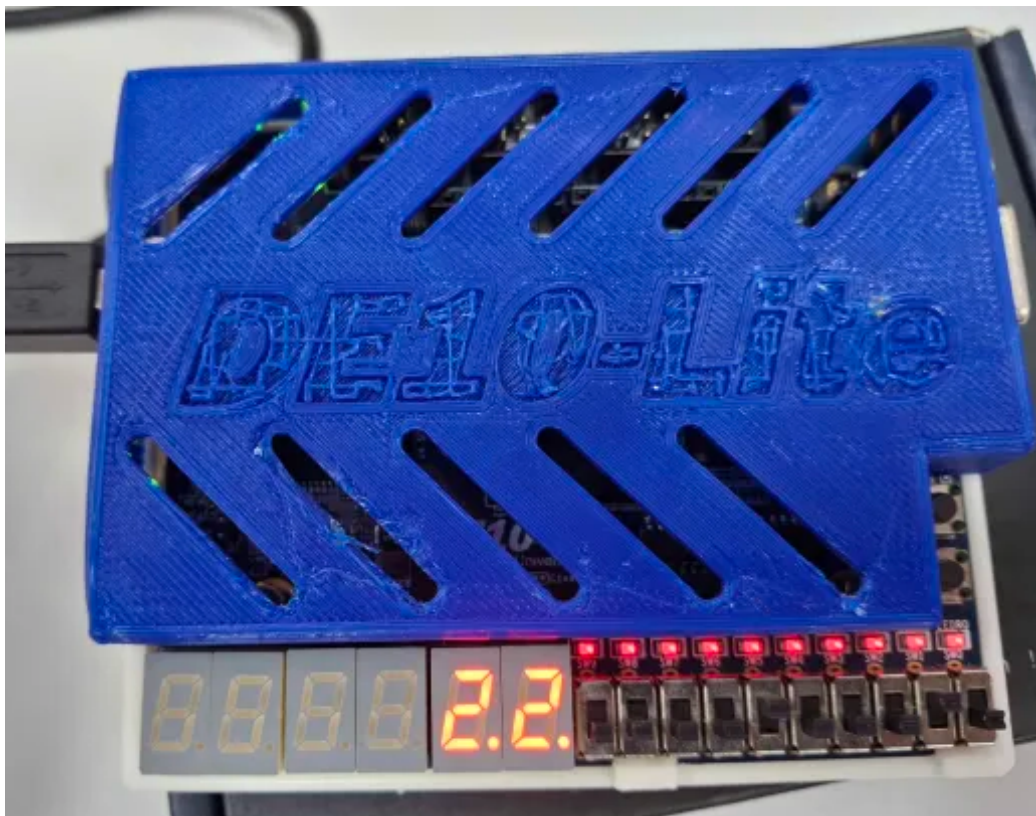


Figura 1: Mostrando 13 na placa



Figura 2: Erro mostrado na placa

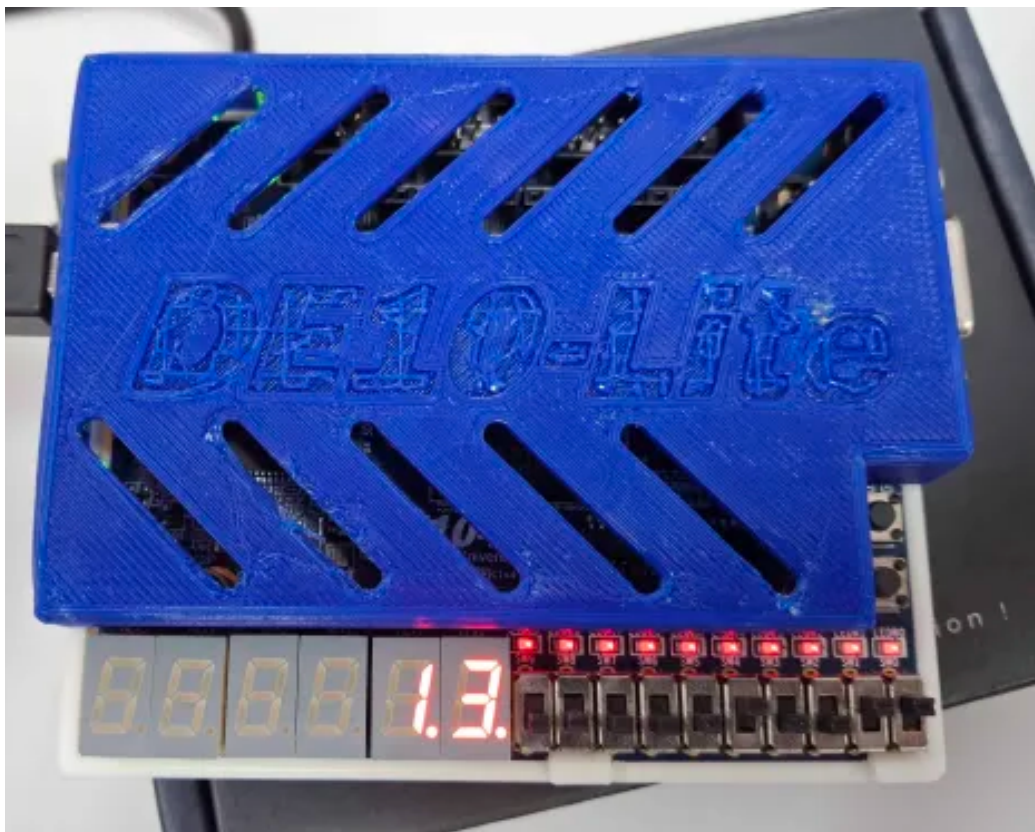


Figura 3: Mostrando 2 2 na placa

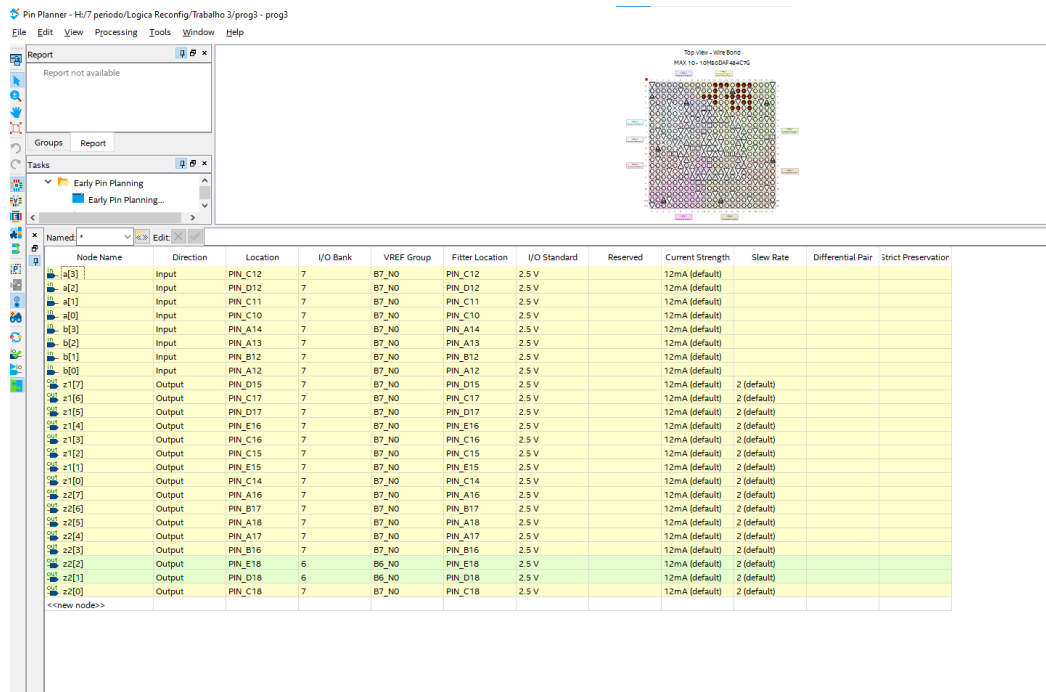


Figura 4: Pin Planner

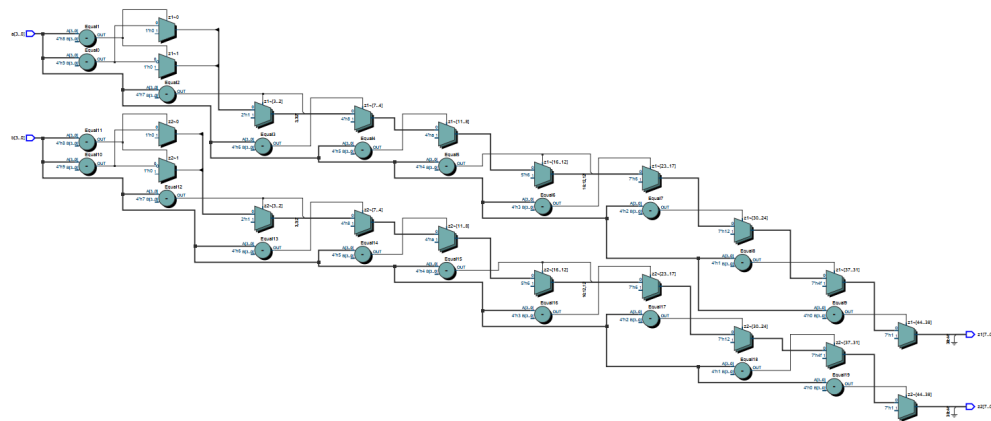


Figura 5: Diagrama RTL