



IIC2343 - Arquitectura de Computadores (II/2025)

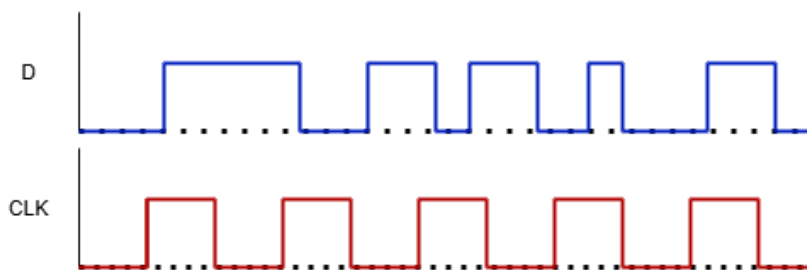
Guía de Ejercicios: Almacenamiento de datos

Ayudantes: Daniela Ríos (danielaarp@uc.cl), Alberto Maturana (alberto.maturana@uc.cl), Nicolás Romo Aubele (nroma@uc.cl)

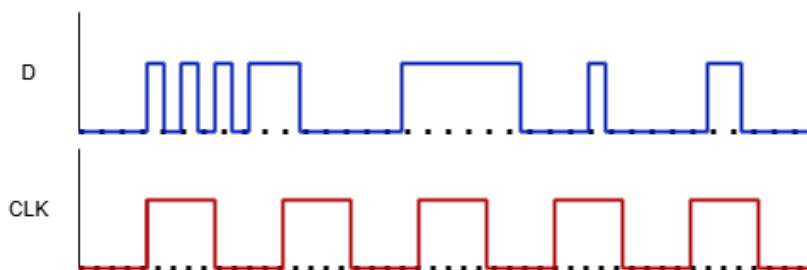
Nota: La gran mayoría de ejercicios de esta guía pueden tener más de una solución, por lo que se debe considerar esto al momento de realizarlos, dado que las soluciones mostradas corresponder a una manera de abordarlos.

Pregunta 1: Latches y flip-flops

A continuación se presentan dos diagramas en los cuales se muestran dos señales: D y CLK, estas representan una señal de entrada en un instante dado y una señal de reloj respectivamente. Para cada uno de ellos dibuje las señales de salida de un Latch D y un Flip-flop D . Puede asumir que ambas salidas parten en 0, es decir, nada ha ocurrido antes.



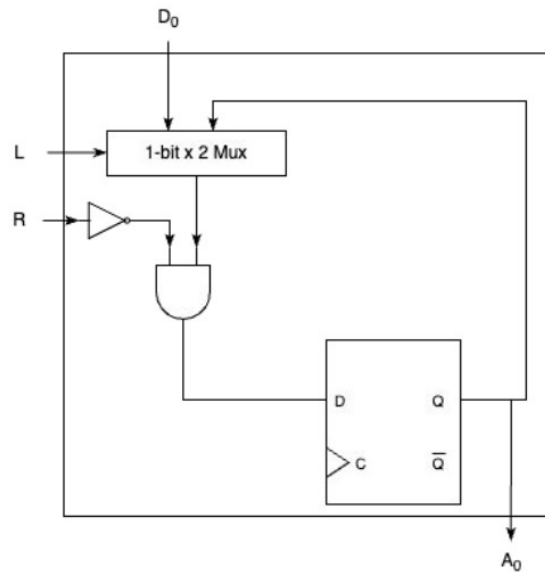
Pregunta a)



Pregunta b)

Pregunta 2: Modificaciones de un registro

Considere la siguiente estructura de un registro, la cual corresponde a la vista en clases:



A partir de ella, realice las siguientes modificaciones a la **estructura interna** de este para que:

1. El valor por defecto al momento de hacer *Reset* sea 1 y en lugar de 0.
2. Al momento de tener las señales *Load* y *Reset* en 1, se conserve el estado.
3. Agregando una nueva señal *N*, al momento de que esta tome el valor 1 el registro invierta su valor almacenado. Es decir, si tenía guardado 1 este pasa a ser un 0, y viceversa.

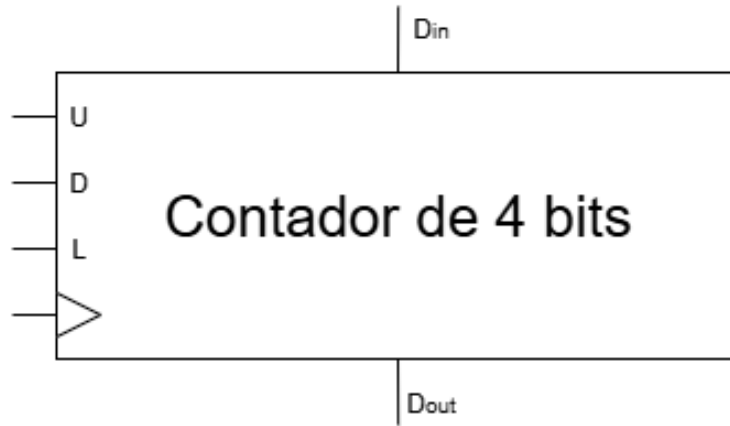
Haga cada modificación de forma independiente.

Pregunta 3: I1 2024-1 Pregunta 2

Diseñe un contador secuencial de 2 bits que se decrementa con cada flanco de subida de la señal de control. Este contador, además, debe recibir una señal de entrada *B* de 1 bit, correspondiente al valor del botón del *timer*. Si el valor de *B* es igual a 1 durante el flanco de subida de la señal de control (i.e., el botón está presionado), entonces el contador debe actualizar su valor a 3 en vez de decrementarse en una unidad.

Pregunta 4: Tarea 1 2023-1

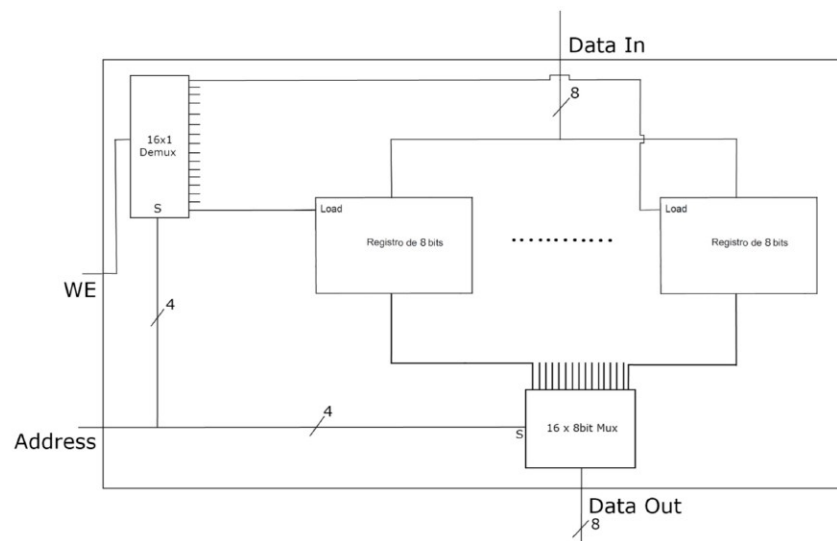
Considere que tiene el siguiente contador de 4 bits, el cual tiene señales de Up y $Down$ las cuales permiten que este aumente o disminuya en uno su valor almacenado.



Extiéndalo para que cualquier entrada de señales inválida preserve el estado del componente. Considere que una entrada inválida es cualquier combinación de señales que implique más de una modificación sobre el valor registrado. Por ejemplo: $Up = 1$, $Down = 1$ es una combinación inválida ya que el registro no puede incrementar y disminuir su valor al mismo tiempo.

Pregunta 5: I1 2023-2 Pregunta 2

A continuación, se adjunta un posible diagrama interno de una RAM de 16 direcciones:



Modifique este diagrama para que reciba entradas $DataIn_1$; $DataIn_2$; $Address_1$; $Address_2$; WE_1 ; WE_2 , y salidas $DataOut_1$ y $DataOut_2$ para leer y escribir datos en dos direcciones de memoria distintas de forma simultánea.