



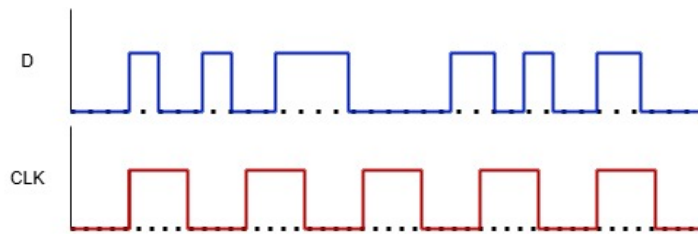
IIC2343 - Arquitectura de Computadores (II/2025)

### Ayudantía 3

Ayudantes: Daniela Ríos (danielaarp@uc.cl), Alberto Maturana (alberto.maturana@uc.cl), Nicolás Romo Aubele (nroma@uc.cl)

#### Pregunta 1: Flancos de subida y bajada

En este ejercicio el desafío es entender la relación que existe entre: flancos de subida y bajada, latches, y flip-flops. Para ello considere las señales  $D$  y  $CLK$  definidas a continuación, estas representan una señal de entrada en un instante dado y una señal de reloj respectivamente:



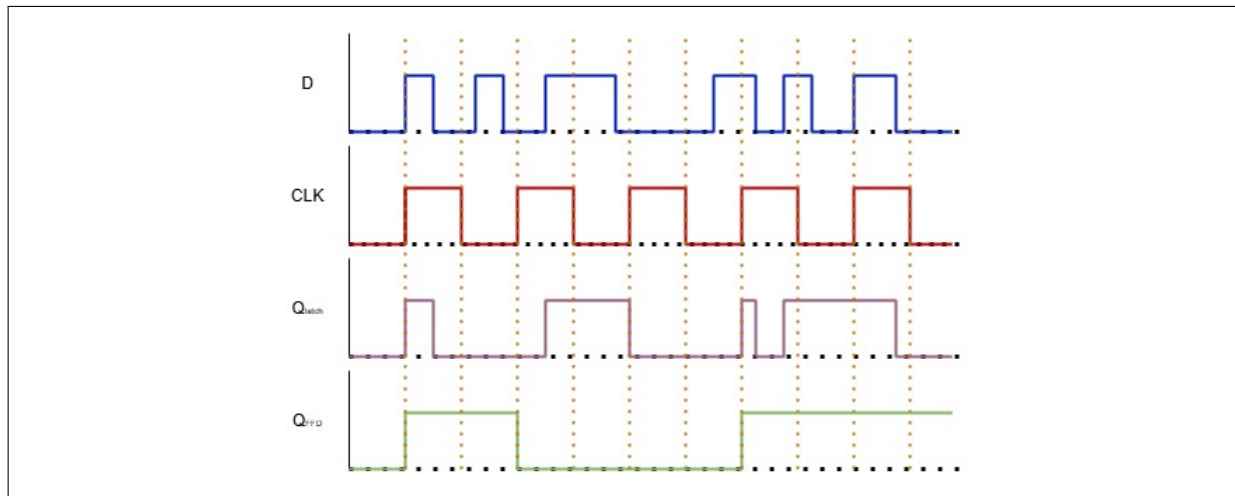
A continuación, dibuje las señales de salida de un Latch D y un Flip-flop D. Puede asumir que ambas salidas parten en 0, es decir, nada ha ocurrido antes.

**Solución:** En primer lugar, se puede entender un latch como un dispositivo con memoria que tiene la capacidad de guardar el estado anterior de una señal. Entonces, para un latch tipo D, si la señal de control es 0 su salida se mantiene igual, sin embargo, si señal de control es 1, entonces su señal de salida tomará automáticamente el valor de la señal de entrada  $D$ .

Sin embargo, con lo anterior puede surgir la siguiente duda: ¿Cómo “memorizo” de forma un poco más controlada el dato que quiero guardar para eventualmente construir circuitos de almacenamiento de datos más grandes? Para ello tenemos los flancos de subida y bajada, que aparecen en la señal  $CLK$  la cual consideraremos como la señal de control del latch.

Para que el valor de salida no esté cambiando todo el tiempo mientras  $CLK = 1$  según  $D$ , se construyen los flip-flops D a partir de dos latches D, que permiten que este cambio de valor ocurra solo en el instante en que la señal  $CLK$  pasa de 0 a 1. Así logramos un control en el contexto de almacenamiento de memoria.

Ahora que ya entendemos lo anterior, se presenta el output pedido:



## Pregunta 2: Almacenamiento de datos (I1-2025-1)

Recuerde que en la ayudantía anterior se le encomendó diseñar el sistema de seguridad del Museo Nacional. Si aún no lo ha hecho, por favor hágalo cuanto antes, pues es fundamental para proteger las exposiciones y lo necesitará para el nuevo encargo que el museo tiene para usted.

En particular el museo desea que este sistema, el cual indica con  $A = 1$  si hay una actividad sospechosa, se conecte a un contador que registre la cantidad de veces que se ha activado la alarma. Como los administradores son optimistas, suponen que no se registrarán más de 7 activaciones en el año, por lo que ese será el valor máximo requerido. Diseñe este contador secuencial utilizando flip-flops tipo D y compuertas lógicas, de forma que se incremente en una unidad con cada flanco de subida si, y solo si,  $A$  es igual a 1. En su diseño se permite el uso de multiplexores, en caso de que los necesite.

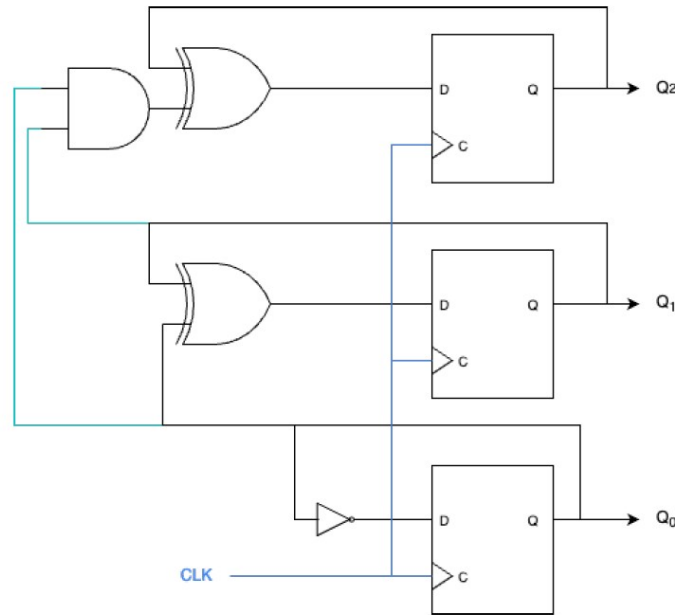
**Solución:** Es importante notar que si el contador se activará como mucho 7 veces, el registro que se debe construir tiene que ser de 3 bits. Para comenzar su diseño se deben denotar las salidas  $Q_2^t, Q_1^t, Q_0^t$  como su estado en el ciclo  $t$ , y  $Q_2^{t+1}, Q_1^{t+1}, Q_0^{t+1}$  como su estado en el ciclo  $t + 1$ . Con esto es posible construir la siguiente tabla de verdad que permite relacionar los estados  $t$  y  $t + 1$  con los valores que necesitamos:

$Q_2^t$	$Q_1^t$	$Q_0^t$	$Q_2^{t+1}$	$Q_1^{t+1}$	$Q_0^{t+1}$
0	0	0	0	0	1
0	0	1	0	1	0
0	1	0	0	1	1
0	1	1	1	0	0
1	0	0	1	0	1
1	0	1	1	1	0
1	1	0	1	1	1
1	1	1	0	0	0

Note que lo que se hace con esta tabla es que en ciclo  $t + 1$  el valor es uno más que en ciclo anterior. Ahora bien, considerando lo anterior si se revisa la tabla de verdad de cada salida  $Q_i^{t+1}$  se pueden determinar las siguientes relaciones:

$$Q_0^{t+1} = \neg Q_0^t \quad Q_1^{t+1} = Q_0^t \oplus Q_1^t \quad Q_2^{t+1} = (Q_0^t \wedge Q_1^t) \oplus Q_2^t$$

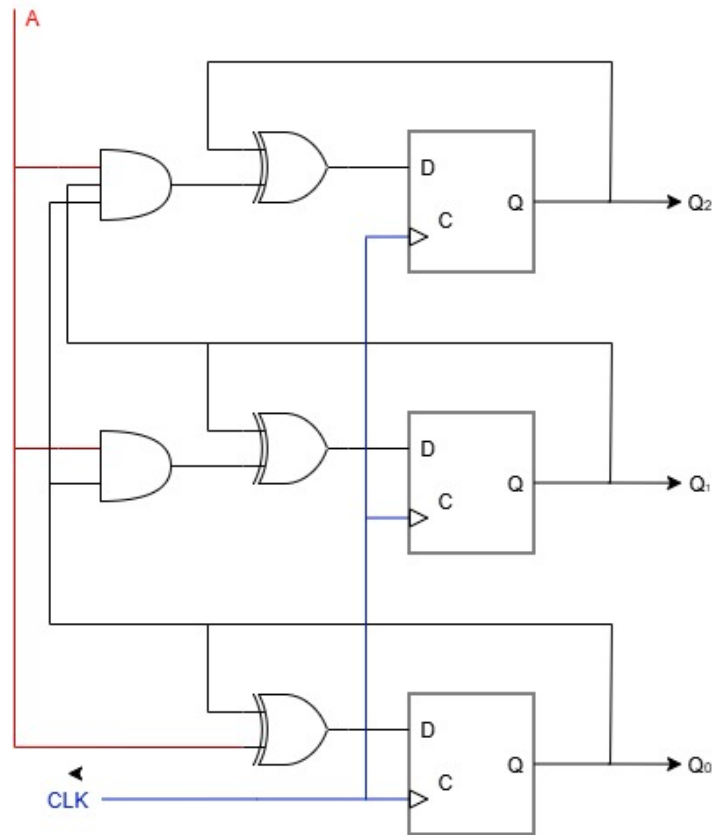
Considerando todo el análisis anterior, es posible diseñar el siguiente circuito a partir de las expresiones:



Note que el circuito anterior no corresponde todavía a lo que se pide implementar debido a que es un circuito secuencial el cual incrementa su valor con cada flanco de subida sin considerar el valor de  $A$ . Por lo tanto, como paso final se debe realizar la modificación para que la actualización se realice sólo si la señal  $A$  tiene valor 1. Para ello, las salidas deben modificarse de la siguiente manera:

$$Q_0^{t+1} = A \oplus Q_0^t \quad Q_1^{t+1} = (A \wedge Q_0^t) \oplus Q_1^t \quad Q_2^{t+1} = (A \wedge Q_0^t \wedge Q_1^t) \oplus Q_2^t$$

En palabras simples: si  $A$  es igual a 1, la salida será igual al incremento en una unidad del contador; en otro caso, mantendrá su estado actual. El circuito final, entonces, es el siguiente:



Comentario: Note que durante el desarrollo del ejercicio se utilizó XOR y AND, sin embargo, esta no es la única manera en la que se puede construir el contador activado por  $A$ , en particular, las relaciones que se presentan a continuación también son una forma válida, y más explícita, de ver el comportamiento de este, pues muestra cuál será el valor de  $Q_i^{t+1}$  cuando  $A$  vale 0 o 1:

$$Q_0^{t+1} = (A \wedge \neg Q_0^t) \vee (\neg A \wedge Q_0^t) \quad Q_1^{t+1} = (A \wedge (Q_0^t \oplus Q_1^t)) \vee (\neg A \wedge Q_1^t)$$

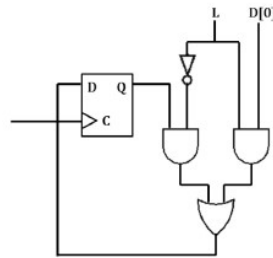
$$Q_2^{t+1} = (A \wedge ((Q_0^t \wedge Q_1^t) \oplus Q_2^t)) \vee (\neg A \wedge Q_2^t)$$

Es recomendable que durante su estudio construya sus tablas de verdad y diseñe el circuito que se deriva de estas relaciones, por lo que queda como ejercicio para el lector.

### Pregunta 3: Modificación de un registro

Construya un registro de 3 bits en el cual se pueda acceder y escribir un bit en específico utilizando un bus de control  $S$ , y que su salida sea el bit modificado. Utilice una señal de control  $L$  que

habilite la escritura del estado  $Q$ . Para el ejercicio utilice el siguiente registro de 1 bit (Note que funciona igual al de clases, salvo que no tiene la señal Reset):

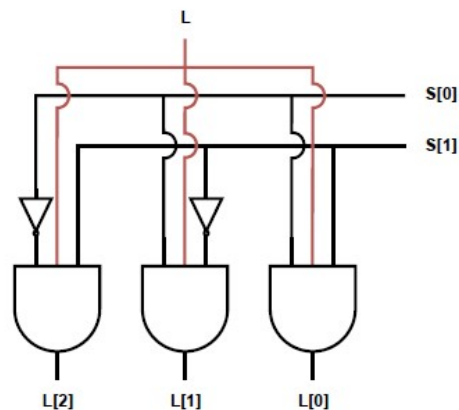


L	D	$Q(t+1)$
0	0	$Q(t)$
0	1	$Q(t)$
1	0	0
1	1	1

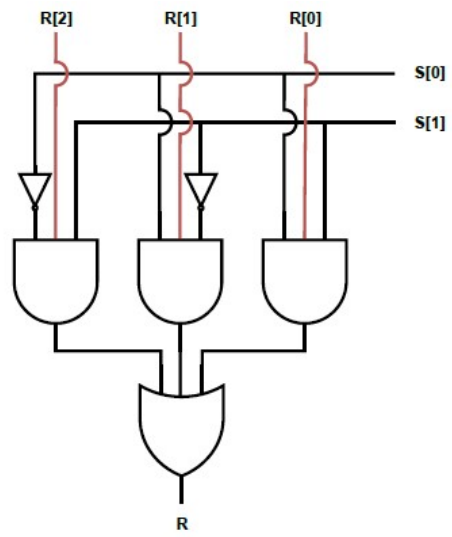
**Solución:** En primer lugar, como se pide que el registro construido sea de 3 bits, entonces es necesario que este tenga 3 instancias del registro de 1 bit mostrado anteriormente.

En la tabla de verdad del registro se puede observar que se mantiene el valor cuando  $L = 0$ , pero cuando se quiere escribir en un registro en específico, se necesita que solo este tenga su señal de carga en con valor  $L = 1$ , mientras que para el resto debe ser 0. Para lograr esto se debe ocupar la señal de control  $S$ , con la cual será posible seleccionar el registro que deseamos modificar. Es importante considerar que la cantidad de bits  $S$  depende de la cantidad de registros que tengamos, en particular el tamaño de  $S$  se calcula como  $S = \lceil \log_2(n^\circ \text{ registros}) \rceil = 2$ .

Considerando lo anterior se construye el siguiente circuito que permite seleccionar el registro ocupando la señal  $S$  (Note que es equivalente a un Demux):



De esta forma, es posible escribir en el registro identificado por  $S$  cuando  $L = 1$ . Por último, necesitamos que la salida de registro de 3 bits sea el bit que seleccionado. Para esto, se usa nuevamente  $S$ , pero esta vez para seleccionar el valor de la salida del registro modificado:



## 1. *Feedback* ayudantía

Escanee el QR para entregar *feedback* sobre la ayudantía.

