



IIC2343 - Arquitectura de Computadores (II/2025)

Ayudantía 13

Ayudantes: Daniela Ríos (danielaarp@uc.cl), Alberto Maturana (alberto.maturana@uc.cl), Ignacio Gajardo (gajardo.ignacio@uc.cl)

Pregunta 1: Preguntas Conceptuales

- (a) [P1.B | I3-2024-2] ¿Cómo incide el parámetro “ N ” en el *hit-time* de una memoria caché *N-way associative*?
- (b) [P1.C | I2-2023-2] Suponga que posee un computador que hace uso de una caché *directly mapped* y una persona, externa al curso, le dice que su tiempo promedio de acceso a memoria sería **definitivamente** menor si es que su caché fuera de tipo *fully associative*. ¿Es esto cierto? Justifique su respuesta en base a los criterios que inciden sobre el tiempo promedio de acceso a memoria.
- (c) [P1.B | I3-2024-1] Suponga que posee dos computadores con arquitecturas similares, salvo por sus memorias caché: poseen las mismas dimensiones, pero una es *16-way associative* y la otra es *8-way associative*. ¿Cuál presenta un *hit-time* promedio menor? Justifique su respuesta.

Pregunta 2: Caché - N-Way Associative y LRU (P1.C | I3-2024-1)

Suponga que, para una memoria principal de 256 palabras de 1 byte, posee una caché de 16 líneas y 4 palabras por línea con el siguiente estado intermedio:

Línea	Validez	Tag	Timestamp
0	1	20	1
1	1	5	11
2	1	10	4
3	1	25	9
4	1	31	8
5	1	16	3
6	1	1	6
7	1	8	2

Línea	Validez	Tag	Timestamp
8	0	10	-
9	0	20	-
10	0	30	-
11	0	5	-
12	0	15	-
13	0	2	-
14	0	1	-
15	0	0	-

La columna “Línea” representa el índice de línea; “Validez” representa el *valid bit*; “Tag” representa el valor decimal del *tag* que indica el bloque de memoria almacenado en la línea; y “Timestamp” representa el tiempo **desde el último acceso a la línea**. A partir de este estado, se realiza el

acceso a memoria de las siguientes direcciones: 0x54, 0xE4, 0xE3, 0xCA, 0xCC, 0xA1. Indique, para cada acceso, si existe un *hit* o *miss*; si corresponde, la línea de la caché que es modificada; y el *hit-rate* para la función de correspondencia *8-way associative*. Asuma una política de reemplazo LRU, si corresponde (*i.e.* se reemplaza la línea con mayor *timestamp*).

Para responder, complete las tablas adjuntas al enunciado. El *tag* de cada línea lo puede escribir en base binaria o decimal. No necesita indicar el *timestamp* final por línea, pero sí debe considerar su valor en caso de reemplazos.

N° Acceso	Dirección	Tag	Hit/Miss	ID Línea modificada	Comentarios
0	0x54				
1	0xE4				
2	0xE3				
3	0xCA				
4	0xCC				
5	0xA1				

Hit-rate:

Pregunta 3: Caché: Fully Associative y LRU

Suponga que, para una memoria principal de 256 palabras de 1 byte, posee el siguiente estado en una caché de 8 líneas y 2 palabras por línea, cada una de 1 byte:

Línea	Validez	Timestamp	Tag
0	1	2	5
1	1	7	15
2	0	5	9
3	1	0	1
4	1	3	3
5	1	6	9
6	1	4	5
7	1	1	8

La columna “Línea” representa el índice de línea; “Validez” representa el *valid bit*; “*Timestamp*” representa el tiempo **desde el último acceso a la línea**; y “*Tag*” representa el valor, en base decimal, del *tag* que indica el bloque de memoria almacenado en la línea. Con este estado de caché, se realiza el acceso a memoria a las siguientes direcciones: 0x8F, 0x17, 0x11, 0x3D, 0xF5, 0x16. Indique, para cada acceso, si existe un *hit* o *miss*; si corresponde, la línea de la caché que es modificada; y el *hit-rate* para la función de correspondencia *Fully Associative*. Asuma una política de reemplazo LRU, si corresponde (*i.e.* se reemplaza la línea con mayor *timestamp*).

Para responder, complete las tablas adjuntas al enunciado. El *tag* de cada línea lo puede escribir en base binaria o decimal. No necesita indicar la actualización de *timestamp*, pero sí debe considerar su valor en caso de reemplazos.

N° Acceso	Dirección	<i>Tag</i>	<i>Hit/Miss</i>	ID Línea modificada	Comentarios
0	0x8F				
1	0x17				
2	0x11				
3	0x3D				
4	0xF5				
5	0x16				

Hit-rate:

Feedback ayudantía

Escanee el QR para entregar *feedback* sobre la ayudantía.

