

# 54/74169

4 位二进制同步计数器（同步清除）

简要说明

169 为可预置的 4 位二进制同步加/减计数器，共有 54S169/74S169，54LS169/74LS169 两种线路结构形式。其主要电特性的典型值如下：

型号	fc	P <sub>D</sub>
54S169/74S169	55MHz	500mW
54LS169/74LS169	35MHz	100mW

169 的预置是同步的。当置入控制端（LOAD）为低电平时，在CLOCK上升沿作用下，输出端（Q<sub>A</sub>—Q<sub>D</sub>）与数据输入端（A—D）相一致。

169 的计数是同步的，靠CLOCK同时加在 4 个触发器上而实现。当ENP<sup>—</sup>和ENT<sup>—</sup>均为低电平时，在CLOCK上升沿作用下Q<sub>A</sub>—Q<sub>D</sub>同时变化，从而消除了异步计数器中出现的计数尖峰。当计数方式控制（U/D<sup>—</sup>）为高电平时进行加计数，当计数方式控制（U/D<sup>—</sup>）为低电平时进行减计数。当计数方式控制（U/D<sup>—</sup>）为低电平时进行减计数ENP<sup>—</sup>、ENT<sup>—</sup>跳变与CLOCK无关。

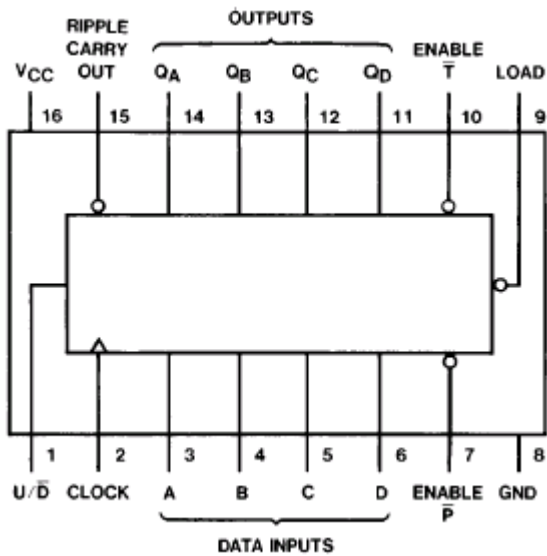
169 有超前进位功能。当计数溢出时，进位端（RC OUT）输出一个低电平脉冲，其宽度为：加计数时为 Q<sub>0</sub> 的高电平部分；减计数时为 Q<sub>0</sub> 的低电平部分。利用ENP<sup>—</sup>、ENT<sup>—</sup>、RC OUT端，在不外加门电路的情况下，可级联成N位同步计数器。

169 有独立的时钟电路，在CLOCK出现前，即使ENP<sup>—</sup>、ENT<sup>—</sup>、LOAD和U/D<sup>—</sup>发生变化，电路的功能也不受影响。

引出端符号

RC OUT	进位输出端（低电平有效）
CLOCK	时钟输入端（上升沿有效）
ENT <sup>—</sup>	计数控制端（低电平有效）
ENP <sup>—</sup>	计数控制端（低电平有效）
A—D	并行数据输入端
LOAD	同步并行置入控制端（低电平有效）
Q <sub>A</sub> —Q <sub>D</sub>	输出端
U/D <sup>—</sup>	加/减计数方式控制端

逻辑图



双列直插封装

极限值

电源电压.....7V

输入电压

54/74S169..... 5.5V

54/74LS169..... 7V

ENP 与 ENT 间电压

54/74S169..... 5.5V

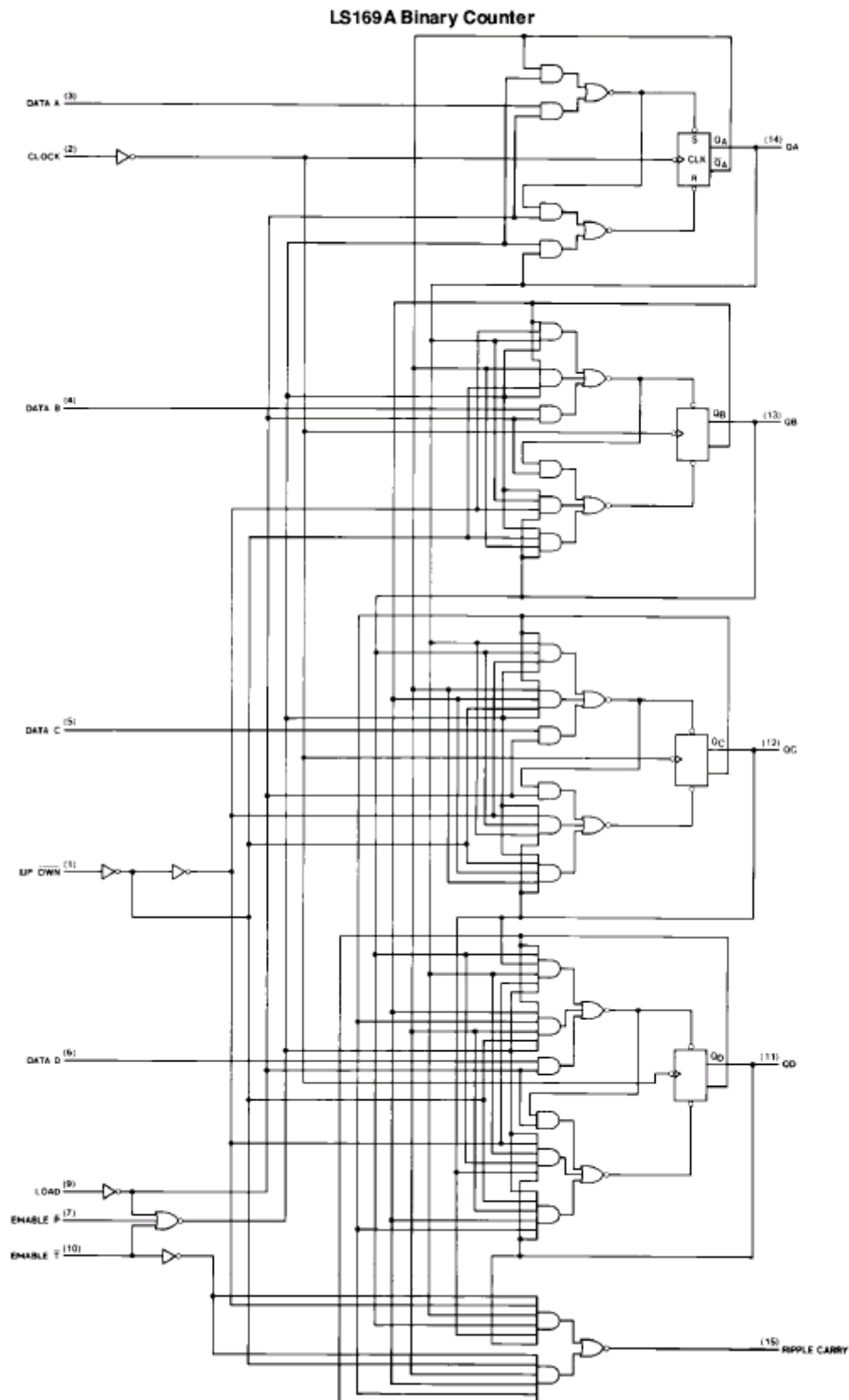
工作环境温度

54×××..... -55~125℃

74×××..... -0~70℃

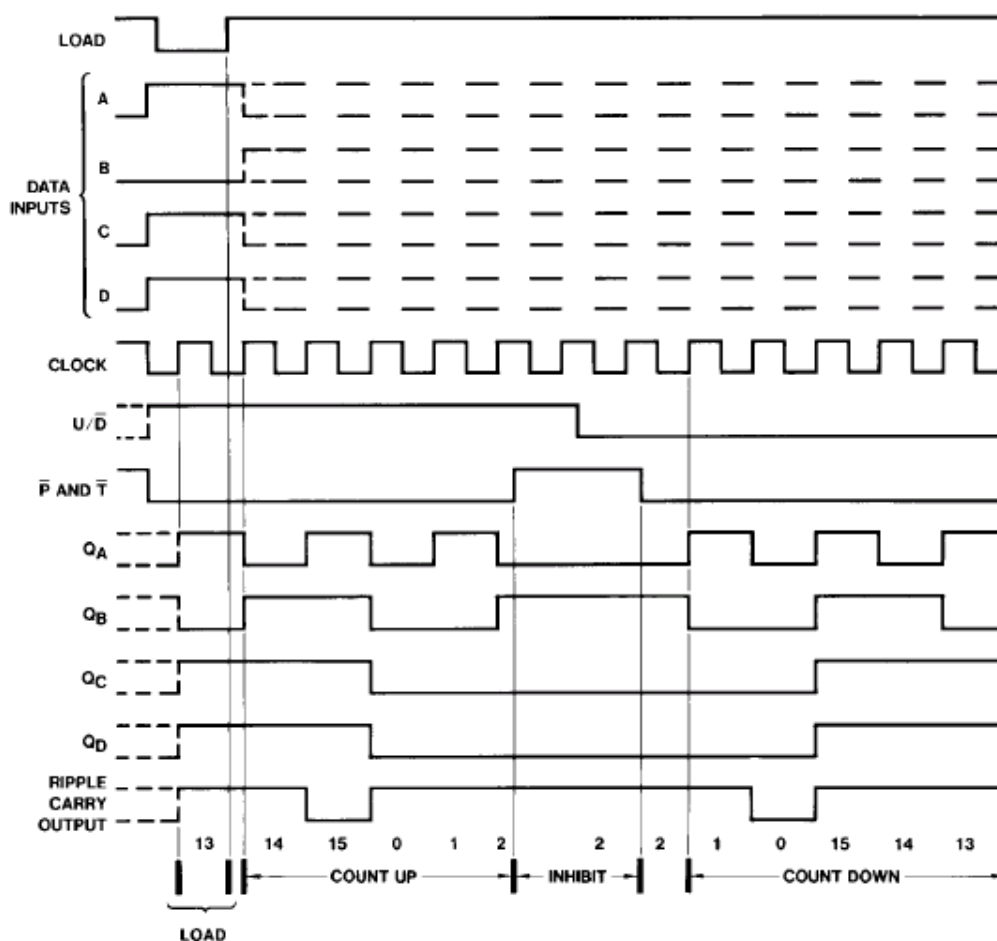
储存温度..... -65℃~150℃

原理图



时序图

LS169A Binary Counters  
Typical Load, Count, and Inhibit Sequences



功能表

输					入				输 出			
$\overline{LD}$	$\overline{CT_P}$	$\overline{CT_T}$	$U/\overline{D}$	CP	$D_0$	$D_1$	$D_2$	$D_3$	$Q_0$	$Q_1$	$Q_2$	$Q_3$
L	X	X	X	↑	$d_0$	$d_1$	$d_2$	$d_3$	$d_0$	$d_1$	$d_2$	$d_3$
H	L	L	H	↑	X	X	X	X	加		计	数
H	L	L	L	↑	X	X	X	X	减		计	数
H	H	X	X	X	X	X	X	X	保			持
H	X	H	X	X	X	X	X	X	保			持

推荐工作条件:

		54/74S169			54/74LS169			单位
		最小	额定	最大	最小	额定	最大	
电源电压 $V_{CC}$	54	4.5	5	5.5	4.5	5	5.5	V
	74	4.75	5	5.25	4.75	5	5.25	
输入高电平电压 $V_{IH}$		2			2			V
输入低电平电压 $V_{IL}$	54			0.8			0.7	V
	74			0.8			0.8	

输出高电平电流 $I_{OH}$				-1000			-400	uA
输出低电平电流 $I_{OL}$	54			20			4	mA
	74			20			8	
时钟频率 $f_{CP}$		0		40	0		25	MHz
脉冲宽度 $T_W$	CLOCK	10			25			ns
建立时间 $t_{set}$	A-D	4			20			ns
	$EN\overline{P}$ 、 $ENT\overline{}$	14			20			ns
	LOAD	6			25			ns
	$U/\overline{D}$	20			30			ns
保持时间 $t_H$		1			0			ns

### 静态特性 ( $T_A$ 为工作环境温度范围)

参 数		测 试 条 件 <sup>[1]</sup>		‘S169		‘LS169		单位
				最小	最大	最小	最大	
$V_{IK}$ 输入嵌位电压		$V_{CC}$ =最小, $I_{ik}$ =-18mA				-1.2	-1.5	V
$V_{OH}$ 输出高电平电压		$V_{CC}$ =最小 $V_{IH}$ =2V	54	2.5		2.5		V
		$V_{IL}$ =最大, $I_{OH}$ =最大	74	2.7		2.7		
$V_{OL}$ 输出低电平电压		$V_{CC}$ =最小, $V_{IH}$ =2V,	54		0.5		0.4	V
		$V_{IL}$ =最大, $I_{OL}$ =最大	74		0.5		0.5	
$I_I$ 最大输入电 压时输入电流	LOAD	$V_{CC}$ = 最大 $V_I$ =5.5V (‘LS169 为 7V)			1		0.2	mA
	其余输入				1		0.1	
$I_{IH}$ 输入高电平 电流	LOAD	$V_{CC}$ =最大 $V_{IH}$ =2.7V			50		40	$\mu A$
	$ENT\overline{}$				100		20	
	其余输入				50		20	
$I_{IL}$ 输入低电平 电流	LOAD	$V_{CC}$ =最大, $V_{IL}$ =0.5V (‘LS169 为 0.4V)		-2			-0.8	mA
	$ENT\overline{}$			-4			-0.4	
	其余输入			-2			-0.4	
$I_{OS}$ 输出短路电流		$V_{CC}$ =最大		-40	-100	-20	-100	mA
$I_{CC}$ 电源电流		$V_{CC}$ =最大, CLOCK 瞬时接 4.5V 后接地, 其余输入接地			160		34	mA

[1]: 测试条件中的“最小”和“最大”用推荐工作条件中的相应值。

### 动态特性( $T_A=25^\circ C$ )

参 数 <sup>[2]</sup>		测 试 条 件	‘S169		‘LS169		单位
			最小	最大	最小	最大	
fmax		Vcc =5V,C <sub>L</sub> =15Pf,R <sub>L</sub> =400Ω ( ‘LS169 为 2K Ω )	40		25		MHz
t <sub>PLH</sub>	CLOCK → RC OUT			21		35	ns
t <sub>PHL</sub>				28		35	ns
t <sub>PLH</sub>	CLOCK → 任一 Q			15		20	ns
t <sub>PHL</sub>				15		23	ns

t <sub>PLH</sub>	ENT <sup>—</sup> → RC OUT (U/ <sup>—</sup> D为H)			11		14	ns
t <sub>PHL</sub>				22		14	
t <sub>PLH</sub>	ENT <sup>—</sup> → RC OUT (U/ <sup>—</sup> D为L)			12		14	ns
t <sub>PHL</sub>				25		14	
t <sub>PLH</sub>	U/ <sup>—</sup> D → RC OUT (U/ <sup>—</sup> D为H)	计数器为 0 时测		15		25	ns
t <sub>PHL</sub>		计数器为 15 时测		15		29	ns
t <sub>PLH</sub>	U/ <sup>—</sup> D → RC OUT (U/ <sup>—</sup> D为L)	计数器为 15 时测		15		25	ns
t <sub>PHL</sub>		计数器为 0 时测		22		29	ns

[2]:  $f_{max}$  最大时钟频率。 $t_{PLH}$  输出由低电平到高电平传输延迟时间  $t_{PHL}$  输出由高电平到低电平传输延迟时间