

复习总结

一、数字逻辑电路基本单元、部件

1. 基本逻辑门（集成逻辑门电路）

构成各种复杂数字系统的基本逻辑单元，掌握其逻辑功能、电气特性，以便正确使用。

(1) 正逻辑、负逻辑、各种门（与、或、非、与非、或非、异或、同或等）的标准符号及逻辑意义，电路结构。

(2) CMOS反相器的典型电路及工作原理。

(3) CMOS反相器的电压传输特性、输入特性、输出特性、动态特性。

(4) 其它类型CMOS门电路的工作原理

逻辑方面：与门、或门、或非门、异或门等。

结构方面：OC门、TS门等。

* (5) 其他类型的MOS、双极型数字集成电路

2. 锁存器、触发器

实现记忆功能的电子元件（半导体存储单元、记忆单元），可以保存一位二值信息。

(1) 锁存器、触发器的电路结构与动作特点

基本SR触发器、同步触发器、主从触发器、边沿触发器

(2) 触发器的逻辑功能和描述其逻辑功能的方法

SR、D、T、T'、JK触发器的符号，逻辑功能。

描述触发器逻辑功能的方法：特性表、特性方程（驱动方程）、状态转换图、状态转换表。

* (3) 触发器的动态特性

3. 常用逻辑部件及其应用

(1) 常用逻辑部件——逻辑电路及工作原理

组合逻辑电路：加法器、译码器、编码器、数据选择器、数值比较器、奇偶发生器/校验器

时序逻辑电路：寄存器、计数器、顺序脉冲发生器等

(2) 常用逻辑部件的应用

4. 大规模集成电路（VLSI）

ROM、RAM、PLA、PAL、GAL、CPLD、FPGA等。

存储器的容量、地址线、数据线、控制线。

存储器的字扩展、位扩展。

二、逻辑电路的分析与设计

1. 数制和编码

(1) 二进制数、十进制数、十六进制数、八进制数

(2) 二进制数的反码和补码

(3) 二-十进制编码（BCD）、数字编码

2. 逻辑代数

(1) 逻辑函数的表示方法

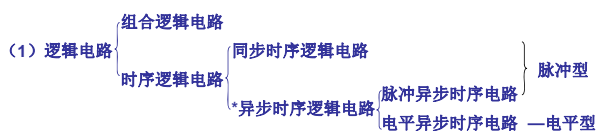
真值表、函数式、逻辑图、卡诺图

(2) 逻辑代数的基本定律、公式、规则

(3) 逻辑函数的化简

公式化简法、卡诺图化简法 *Q-M法

3. 逻辑电路的分类



(2) 各类逻辑电路的特点（基本特点）异同（分类的依据）

逻辑功能、电路结构（模型）、描述方法

组合逻辑电路：

组合逻辑电路的输出信号仅取决于该时刻的输入信号状态的组合，而与电路原来所处的状态无关。

相应地，在电路结构上：

- (1) 输入输出间不必提供反馈延迟通路。
- (2) 电路中不包含记忆元件。

组合逻辑电路逻辑功能的描述



描述组合逻辑函数的逻辑功能，可以采用逻辑图、逻辑函数式、逻辑真值表等方式。

逻辑图与电路的结构、采用的器件有明确的对应关系，但在描述逻辑功能上不够直观、清晰。采用逻辑函数式、真值表在描述电路逻辑功能上则较为直观、清晰。

组合逻辑电路的输出与输入间的逻辑关系可以用一组逻辑函数表示：

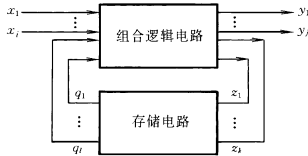
$$\begin{cases} y_1 = f_1(a_1, a_2, \dots, a_n) \\ y_2 = f_2(a_1, a_2, \dots, a_n) \\ \vdots \\ y_m = f_m(a_1, a_2, \dots, a_n) \end{cases} \quad \text{也可写成向量函数形式:} \quad Y = F(A)$$

时序逻辑电路：

电路在任何时刻产生的稳定输出，不仅取决于该时刻电路的输入信号，而且也取决于电路过去的输入信号，即与电路的内部状态有关。

由于输出与过去输入信号有关，时序电路必须包含具有记忆能力的元件，以便保存与过去输入信号有关的信息。

在时序电路中存在反馈环节，其电路结构框图如下所示：



逻辑功能 和电路过去状态有关

电路结构 有反馈、存储电路

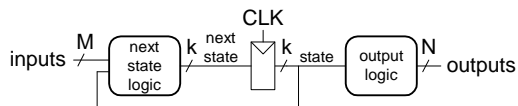
描述逻辑功能的方程

输出函数 $y_m = f_m(x_1, x_2, \dots, x_i, q_1, q_2, \dots, q_l)$

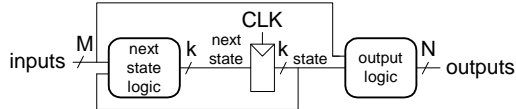
控制函数 $z_n = g_n(x_1, x_2, \dots, x_i, q_1, q_2, \dots, q_l)$

状态函数 $q_i^{n+1} = h_i(z_1, z_2, \dots, z_k, q_1^n, q_2^n, \dots, q_l^n)$

Moore FSM



Mealy FSM



时序电路的输出与现时的输入及现时电路的状态有关，而电路的现时状态又由电路过去的输入状态所决定。故同步时序电路要讨论的主要问题就是电路的输入与状态转换的关系。

描述时序逻辑电路功能的方法有

方程组、状态表、状态图、有限状态机、状态机流程图和时序图，硬件描述语言

状态转换表：反映输入与状态转换关系的表格。

状态转换图：反映输入与状态转换关系的图解。

状态机流程图(SM图)：状态转换图按时钟信号顺序展开的一种形式。

时序图：在输入信号和时钟脉冲序列作用下，电路状态、输出状态随时间变化的波形图称为时序图。

它们在时序电路的分析和设计中起着重要的作用。

4. 数字逻辑电路的分析与设计

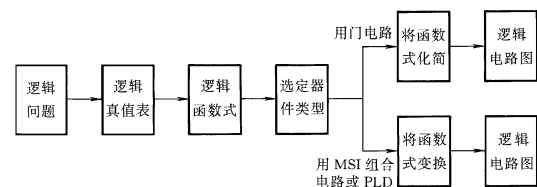
(1) 组合逻辑电路的分析与设计

组合逻辑电路分析的基本方法：

1. 根据已知的逻辑图，写出网络输出的逻辑表达式；
2. 对逻辑函数进行化简；
3. 逻辑功能分析（由逻辑表达式或真值表，根据化简后得到的逻辑函数表达式判定逻辑电路的逻辑功能，或有时采用真值表来表示逻辑关系，用文字描述逻辑功能）。



组合逻辑电路设计的一般步骤



1. 依据实际逻辑问题的因果关系，进行逻辑抽象，列出逻辑真值表；
2. 写出相应的逻辑函数式（逻辑表达式）；
3. 化简或变换逻辑函数式（逻辑表达式）；
4. 画出逻辑电路图；
5. 判别和消除冒险现象。

认真掌握上述两种设计方法。

例：用MSI（中规模集成电路）实现逻辑电路。

用译码器实现逻辑函数。

用数据选择器实现逻辑函数。

（2）时序逻辑电路的分析与设计

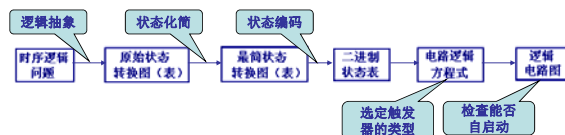
分析时序电路的一般步骤：

- 1、分析电路结构（分清组合电路和存储电路）；
- 2、列出组合电路的全部输出函数和控制函数（驱动函数、激励函数）；
- 3、写出存储电路的特性方程，即状态方程（依据控制函数和触发器的特性方程）；
- 4、列出时序电路的状态真值表（依据2，3步所得方程组）；
- 5、作出状态表和状态图；
- 6、电路特性描述。

同步时序电路设计的一般步骤如下：

- 1、逻辑抽象，作出电路的原始状态转换图、状态转换表。
- 2、对状态表进行化简。
- 3、对状态进行编码（即状态分配），进而作出状态转移表。
- 4、选定触发器类型，求出电路的逻辑函数表示式（状态方程、驱动方程和输出方程）。
- 5、画出逻辑图。
- 6、检测设计的电路能否自启动。

用流程图表示如下：



三、大规模集成电路

1. 存储器阵列（RAM、ROM）

*2. 逻辑阵列（PLA、FPGA）

*四、硬件描述语言

Verilog、System-verilog

VHDL