

54/74168

十进制同步加/减计数器

简要说明

168 为可预置的十进制同步加/减计数器,共有 54S168/74S168,54LS168/74LS168 两种线路结构形式。其主要电特性的典型值如下:

型号	fc	PD		
54S168/74S168	55MHz	500mW		
54LS168/74LS168	35MHz	100mW		

168的预置是同步的。当置入控制端(PE)为低电平时,在CP上升沿作用下,输出端(Q0~Q3)与数据输入端(P0~P3)相一致。

168 的计数是同步的,靠CP同时加在 4 个触发器上而实现。当CEP和CET均为低电平时,在CP上升沿作用下Q0~Q3 同时变化,从而消除了异步计数器中出现的计数尖峰。当计数方式控制(U/D)为低电平时进行减计数。CEP和CET的跳变不受CP状态的限制。

168 有超前进位功能。当计数溢出时,进位输出端(TC)输出一个低电平脉冲,其宽度为:加计数时为Q0的高电平部分;减计数时为Q0的低电平部分。

利用CEP、CET、TC端,在不外加门电路的情况下,可级联成N位同步计数器。

168 有独立的时钟电路,在CP出现前,即使CEP、CET、PE和U/D发生变化,电路的功能也不受影响。

引出端符号

TC 进位输出端(低电平有效)

CP 时钟输入端(上升沿有效)

CEP 计数控制端(低电平有效)

CET 计数控制端(低电平有效)

P0~P3 并行数据输入端

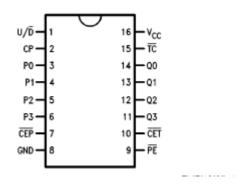
LD 同步并行置入控制端(低电平有效)

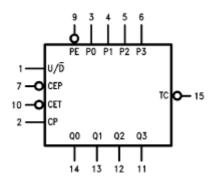
Q0-Q3 输出端

U/D 加/减计数方式控制端

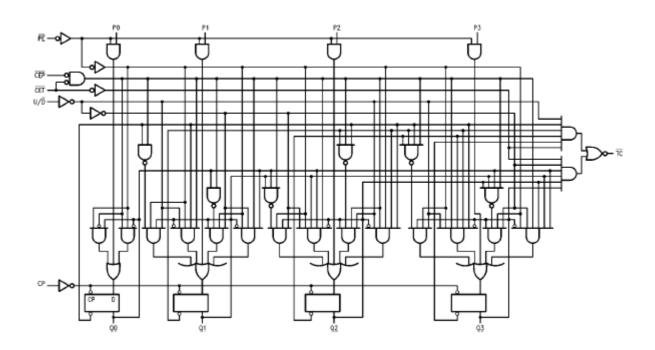
逻辑图及封装图







双列直插封装



极限值

电源电压	7V
输入电压	
54/74S168	5.5V
54/74LS168	7V
CTp与CT _T 间电压	
54/74S168	5.5V
工作环境温度	
54×××	55∼125°C
74×××	0∼70℃
储存温度	65°C∼150°C

模式选择表

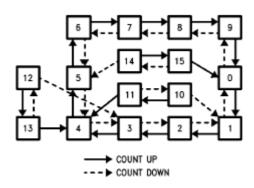


'LS168 Mode Select Table

PE	CEP	CET	U/D	Action on Rising Clock Edge
L	Х	Х	Х	Load $(P_n \rightarrow Q_n)$
Н	L	L	Н	Count Up (Increment)
Н	L	L	L	Count Down (Decrement)
Н	Н	Х	Х	No Change (Hold)
Н	Х	Н	Х	No Change (Hold)

H-高电平 L-低电平 X-任意

状态图



推荐工作条件:

		:	54/74S16	/74S168 54/74LS168				单位
		最小	额定	最大	最小	额定	最大	
电源电压V _{CC}	54	4.5	5	5.5	4.5	5	5.5	V
	74	4.75	5	5.25	4.75	5	5.25	
输入高电平电压V _{iH}	•	2			2			V
输入低电平电压V _{iL}	54			0.8			0.7	V
	74			0.8			0.8	
输出高电平电流I _{OH}				-1000			-400	uA
输出低电平电流I _{OL}	54			20			4	mA
	74			20			8	
时钟频率 fcp		0		40	0		25	MHz
脉冲宽度Tw	СР	10			25			ns
建立时间 tset	P0∼P3	4			20			ns
	CEP、CET	14			20			ns
	PE	6			25			ns
	U/D̄	20			30			ns
保持时间 t _H		1			0			ns

静态特性(TA为工作环境温度范围)



参数		测试条件印		'S168		LS168		单位
				最小	最大	最小	最大	
V _{IK} 输入嵌位电压		Vcc=最小,I _{ik} =-18mA				-1.2	-1.5	V
V _{OH} 输出高电平电压		Vcc=最小V _{IH} =2V V _{IL} =最	54	2.5		2.5		V
VOH棚山同电干电压		大, I _{OH} =最大	74	2.7		2.7		
V 检山瓜由亚由正		Vcc=最小,V _{IH} =2V, V _{IL} =最	54		0.5		0.4	V
V _{OL} 输出低电平电压 		大,I _{OL} =最大	74		0.5		0.5	
I _I 最大输入电压时	PE	Vcc=最大V _I =5.5V			1		0.2	mA
输入电流	其余输入	(LS168 为 7V)			1		0.1	
	PE	Vcc=最大			50		40	μА
I _{II} 输入高电平电流	CET	V _{IH} =2.7V			100		20	
其余输入					50		20	
PE		W		-2			-0.8	mA
	CET	Vcc=最大,V _{IL} =0.5V (LS168 为 0.4V)		-4			-0.4	
	其余输入	(LS100 /J 0.4 v)		-2			-0.4	
I _{os} 输出短路电流 Vcc=最大		-40	-100	-20	-100	mA		
I _{CC} 电源电流		Vcc=最大, CP 瞬时接 4.5V 后	接地		160		34	mA

[1]: 测试条件中的"最小"和"最大"用推荐工作条件中的相应值。

动态特性(T_A=25℃)

	参 数[2]	测试条件	'S168		'LS168		单位
			最小	最大	最小	最大	
fmax		$Vcc = 5V, C_L = 15Pf, R_L = 400 \Omega$	40		25		MHz
t _{PLH}	$CP \rightarrow TC$	('LS168 为 2KΩ)		21		35	ns
t_{PHL}				28		35	ns
t_{PLH}	CP→任一Q			15		20	ns
t_{PHL}				15		23	ns
t_{PLH}	$\overline{CET} \rightarrow \overline{TC} (U/$			11		14	ns
t_{PHL}	D为H)			22		14	
t_{PLH}	$\overline{\text{CET}} \rightarrow \overline{\text{TC}}$			12		14	ns
t_{PHL}	(U/D为L)			25		14	
t_{PLH}	$U/\overline{D} \rightarrow \overline{T}\overline{C}$	计数器为0时测		15		25	ns
t_{PHL}	(U/D为H)	计数器为9时测		15		29	ns
t_{PLH}	$U/\overline{D} \rightarrow \overline{TC}$	计数器为9时测		15		25	ns
t_{PHL}	(U/D为L)	计数器为0时测		22		29	ns

[2]: fmax 最大时钟频率。t_{PLH}输出由低电平到高电平传输延迟时间 t_{PHL}输出由高电平到低电平传输延迟时间