

二一五—十进制计数器（可预置）

54196/74196

54S196/74S196

54LS196/74LS196

简要说明

196 为可预置的二一五—十进制计数器，共有 54/74196、54/74S196、54/74LS196 三种线路结构形式，其主要电特性的典型值如下：

型号	fc	P _D
54196/74196	70MHz	240mW
54S196/74S196	140 MHz	275 mW
54LS196/74LS196	40 MHz	80 mW

异步清除端 (\overline{CR}) 为低电平时，不管时钟端 (\overline{CP}_0 、 \overline{CP}_1) 状态如何，即可完成清除功能。

计数/置入控制 (CT/\overline{LD}) 为低电平时，不管时钟端 (\overline{CP}_0 、 \overline{CP}_1) 状态如何，输出端 ($Q_0 \sim Q_3$) 即可预置成与数据输入端 ($D_0 \sim D_3$) 相一致的状态。

当 (CT/\overline{LD}) 为高电平时，在 (\overline{CP}_0 、 \overline{CP}_1) 脉冲下降沿作用下进行计数操作：

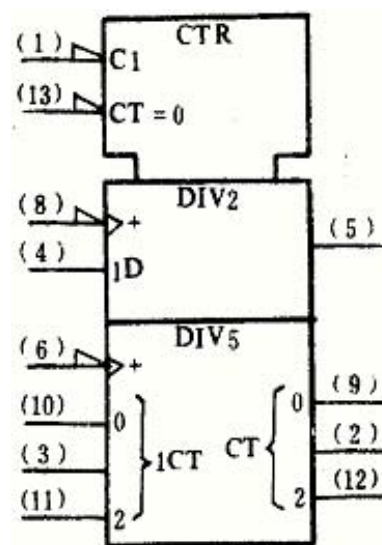
- 十进制计数，将 \overline{CP}_1 与 Q_0 连接，计数脉冲由 \overline{CP}_0 输入。
- 二—五混合进制计数。应将 \overline{CP}_0 与 Q_3 连接，计数脉冲由 \overline{CP}_1 输入。
- 二分频；五分频计数。 \overline{CP}_0 输入，在 Q_0 得到二、分频输出；在 $Q_1 \sim Q_3$ 得到五分频输出。

196 还可作 4 位锁存器，此时 CT/\overline{LD} 作为选通端。

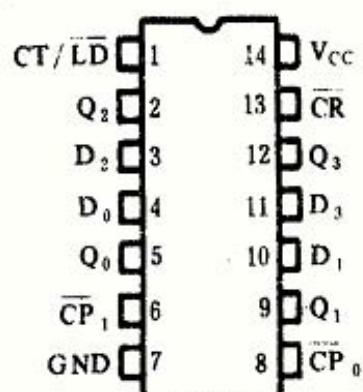
当 CT/\overline{LD} 为低电平时， $Q_0 \sim Q_3$ 随 $D_0 \sim D_3$ 而变化；

当 CT/\overline{LD} 为高电平时，只要时钟不作用， $Q_0 \sim Q_3$ 将保持不变。

逻辑符号：



外引线排列



CT 54196 (D、J、F)

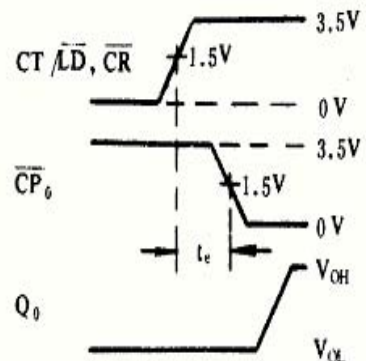
CT 74196 (D、J、P、F)

CT 54S196 (D、J、F)

CT 74S196 (D、J、P、F)

CT 54LS196 (D、J、F)

CT 74LS196 (D、J、P、F)

引出端符号		t_e : 
$\overline{CP_0}$	二分频时钟输入端（下降沿有效）	
$\overline{CP_1}$	五分频时钟输入端（下降沿有效）	
\overline{CR}	异步清除端（低电平有效）	
CT/\overline{LD}	计数控制端/异步并行置入控制端（低电平有效）	
D0~D3	并行数据输入端	
Q0~Q3	输出端	
极限值		
电源电压	7V	
输入电压	5.5V	
\overline{CR} 与 CT/\overline{LD} 间电压		
54/74196, 54/74LS196	5.5V	
工作环境温度		
54×××	-55~125℃	
74×××	-0~70℃	
储存温度	-65℃~150℃	

动态特性($T_A=25^\circ\text{C}$)

参 数 ^[2]		测 试 条 件	‘196		‘S196		‘LS196		单位
			最小	最大	最小	最大	最小	最大	
fmax	$\overline{CP_0} \rightarrow Q0$	Vcc =5V,C _L =15Pf,R _L =400 Ω (S196 为 280 Ω , SL196 为 2k Ω)	50		100		30		MHz
t _{PLH}	$\overline{CP_0} \rightarrow Q0$			12		10		15	ns
t _{PHL}				15		10		20	ns
t _{PLH}	$\overline{CP_1} \rightarrow Q1$			18		10		24	ns
t _{PHL}				21		12		33	ns
t _{PLH}	$\overline{CP_1} \rightarrow Q2$			36		18		57	ns
t _{PHL}				42		24		62	
t _{PLH}	$\overline{CP_1} \rightarrow Q3$			21		10		18	ns
t _{PHL}				18		12		45	
t _{PLH}	D → Q			24		12		30	ns
t _{PHL}				38		18		44	ns
t _{PLH}	$\overline{LD} \rightarrow$ 任一 Q			33		18		41	ns
t _{PHL}				36		18		45	ns
t _{PHL}	$\overline{CR} \rightarrow$ 任一 Q			37		37		51	ns

[2]: fmax 最大时钟频率。t_{PLH} 输出由低电平到高电平传输延迟时间 t_{PHL} 输出由高电平到低电平传输延迟时间

功能表:

输 入							输 出			
\overline{CR}	CT/\overline{LD}	\overline{CP}	D_0	D_1	D_2	D_3	Q_0	Q_1	Q_2	Q_3
L	X	X	X	X	X	X	L	L	L	L
H	L	X	d_0	d_1	d_2	d_3	d_0	d_1	d_2	d_3
H	H	\downarrow	X	X	X	X	加	计	数	

十进制				
计数	输 出			
	Q_3	Q_2	Q_1	Q_0
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	L	H	L	H
6	L	H	H	L
7	L	H	H	H
8	H	L	L	L
9	H	L	L	H

Q_0 和 CP_1 连接

二一五混合进制				
计数	输 出			
	Q_0	Q_3	Q_2	Q_1
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	H	L	L	L
6	H	L	L	H
7	H	L	H	L
8	H	L	H	H
9	H	H	L	L

Q_3 和 CP_0 连接

H—高电平

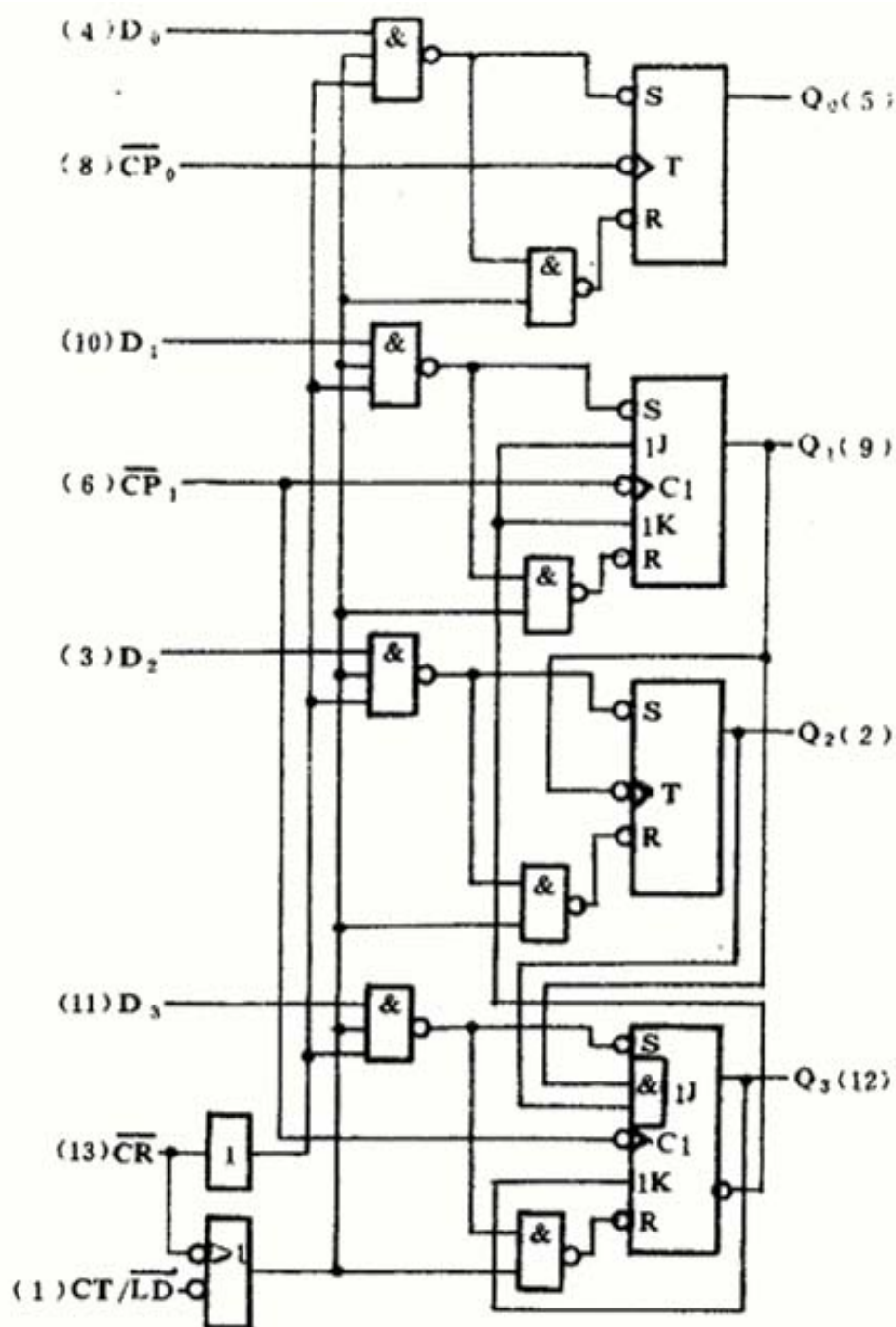
L—低电平

\downarrow —高到低电平跳变

X—任意

$d_0 \sim d_3 - D_0 \sim D_3$ 稳态输入电平

逻辑图



推荐工作条件:

		54/74196			54/74S196			54/74LS196			单位
		最小	额定	最大	最小	额定	最大	最小	额定	最大	
电源电压 V_{CC}	54	4.5	5	5.5	4.5	5	5.5	4.5	5	5.5	V
	74	4.75	5	5.25	4.75	5	5.25	4.75	5	5.25	
输入高电平电压 V_{IH}		2			2			2			V
输入低电平电压 V_{IL}	54			0.8			0.8			0.7	V
	74			0.8			0.8			0.8	
输出高电平电流 I_{OH}				-800			-1000			-400	uA
输出低电平电流 I_{OL}	54			16			20			4	mA
	74			16			20			8	
时钟频率 f_{cp}	$\overline{CP_0}$	0		50	0		100	0		30	MHz
	$\overline{CP_1}$	0		25	0		50	0		15	
建立时间 t_{set}	D (H)	10			6↑			10			ns
	D (L)	15			6↑			15			
脉冲宽度 TW	$\overline{CP_0}$	10			5			20			ns
	$\overline{CP_1}$	20			10			30			ns
	\overline{CR}	15			30			15			ns
	\overline{LD}	20			5			20			ns
保持时间 t_H	D (H)	$t_{W(\overline{LD})}$			3↑			$t_{W(\overline{LD})}$			ns
	D (L)	$t_{W(\overline{LD})}$			3↑			$t_{W(\overline{LD})}$			
计数允许时间 t_e	CT/\overline{LD} 、 \overline{CR}	20			12			30			ns

↑表示以 CT/\overline{LD} 上升沿为参考。

静态特性 (TA 为工作环境温度范围)

参 数		测 试 条 件 ^[1]		'196		'S196		'SL196		单位
				最小	最大	最小	最大	最小	最大	
V _{IK} 输入嵌位电压		V _{CC} =最小,	I _{ik} =-12mA		-1.5					V
			I _{ik} =-18mA				-1.2		-1.5	
V _{OH} 输出高电平电压		V _{CC} =最小 V _{IH} = 2V V _{IL} = 最大, I _{OH} =最大	54	2.4		2.5		2.5		V
			74	2.4		2.7		2.7		
V _{OL} 输出低电平电压		V _{CC} =最小, V _{IH} =2V, V _{IL} =最大, I _{OL} =最大	54		0.4		0.5		0.4	V
			74		0.4		0.5		0.5	
I _I 最大输入电压时输入电流	D, CT/ \overline{LD}	V _{CC} =最大 V _I =5.5V			1		1		0.1	mA
	\overline{CR} , $\overline{CP_0}$				1		1		0.2	
	$\overline{CP_1}$				1		1		0.4	
I _{IH} 输入高电平电流	D, CT/ \overline{LD}	V _{CC} =最大, V _{IH} =2.4V (S196 和 LS196 为 2.7V)			40		50		20	μA
	\overline{CR} , $\overline{CP_0}$				80		50		40	
	$\overline{CP_1}$				120		50		80	
I _{IL} 输入低电平电流	D, CT/ \overline{LD}	V _{CC} =最大, V _{IL} =0.4V			-1.6		0.75		-0.4	mA
	\overline{CR}				-3.2		0.75		-0.8	
	$\overline{CP_0}$				-4.8		-8		-2.4	
	$\overline{CP_1}$				-6.4		-10		-2.8	
I _{OS} 输出短路电流		V _{CC} =最大	54	-20	-57	-30	-110	-20	-100	mA
			74	-18	-57	-30	-110	-20	-100	
I _{CC} 电源电流		V _{CC} =最大, 其余输入接地	54		59		110		27	mA
			74		59		120		27	

[1]: 测试条件中的“最小”和“最大”用推荐工作条件中的相应值。