

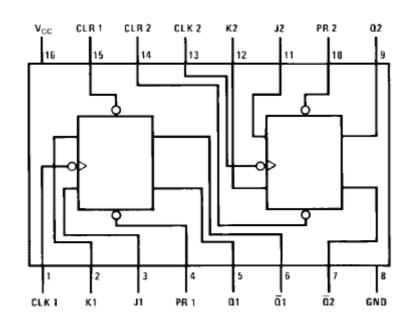
54112/74112

双下降沿 J-K 触发器 (有预置、清除端) 简要说明:

112 为带预置和清除端的两组 J-K 触发器, 共有 54/74S112 和 54/74LS112 两种线路 结构型式, 其主要电特性的典型值如下:

型号	FMAX	PD
CT54S112/CT74S112	125MHz	150mW
CT54LS112/CT74LS112	45MHz	20mW

管脚图:



引出端符号:

CLK1、CLK2 时钟输入端(下降沿有效)

J1、J2、K1、K2 数据输入端 Q1、Q2、/Q1、/Q2 输出端

 CLR1、CLR2
 直接复位端(低电平有效)

 PR1、PR2
 直接置位端(低电平有效)

功能表:



	1	输	出			
PR	CLR	CLK	J	K	Q	/Q
L	Н	X	X	X	Н	L
Н	L	X	X	X	L	Н
L	L	X	X	X	*	*
Н	Н	↓	L	L	Q_0	$/\mathrm{Q}_0$
Н	Н	↓	Н	L	Н	L
Н	Н	\downarrow	L	Н	L	Н
Н	Н	↓	Н	Н	$/\mathrm{Q}_0$	Q_0
Н	Н	Н	X	X	Q_0	$/\mathrm{Q}_{\scriptscriptstyle 0}$

说明: H-高电平

L一低电平

X-任意

↓一高到低电平跳变

 Q_0 一稳态输入条件建立前的Q的电平

 $/Q_0$ 一稳态输入条件建立前Q的电平或Q0的补码

*一不定

极限值

电源电压	7V
输入电压	
54/74S112	5.5V
54/74LS112	7V
工作环境温度	
54×××	55~125℃
74×××	0~70°C
贮存温度	65~150°C

推荐工作条件:

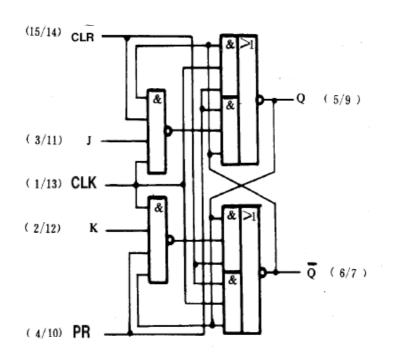
		CT54S	CT54S112/CT74S112			CT54LS112/CT74LS112			
		最小	额定	最大	最小	额定	最大	单位	
电源电压 Vcc	54	4. 5	5	5. 5	4. 5	5	5. 5	V	
电源电压 VCC	74	4. 75	5	5. 25	4. 75	5	5. 25	v	
输入高电平电压 V _{IH}		2			2			V	
War Late V	54			0. 8			0. 7	V	
输入低电平电压 V _{IL}	74			0. 8			0. 8	v	
输出高电平电流 I_{OH}				-1000			-400	μА	
於山低中亚山达 Tor	54			20			4	mA	
输出低电平电流 IoL	74			20			8	IIIA	
时钟频率fcp		0		80	0		30	MHz	



	CLK (H)	6		20		
脉冲宽度 tW	CLK (L)	6. 5				ns
	PR(L), CLR(L)	8		25		
建立时间tset		3 ↓		20 ↓		ns
保持时间t _H		0 \		0 1		ns

↓表示以 CLK 下降沿为参考

逻辑图 (1/2)



静态特性 (Ta 为工作环境温度范围)

参数		测试条件【1】		`S I	112	`LS	112	单位
		100 M/30 1 1 1			最大	最小	最大	平位
VIK 输入钳位电压		Vcc 最小 IIK=-18mA			-1.2		-1.5	V
		Vcc=最小,VIH=2V,VIL=最大,	54	2.5		2.5		***
VOH 输出高电	半电压	Іон=最大	74	2.7		2.7		V
VOL 输出低电	巫由正	VCC=最小,VIH=2V,VIL=最大,IOL=最大	54		0.5		0.4	v
VOL和山区电	1 电压	VCC=取小,VIH=2V,VIL=取入,IOL=取入			0.5		0.5	·
T. 目.十拾)出	J、K				1		0.1	
II 最大输入电 压时输入电	PR.	Vcc=最大 VI=5.5V			1		0.3	mA
流	CLR	VCC−4x/\ V1−3.3 V			1		0.3	ША
1)IL	CLK				1		0.4	
	J、K				50		20	
IIH 输入高电	PR.	V EL VW ATV			100		60	
平电流	CLR	Vcc=最大 VIH=2.7V			100		00	μА
	CLK				100		80	
VIL 输入低电	J、K	Vcc=最大 VIL=0.5V			-1.6		-0.4	mA



平电流	PR.			-7		-0.8	
	CLR			-/		-0.8	
	CLK			-4		-0.8	
Ios 输出短路	电流	Vcc=最大	-40	-100	-20	-100	mA
Ioo 中海中	济	Vcc=最大 CLK1 和 CLK2 接地		50		6	m 1
Icc 电源电流		Q1、Q2 和/Q1、/Q2 分别接高电平		30		O	mA

【1】: 测试条件中的"最大"和"最小"用推荐工作条件中的相应值。

动态特性 (T_A=25℃)

参数【2】		测试条件	'S	'S112		112	单位
		侧瓜余件	最小	最大	最小	最大	
1	fmax		80		30		MHz
t PLH	PR->Q	V 5V		7		20	***
t PHL	PR->/Q	Vcc=5V		7		20	ns
t PLH	CLR->/Q	CL=15pF RL=280Ω('LS112为2K		7		20	***
t PHL	CLR->Q	$RL=280 \Omega$ (LS112 M 2 R		7		20	ns
t PLH	CLK->Q			7		20	20
t PHL	、/Q			7		20	ns

【2】:fmax-最大时钟频率

tPLH一输出由低到高电平传输延迟时间

tpHL-输出由高到低电平传输延迟时间