时序电路实验报告

数据科学与计算机学院

1519

张燕梅

15352423

实验内容

- 1.利用 JK 触发器 (74LS73) 实现 74LS197 的功能;
- 2.利用 JK 触发器 (74LS73) 实现 74LS194 的功能:
- 3.根据状态转换图设计同步状态机。

实验内容 1

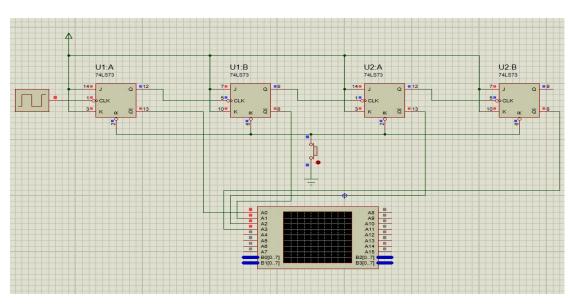
一、实验要求

- 1.利用 JK 触发器(74LS73)设计具备完整功能 74LS197 的模块电路;
- 2.设计测试系统,能够比较 74LS197 芯片与自行设计的模块电路具备完全相同的功能。

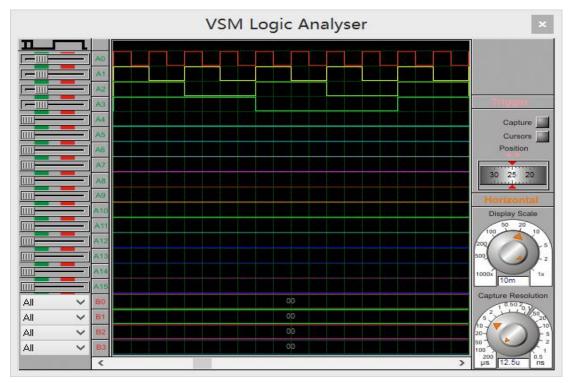
二、实验设计过程

触发器可以对周期方波的频率进行分频。当 JK 触发器的加入时钟输入时,如果此时 J=K=1,那么 Q 输出就是一个频率为时钟输入频率一般的方波。触发器在每一个触发时钟边沿改变状态,这就产生了一个输出,它的频率变为时钟波形频率的一半。以此类推,用这种方式连接触发器,就可以实现 2ⁿ 分频,其中 n 是触发器的个数。因此,要实现 74LS197 的十六进制计数功能,就可以通过依次连接 4 个 JK 触发器(其中每个触发器的 Q 输出作为下一级的时钟输入),且 4 个触发器共用一个清零端。

三、实验逻辑图



四、动态测试



由对比可知,该波形与 74LS197 进行十六进制计数时的波形一致,说明逻辑电路正确,实验成功。

实验内容 2

一、实验要求

- 1.利用 JK 触发器,设计具备完整功能 74LS194 芯片的模块电路:
- 2.设计测试系统,能够比较 74LS194 芯片与自行设计的模块电路具备完全相同的功能。

二、实验设计过程

74LS194 为移位寄存器。它具有左移、右移、并行送数、保持及清除等五项功能。其引脚图如下图左所示:其中 Cr 为清除端,CP 为时钟输入端,S0、S1 为状态控制端,DSR 为右移数据串行输入端,DSL 为左移数据输入端,D0、D1、D2、D3 为并行数据输入端,Q0、Q1、Q2、Q3 为数据输入端。其功能表如下图右所示。

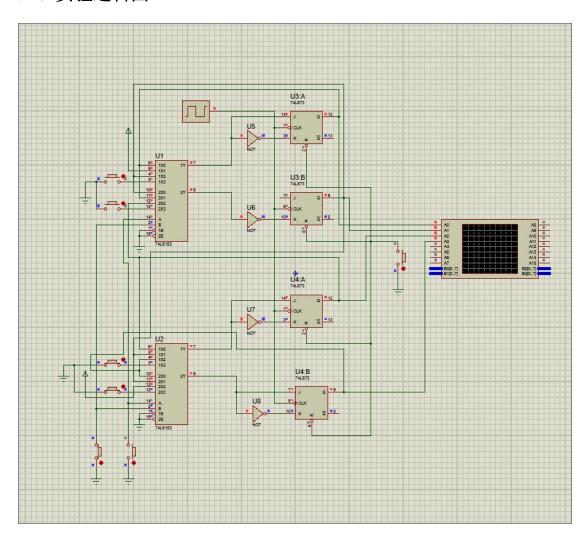
对于 JK 触发器, 当 J 与 K 状态相反时,输出 Q 的状态与 J 相同。本实验模拟的 74LS194 功能需要实现四输入四输出,因此需要四个触发器。对于清零的工作状态的实现,可通过四个触发器连接在同一清零端来解决。考虑另外四中工作状态,可以使用四个四选一的数据选择器实现 J 的输入。当 S1、S0 分别为 00、01、10、11 时实现的四个功能,可以通过 A0、A1、A2、A3 分别连接 Qn、Qn-1

(或 DSR)、Qn+1(或 DSL)与需要送入的信号来实现。

1	Cr C	V cc	16
2	Dsr	Q0	15
3	D0	Q1	14
4	D1	Q2	13
5	D2	Q3	12
6	D3	CP◀	11
2	Dsl	s1	10
	GND	so	9

\overline{CR}	Sı	S ₀	功能清除	
0	×	×		
1	1	1	送数	
1	0	1	右移	
1	1	0	左移	
1	0	0	保持	

三、实验逻辑图



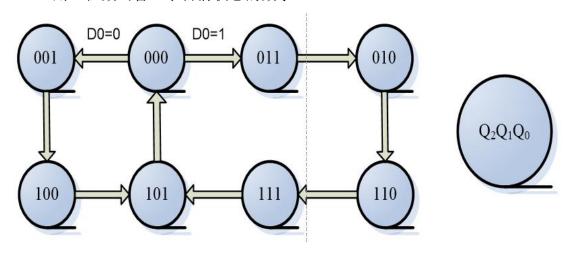
实验内容 3

一、实验要求

按下列状态转换图设计同步状态机。D0=0 时 4 状态循环, D0=1 时 6 状态循环。

器件: 74LS73X3、任意数量基础逻辑门及选择器

- (1) 设计并安装电路。
- (2) 静态检查并记录之。
- (3) 用一位数码管显示目前状态的数字。



二、实验设计过程

1.根据状态转换图列出状态转换表:

Do	a2n	Byn	aon a	Qzn+1	Qu n+1	Go n+1
0	0	0	0	0	0	1
X	0	0	-	1	0	0
X	1	0	0	1	0	1
X	1	0	1	0	0	0
1	0	0	0	0	1	1
X	0	1	1	0	1	0
X	0	1	0	1	1	0
X	1	1	0	1	1)
X	1	1	1	1	0	1

2.根据状态转换表列出 Q2n、Q1n、Q0n 三个触发器的逻辑表达式

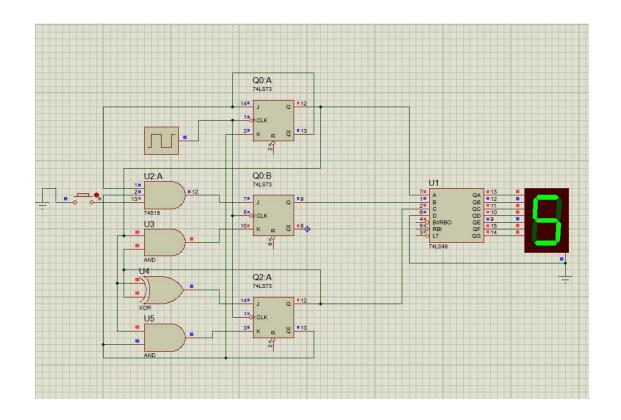
$$\begin{aligned} Q_{2}^{nH} &= \overline{Q_{2}^{n}} \overline{Q_{1}^{n}} \, Q_{0}^{n} + \overline{Q_{2}^{n}} \, \overline{Q_{0}^{n}} + \overline{Q_{0}^{n}} \, \overline{Q_{0}^{n}} + \overline{Q_{0}^$$

3.将状态方程化成 JK 触发器状态方程的标准形式

$$Q_{2}^{nH} = \overline{Q_{2}^{n}} \overline{Q_{1}^{n}} \overline{Q_{0}^{n}} + \overline{Q_{2}^{n}} \overline{Q_{0}^{n}} + \overline{$$

4.检查自启动:状态循环中已包含所有状态,能够自启动,然后根据逻辑表达式连接电路图。

三、实验逻辑图



实验分析与总结

- (1) 197 功能的实现很简单,只需要按照理论课本的原理连接即可。而 194 的 实现刚开始毫无想法,在通过同学提点以及自己用 proteus 试着模拟之后,终于 对整个实验有比较深刻的了解了,与此同时,我还解决了对 JK 触发器的许多疑问。
- (2)通过实验三,让自己对状态机有了更深一步的了解,当设计一个状态机时须考虑它的各个状态和下一个状态的转变及每个状态的转变因素,然后画出状态转换图,列出状态转换表,最后得出逻辑表达式并用电路图来实现。