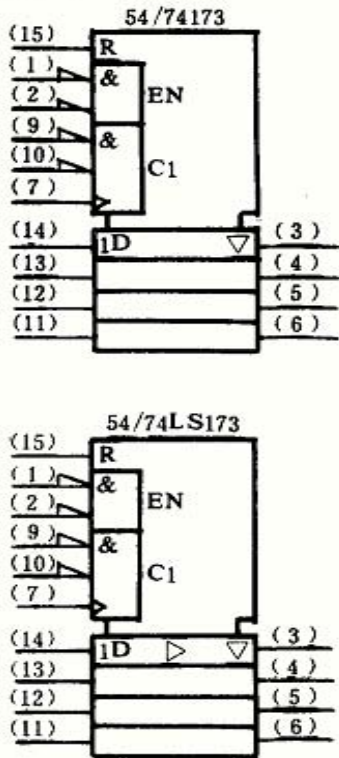
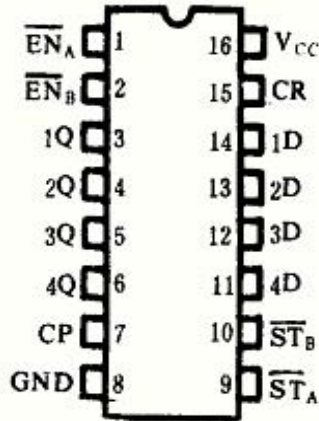
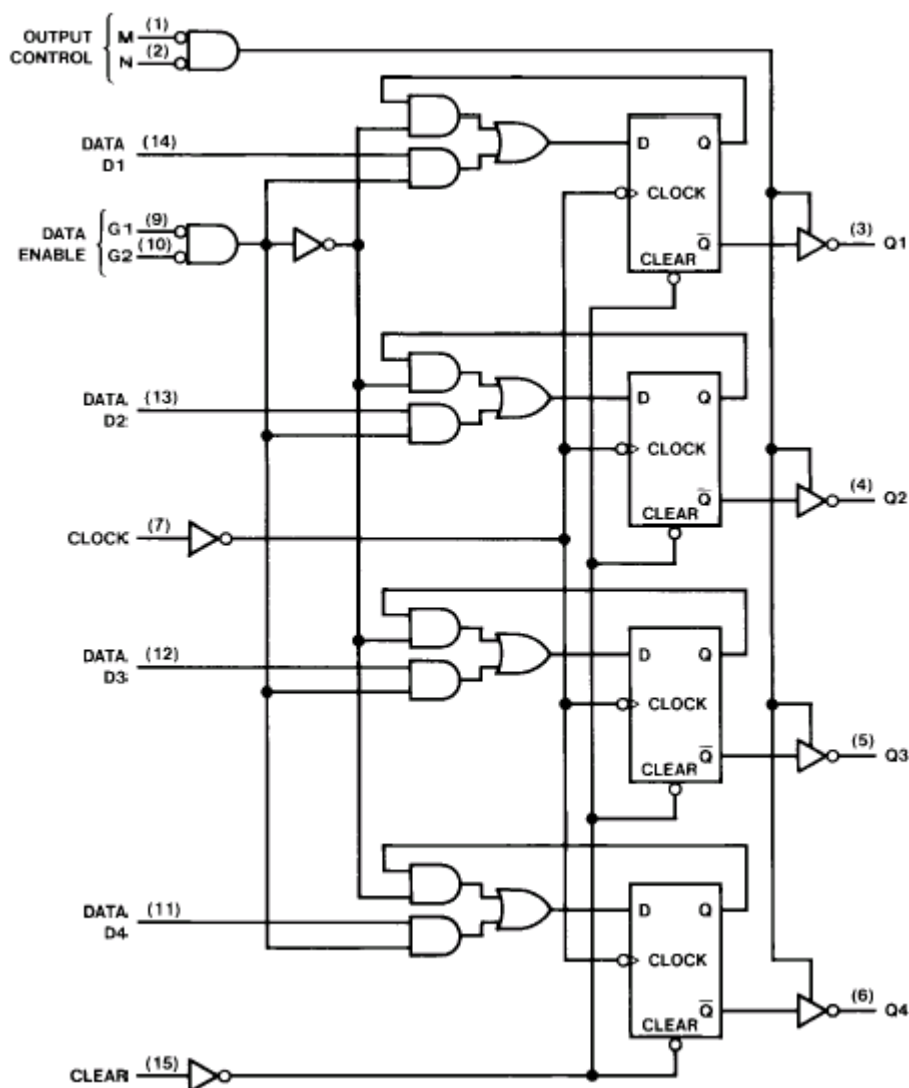


4 位 D 寄存器（3S，Q 端输出）		54173/74173 54LS173/74LS173																			
<p>170 为具有三态输出的 4 位寄存器，共 54/74173，54LS173/74LS173 两种线路结构形式。其主要电特性的典型值如下：</p> <table><tr><th>型号</th><th>fm</th><th>PD</th></tr><tr><td>54170/74170</td><td>35MHz</td><td>250mW</td></tr><tr><td>54LS170/74LS170</td><td>50MHz</td><td>95mW</td></tr></table> <p>173 的输出端（Q）可直接与总线相连。</p> <p>当三态允许控制端（<math>\overline{EN}_A</math>、<math>\overline{EN}_B</math>）均为低电平时，输出端（1Q~4Q）为正常逻辑状态，可用来驱动负载或总线。当 <math>\overline{EN}_A</math> 或 <math>\overline{EN}_B</math> 为高电平时，1Q~4Q 呈高阻态，既不驱动总线，也不为总线的负载，但触发器的时序操作不受影响。</p> <p>数据选通端（<math>\overline{ST}_A</math>、<math>\overline{ST}_B</math>），可控制数据（1D~4D）进入触发器。</p> <p>数据选通端（<math>\overline{ST}_A</math>、<math>\overline{ST}_B</math>）均为低电平时，在时钟（CP）脉冲上升沿作用下，1D~4D 进入相应触发器。</p>		型号	fm	PD	54170/74170	35MHz	250mW	54LS170/74LS170	50MHz	95mW	<p><b>逻辑符号</b></p> 										
型号	fm	PD																			
54170/74170	35MHz	250mW																			
54LS170/74LS170	50MHz	95mW																			
<p><b>引出端符号</b></p> <table><tr><td>CP</td><td>时钟输入端（上升沿有效）</td></tr><tr><td>CR</td><td>清除端</td></tr><tr><td>1D~4D</td><td>数据输入端</td></tr><tr><td><math>\overline{EN}_A</math>、<math>\overline{EN}_B</math></td><td>三态允许允许端（低电平有效）</td></tr><tr><td>1Q~4Q</td><td>输出端</td></tr><tr><td><math>\overline{ST}_A</math>、<math>\overline{ST}_B</math></td><td>数据选通端（低电平有效）</td></tr></table>		CP	时钟输入端（上升沿有效）	CR	清除端	1D~4D	数据输入端	$\overline{EN}_A$ 、 $\overline{EN}_B$	三态允许允许端（低电平有效）	1Q~4Q	输出端	$\overline{ST}_A$ 、 $\overline{ST}_B$	数据选通端（低电平有效）	<p><b>外引线排列</b></p>  <p>CT54173 (D、J、F) CT74173 (D、J、P、F) CT54LS173 (D、J、F) CT74LS173 (D、J、P、F)</p>							
CP	时钟输入端（上升沿有效）																				
CR	清除端																				
1D~4D	数据输入端																				
$\overline{EN}_A$ 、 $\overline{EN}_B$	三态允许允许端（低电平有效）																				
1Q~4Q	输出端																				
$\overline{ST}_A$ 、 $\overline{ST}_B$	数据选通端（低电平有效）																				
<p><b>极限值</b></p> <table><tr><td>电源电压</td><td>7V</td></tr><tr><td>输入电压</td><td></td></tr><tr><td>    54/74173</td><td>5.5V</td></tr><tr><td>    54/74LS173</td><td>7V</td></tr><tr><td>输入高阻态电压</td><td>5.5V</td></tr><tr><td>工作环境温度</td><td></td></tr><tr><td>    54×××</td><td>-55~125℃</td></tr><tr><td>    74×××</td><td>0~70℃</td></tr><tr><td>储存温度</td><td>-65℃~150℃</td></tr></table>		电源电压	7V	输入电压		54/74173	5.5V	54/74LS173	7V	输入高阻态电压	5.5V	工作环境温度		54×××	-55~125℃	74×××	0~70℃	储存温度	-65℃~150℃		
电源电压	7V																				
输入电压																					
54/74173	5.5V																				
54/74LS173	7V																				
输入高阻态电压	5.5V																				
工作环境温度																					
54×××	-55~125℃																				
74×××	0~70℃																				
储存温度	-65℃~150℃																				

逻辑图



## 功能表

Inputs					Output Q
Clear	Clock	Data Enable		Data D	
		G1	G2		
H	X	X	X	X	L
L	L	X	X	X	$Q_0$
L	$\uparrow$	H	X	X	$Q_0$
L	$\uparrow$	X	H	X	$Q_0$
L	$\uparrow$	L	L	L	L
L	$\uparrow$	L	L	H	H

When either M or N (or both) is (are) high the output is disabled to the high-impedance state; however, sequential operation of the flip-flops is not affected.

H——高电平      L——低电平      ↑——低到高跳变      X——任意      Z——高阻  
Q0——规定的稳态输入条件建立前 Q 的电平

推荐工作条件:

		54/74173			54/74LS173			单位
		最小	额定	最大	最小	额定	最大	
电源电压V <sub>CC</sub>	54	4.5	5	5.5	4.5	5	5.5	V
	74	4.75	5	5.25	4.75	5	5.25	
输入高电平电压V <sub>iH</sub>		2			2			V
输入低电平电压V <sub>iL</sub>	54			0.8			0.7	V
	74			0.8			0.8	
输出高电平电流I <sub>OH</sub>	54			-2			-1	mA
	74			-5.2			-2.6	
输出低电平电流I <sub>OL</sub>	54			16			12	mA
	74			16			24	
时钟频率 f <sub>cp</sub>		0		25	0		30	mA
脉冲宽度T <sub>w</sub>	CP、CR	20			20			ns
建立时间 t <sub>set</sub>	$\overline{ST_A}$ 、 $\overline{ST_B}$	17			35			ns
	D0~D3	10			17			ns
	CR 无效态	10			10			
保持时间 t <sub>H</sub>	$\overline{ST_A}$ 、 $\overline{ST_B}$	2			0			ns
	D0~D3	10			0			

动态特性(T<sub>A</sub>=25℃)

参 数 <sup>[2]</sup>		测 试 条 件 (LS173 时 R <sub>L</sub> =667 Ω C <sub>L</sub> =45Pf)	‘173		LS173		单位
			最小	最大	最小	最大	
f <sub>max</sub>		V <sub>CC</sub> =5V,C <sub>L</sub> =50Pf,R <sub>L</sub> =400 Ω	25		30		MHz
t <sub>PLH</sub>	CP → 任一 Q	V <sub>CC</sub> =5V,C <sub>L</sub> =50Pf,R <sub>L</sub> =400 Ω		43		25	ns
t <sub>PHL</sub>		V <sub>CC</sub> =5V,C <sub>L</sub> =50Pf,R <sub>L</sub> =400 Ω		31		30	ns
t <sub>PHL</sub>	CR → 任一 Q	V <sub>CC</sub> =5V,C <sub>L</sub> =50Pf,R <sub>L</sub> =400 Ω		27		35	ns
t <sub>PZH</sub>	$\overline{EN_A}$ 、 $\overline{EN_B}$ → 任一 Q	V <sub>CC</sub> =5V,C <sub>L</sub> =50Pf,R <sub>L</sub> =400 Ω		30		23	ns
t <sub>PZL</sub>		V <sub>CC</sub> =5V,C <sub>L</sub> =50Pf,R <sub>L</sub> =400 Ω		30		27	
t <sub>PHZ</sub>		C <sub>L</sub> =5Pf		14		17	ns
t <sub>PLZ</sub>		C <sub>L</sub> =5Pf		20		17	

[2]: f<sub>max</sub> 最大时钟频率。t<sub>PLH</sub>输出由低电平到高电平传输延迟时间 t<sub>PHL</sub>输出由高电平到低电平传输延迟时间

t<sub>PZH</sub>输出由高阻态到高电平允许时间 t<sub>PZL</sub>输出由高阻态到低电平允许时间 t<sub>PHZ</sub> 输出由高电平到高阻态禁止时间

t<sub>PLZ</sub> 输出由低电平到高阻态禁止时间

静态特性 (TA 为工作环境温度范围)

参 数	测 试 条 件 <sup>[1]</sup>		'173		'LS173		单位
			最小	最大	最小	最大	
V <sub>IK</sub> 输入嵌位电压	V <sub>CC</sub> =最小	I <sub>IK</sub> =-12mA		-1.5			V
		I <sub>IK</sub> =-18mA				-1.5	
I <sub>OH</sub> 输出高电平电压	V <sub>CC</sub> =最小, V <sub>IH</sub> =2V, V <sub>IL</sub> =最大, V <sub>OH</sub> =最大	54	2.4		2.4		V
		74	2.4		2.4		
V <sub>OL</sub> 输出低电平电压	V <sub>CC</sub> =最小, V <sub>IH</sub> =2V, V <sub>IL</sub> =最大, I <sub>OL</sub> =最大	54		0.4		0.4	V
		74		0.4		0.5	
I <sub>I</sub> 最大输入电压时输入电流	V <sub>CC</sub> =最大 V <sub>I</sub> =5.5V (LS173 为 7V)			1		0.1	mA
I <sub>IH</sub> 输入高电平电流	V <sub>CC</sub> =最大 V <sub>IH</sub> =2.4V (LS173 为 2.7V)			40		20	μA
I <sub>IL</sub> 输入低电平电流	V <sub>CC</sub> =最大, V <sub>IL</sub> =0.4V			-1.6		-0.4	mA
I <sub>OS</sub> 输出短路电流	V <sub>CC</sub> =最大		-30	-70	-30	-130	mA
I <sub>OZH</sub> 输出高阻态时高电平电流	V <sub>CC</sub> =最大 V <sub>IH</sub> =2V, V <sub>OL</sub> =2.4V			40		20	μA
I <sub>OZL</sub> 输出高阻态时低电平电流	V <sub>CC</sub> =最大 V <sub>IH</sub> =2V, V <sub>OL</sub> =2.4V			-40		-20	μA
I <sub>CC</sub> 电源电流	V <sub>CC</sub> =最大, CR 瞬时接 4.5V 后接地, 所有 D 和 $\overline{EN}_B$ 、 $\overline{ST}_A$ 、 $\overline{ST}_B$ 接地, CP 和 $\overline{EN}_A$ 接 4.5V			72		0	mA

[1]: 测试条件中的“最小”和“最大”用推荐工作条件中的相应值。