

11010100010
00101001110011
00101001110010
SPI

Objectifs du cours :

Ce cours traitera essentiellement les points suivants :

- Le bus SPI :
 - schéma de principe
 - chronogramme
- Compléments (comparaison I2C/SPI et bibliothèques SPI)

LE BUS SPI

Dans les circuits d'interface le bus SPI (Serial Peripheral Interface) n'est pas seul et se trouve talonné depuis de nombreuses années par les circuits dotés d'une liaison série synchrone de type SPI. Cette appellation rencontre cependant des signaux et des chronogrammes qui sont beaucoup moins bien normalisés que ceux du bus I2C, tout simplement parce que la liaison du bus SPI ne fait l'objet d'aucune norme officielle.

Certains circuits indiquent qu'ils sont munis d'une interface SPI, mais vous pourrez aussi trouver comme appellation « Microwire » (qui est une marque déposée de National Semiconductor) ou bien encore « bus série trois fils ». Un bus de ce type permet la connexion, sous forme série maître-esclave, de plusieurs circuits disposant d'interfaces compatibles, avec seulement trois fils de liaisons.

Les dernières versions d'Arduino incluent une bibliothèque qui permet la communication avec les périphériques SPI.

SPI a des lignes labellisés « MOSI » : Master Output Slave Input, généré par le maître, des lignes labellisées « MISO » : Master Input Slave Output, généré par l'esclave et une ligne d'horloge (SCK : SPI Serial Clock). Ces trois lignes sont connectées à leurs lignes respectives sur un ou

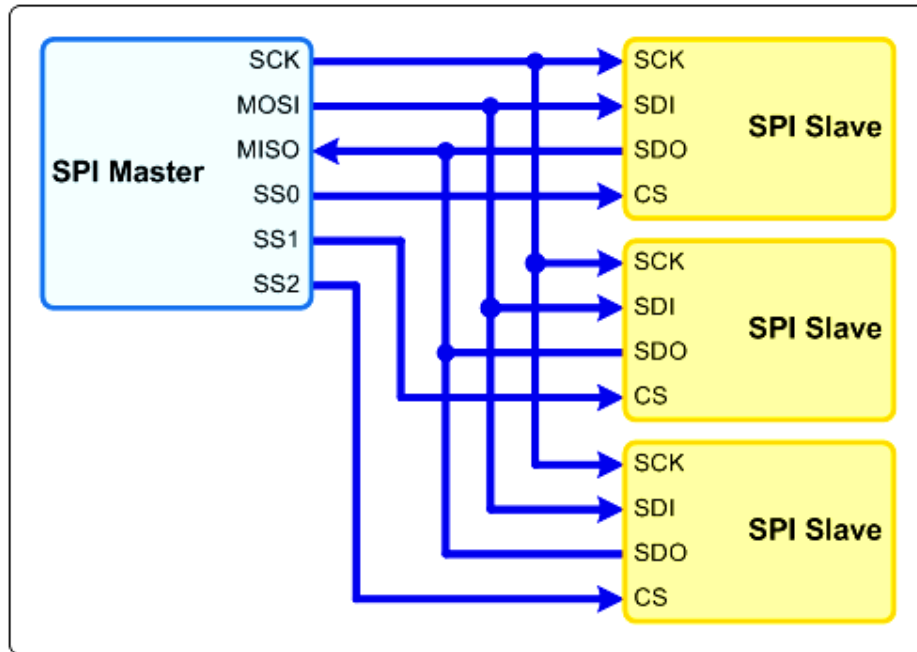
COURS

Le bus SPI

Cours sur le bus
SPI.doc

Page:2/4

plusieurs esclaves. Les esclaves sont identifiées grâce au signal de leur ligne SS (Slave Select).
Autres nommages possibles : SDO (Serial Data Out) et SDI (Serial Data Input).
La figure ci-dessous illustre les connexions SPI.



Maître SPI avec plusieurs esclaves SPI

Les numéros de broches à utiliser pour les broches SPI sont listés dans le tableau ci-dessous.

Broches numériques utilisées pour SPI		
Signal SPI	Carte Arduino Uno	Carte Arduino Mega
SS (choix de l'esclave)	10	S3
MOSI (entrées de données)	11	S1
MISO (sorties de données)	12	S0
SCLK (horloge)	13	S2

SCHÉMA DE PRINCIPE

La figure ci-dessous correspond au schéma de principe simplifié d'une liaison de données SPI, avec ses principaux composants.

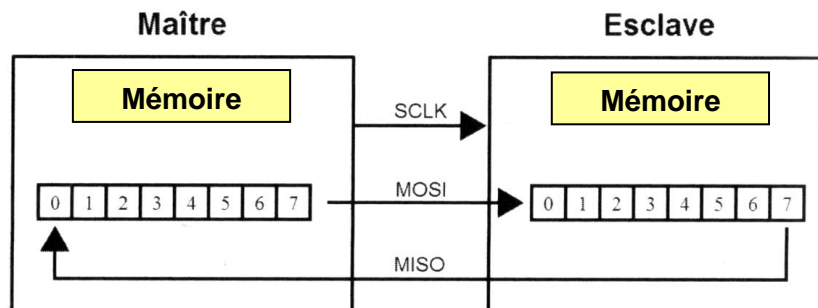


Schéma de principe simplifié d'une liaison SPI

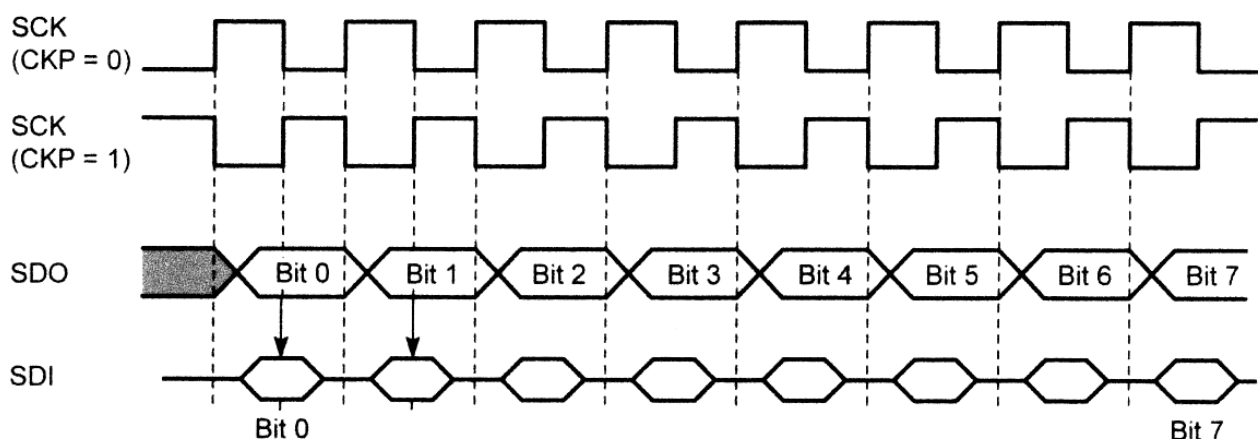
Deux registres à décalages sont généralement mis en œuvre. Ils peuvent être de type matériel ou logiciel, selon les dispositifs employés. Par exemple, le RasPi implémente son registre à décalage de façon logiciel alors que le MCP3008 (ADC) est équipé d'un registre à décalage matériel. Quelque soit leur mise en œuvre, ces deux registres à décalage forment un buffer circulaire interpuce, qui se trouve au cœur de la liaison SPI.

Les communications sont initiées par le maître, qui commence par sélectionner l'esclave. Au cours de chaque cycle d'horloge, le maître envoie un bit à l'esclave, qui le lit sur la ligne MOSI. En parallèle, l'esclave envoie un bit au maître, qui le lit sur la ligne MISO. Ces lectures et écritures simultanées entre le maître et l'esclave forment **une communication Full-Duplex**.

La fréquence de l'horloge dépend principalement des possibilités de réponse de l'esclave. Par exemple, le MCP3008 alimenté en 5 V est capable de gérer des fréquences de données allant jusqu'à 3,6 MHz.

CHRONOGRAMME

Toutes les liaisons SPI respectent le chronogramme général ci-dessous, mais quatre variantes existent au niveau de la prise en compte des données qui sont échangées.



Chronogramme général d'un échange sur une liaison SPI

Ces variantes sont parfois appelées modes SPI et sont alors numérotées de 0 à 3. En présence d'un circuit à interface SPI, il vous suffira de comparer sa fiche technique avec le chronogramme pour savoir dans quel « mode » il fonctionne.

Ces quatre modes sont définis par la polarité de l'horloge, appelée CPOL (Clock POLarity), qui peut-être égale à 0 ou à 1, et par la phase de cette même horloge, appelée CPHA (Clock PHAse), par rapport aux données, qui peut être aussi égale à 0 ou à 1. Cela conduit aux quatre possibilités (voir page suivante), qui indiquent sur quel front du signal d'horloge les données sont échantillonnées et peuvent donc être considérées comme valides.

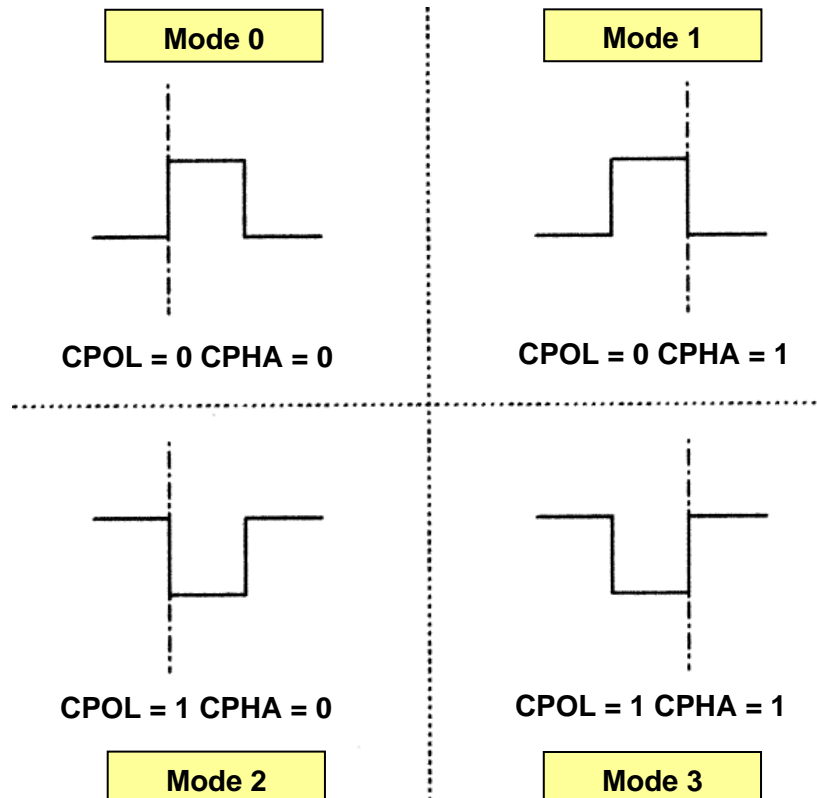
Par défaut, le mode le plus courant est appelé mode 0, c'est-à-dire celui où CPOL et CPHA sont tous les deux nuls.

COURS

Le bus SPI

Cours sur le bus
SPI.doc

Page:4/4



Les quatre modes de prise en compte des données de la liaison SPI

COMPLÉMENTS

La gestion d'une liaison SPI avec l'Arduino est facile à mettre en œuvre. Les micro-contrôleurs d'Atmel Atmega disposent d'une interface SPI dont les entrées/sorties se répartissent comme suit : SCK sur 13, MISO sur 12, MOSI sur 11 et /SS sur 10 pour les Uno.

L'environnement de développement contient une bibliothèque nommée, SPI.h, qui permet une gestion logicielle très simple du protocole de dialogue des liaisons SPI.

Comparaison entre I2C et SPI : <http://www.maximintegrated.com/en/app-notes/index.mvp/id/4024>

Référence bibliothèque Arduino SPI : <http://arduino.cc/en/Reference/SPI>