

Circuitos digitais.

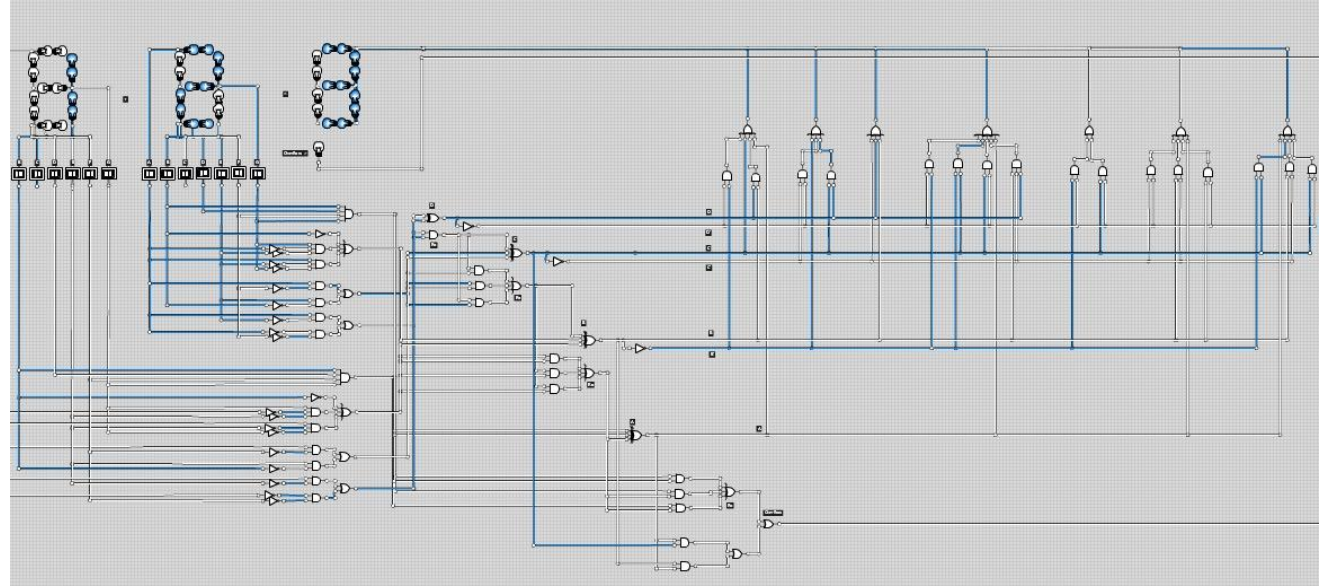
Circuito somador de 7 segmentos.

Equipe: Breno Mota do Nascimento, Danilo Lacerda Silva, Icaro Mayan Lima Pereira.

Porcentagem de participação: Breno (33,33%), Danilo (33,33%), Icaro (33,33%)

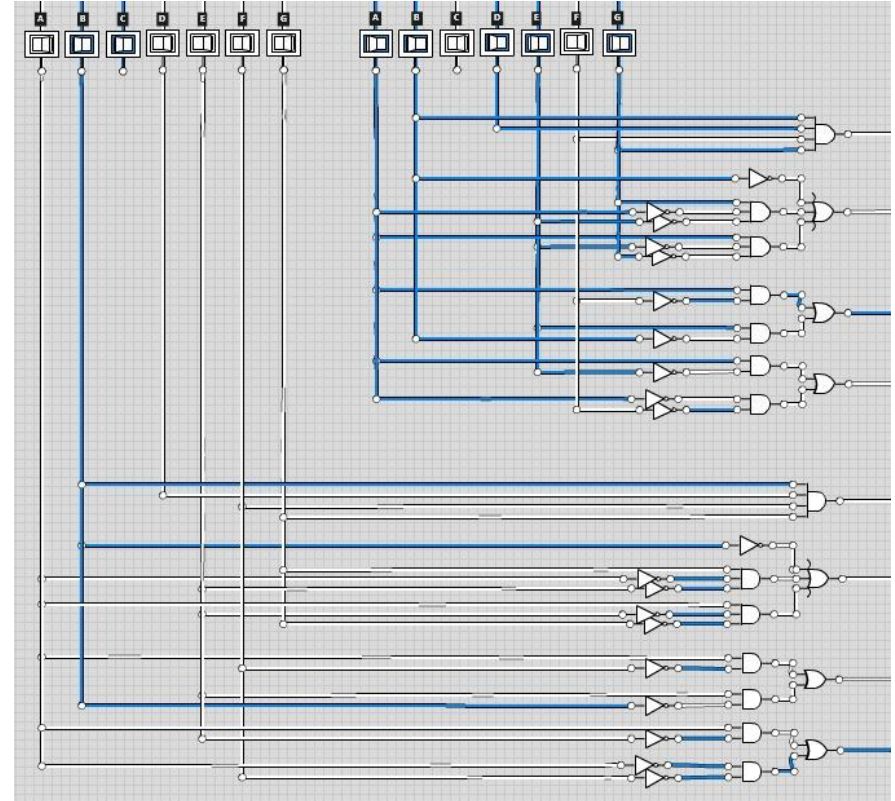
Circuito somador de 7 segmentos

Dado dois displays de 7 segmentos, o circuito somador é responsável por converter os displays em binário, realizar a soma dos mesmos e converter novamente para o visor de 7 segmentos.



Circuito conversor de 7 segmentos para 4 bit.

Circuito responsável pela transformação do número decimal escrito em um visor de 7 segmentos para um número binário de 4 bits.



Circuito conversor de 7 segmentos para 4 bit.

Tabela verdade do
circuito conversor de 7
segmentos para 4 bits

Simplificação feita pelo
mapa de Karnaugh.

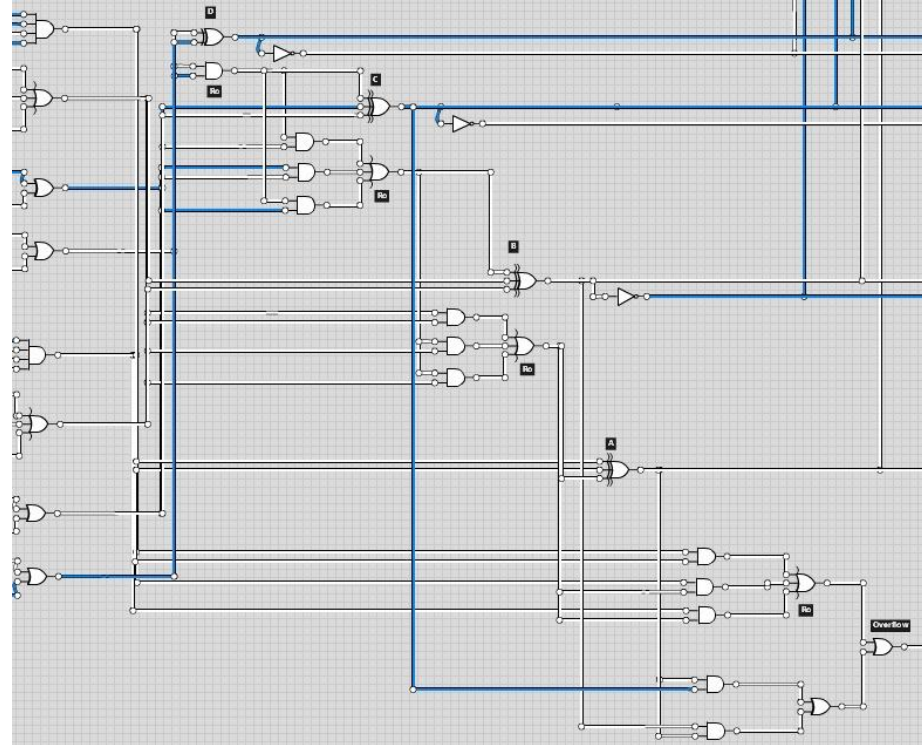
| 7-segment display para 4-bit number | | | | | | | | | | | |
|-------------------------------------|---|---|---|---|---|---|---|----------------|----|-----|------|
| | A | B | C | D | E | F | G | S ⁰ | S' | S'' | S''' |
| 0 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 0 | 0 | 0 | 0 |
| 1 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 |
| 2 | 1 | 1 | 0 | 1 | 1 | 0 | 1 | 0 | 0 | 1 | 0 |
| 3 | 1 | 1 | 1 | 1 | 0 | 0 | 1 | 0 | 0 | 1 | 1 |
| 4 | 0 | 1 | 1 | 0 | 0 | 1 | 1 | 0 | 1 | 0 | 0 |
| 5 | 1 | 0 | 1 | 1 | 0 | 1 | 1 | 0 | 1 | 0 | 1 |
| 6 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 0 | 1 | 1 | 0 |
| 7 | 1 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 1 |
| 8 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 0 | 0 |
| 9 | 1 | 1 | 1 | 1 | 0 | 1 | 1 | 1 | 0 | 0 | 1 |

| SIMPLIFICAÇÃO |
|---------------------------|
| $S^0 = BDFG$ |
| $S' = B' + A'E'G + AE'G'$ |
| $S'' = B'E + AF'$ |
| $S''' = A'F' + AE'$ |

Circuito somador 4 bits e overflow.

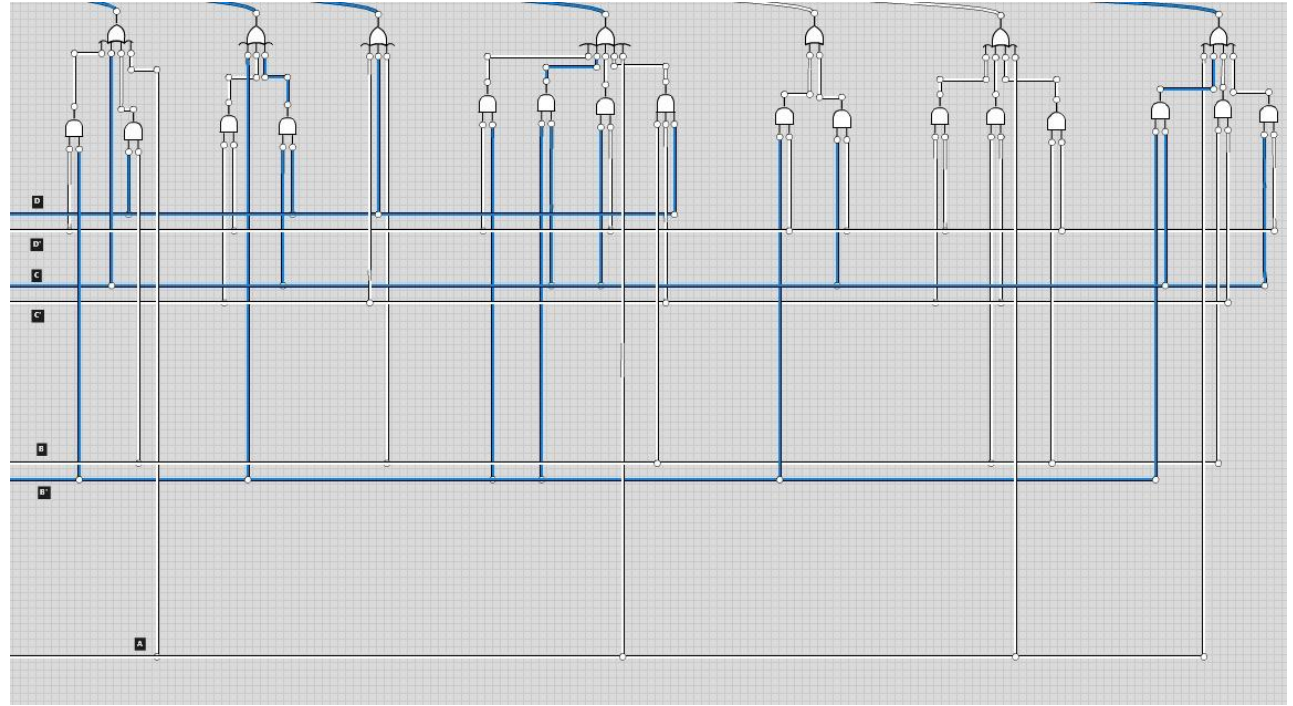
Circuito responsável pela soma de dois números binários de até 4 bits resultando em um outro número binário de até 5 bits.

Porém como o visor de 7 segmentos só pode representar alguns números de até 4 bits, o overflow fica responsável por avisar caso o resultado tenha 5 bits ou não possa ser mostrado no visor.



Circuito conversor de 4 bits para 7 segmentos.

Circuito responsável por converter o resultado da soma em um número decimal e representá-lo no visor de 7 segmentos.



Circuito conversor de 4 bits para 7 segmentos.

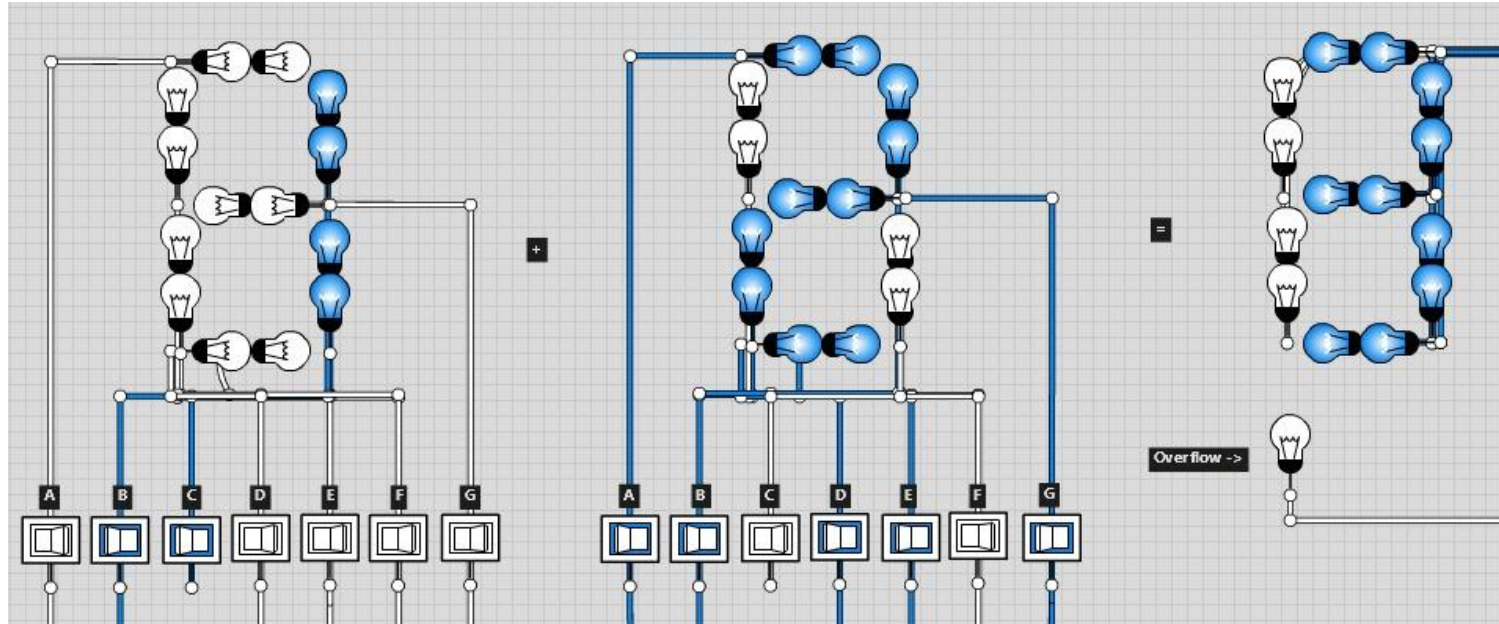
Tabela verdade do circuito conversor do resultado de 4 bits para 7 segmentos.

Simplificação feita pelo mapa de Karnaugh.

| 4-bit numer para 7-segment display | | | | | | | | | | | |
|------------------------------------|---|---|---|---|---|---|---|---|---|---|---|
| | A | B | C | D | a | b | c | d | e | f | g |
| 0 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 0 |
| 1 | 0 | 0 | 0 | 1 | 0 | 1 | 1 | 0 | 0 | 0 | 0 |
| 2 | 0 | 0 | 1 | 0 | 1 | 1 | 0 | 1 | 1 | 0 | 1 |
| 3 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 0 | 1 |
| 4 | 0 | 1 | 0 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 1 |
| 5 | 0 | 1 | 0 | 1 | 1 | 0 | 1 | 1 | 0 | 1 | 1 |
| 6 | 0 | 1 | 1 | 0 | 1 | 0 | 1 | 1 | 1 | 1 | 1 |
| 7 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 0 | 0 | 0 |
| 8 | 1 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| 9 | 1 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 0 | 1 | 1 |

| SIMPLIFICAÇÃO |
|-----------------------------------|
| $a = B'D' + C + BD + A$ |
| $b = B' + C'D' + CD$ |
| $c = C' + D + B$ |
| $d = B'D' + B'C + BC'D + CD' + A$ |
| $e = B'D' + CD'$ |
| $f = C'D' + BC' + BD' + A$ |
| $g = B'C + BC' + A + CD'$ |

Resultado.



veja todas as tabelas verdades clicando [AQUI](#).