

[그림 14.3] LM324 소자의 구조

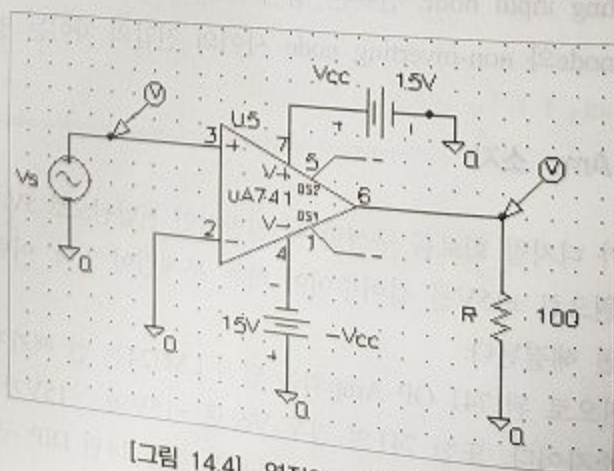
14.5 비교기

14.5.1 영전압 검출기

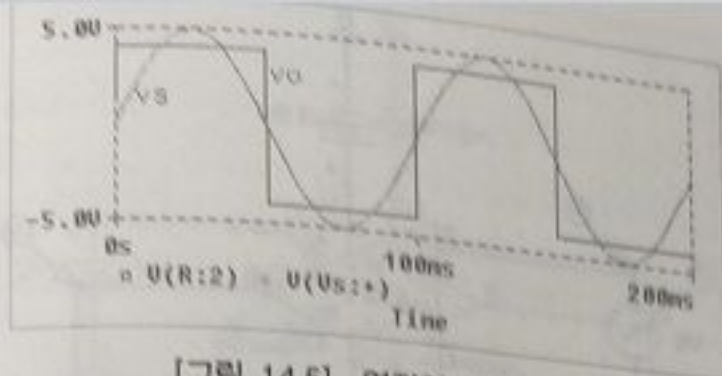
비교기의 대표적인 예가 영전압 검출기이다. 입력에 한 단자를 접지와 연결시키고 다른 단자에 입력 파형을 연결하면 출력되는 파형은 입력 전압이 영일 때 일정한 전압값 즉 게이트 이득값을 출력하여 영점을 검출하게 된다. 출력 부분의 저항값은 출력되는 전압값을 조절한다.

그림 14.4에서 보면 입력으로 +터미날에 사인파가 들어가고 - 터미날이 접지가 연결될 경우에 0점과 교차하는 점에서 파형이 비반전되어 전체적으로는 펄스파가 나타나는 것을 알 수 있다. 입력 파형이 양수이면 양수 V_{max} 로 출력되고 음수이면 음수 $-V_{max}$ 로 출력되는 것을 알 수 있다. 그림 14.5에서는 V_{max} 값이 5V보다 다소 작은 값으로 출력됨을 알 수 있다.

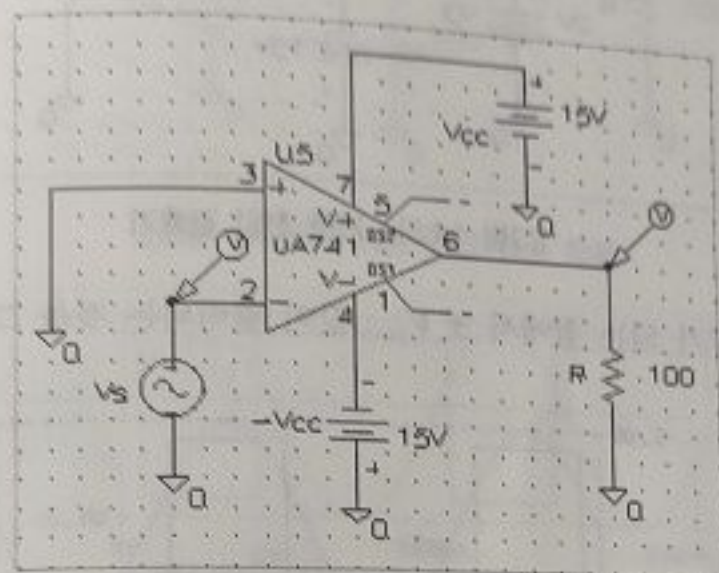
그림 14.4의 회로에서 단자 2번과 3번을 바꾸어 연결하면 다음 그림 14.7과 같은 파형을 얻는다. 출력되는 파형은 입력과 반대로 나타나는 것을 볼 수 있다. 입력이 양수이면 출력은 $-V_{max}$ 이고 입력이 음수이면 출력은 V_{max} 인 것을 알 수 있다.



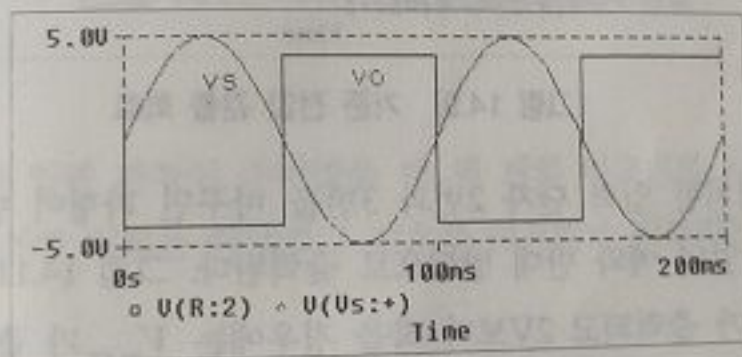
[그림 14.4] 영전압 검출기 회로



[그림 14.5] 영전압 검출 응답



[그림 14.6] 영전압 검출 회로



[그림 14.7] 출력 응답

14.5.2 기준 전압 검출기

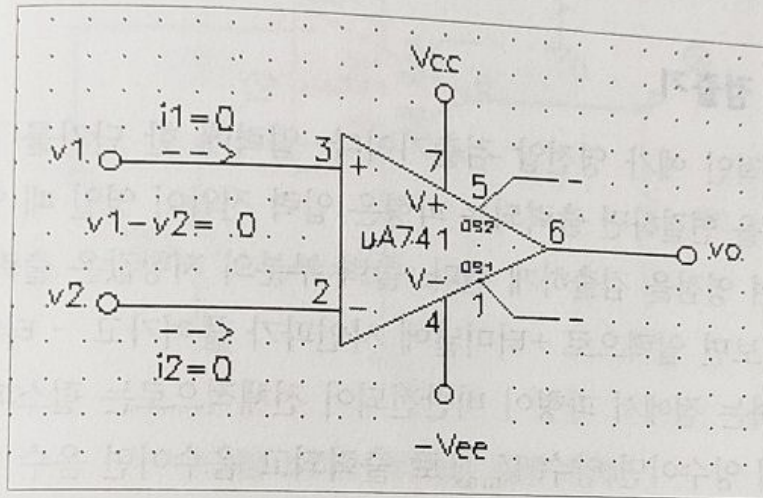
기준 전압 검출기는 영전압 검출기에서 접지와 비교한 것과는 달리 기준 입력을 비교하여 출력하는 회로이다. 기준 전압으로 V_r 를 설정하면 입력 파형 v_s 가 V_r 와 비교하여 클 경우 출력되고 작으면 출력되지 않는다. 그림 14.8에서는 $V_r = 2V$ 로 되어 있어 입력 전압이 2V보다 클 경우에는 V_{max} 가 출력되고 2V보다 작을 경우에는 $-V_{max}$ 가 출력된다.

만약 $I_{S14} = I_{S18} = I_{S20} = I_{S19}$ 라면

$$\begin{aligned} I_{C14} &= \sqrt{I_{C19} \cdot I_{C18}} \\ &= \sqrt{17.5\mu A \cdot 162.5\mu A} \\ &= 14.17\mu A \\ &= I_{C20} \end{aligned}$$

14.3 이상적인 OP Amp 분석

OP Amp uA741의 심볼은 다음과 같다. v_1 과 v_2 는 입력 단자이고 v_o 은 출력 단자 V_{cc} 와 V_{ee} 는 전압원이다.



[그림 14.2] 이상적인 OP Amp의 모델

이상적인 OP Amp를 분석할 경우에는 다음의 세 가지 조건을 고려해야 한다.

- ① Inverting input node 전류는 영이다. $i_1 = 0$
- ② Non-inverting input node 전류는 영이다. $i_2 = 0$
- ③ Inverting node와 non-inverting node 사이의 전압의 차이는 영이다. $v_1 - v_2 = 0$

4.4 LM324 OP Amp 소자

실제로 우리가 디지털 회로를 구성할 때 일반적인 전압원으로 5V가 많이 사용된다. 이때 741 소자는 전원으로 $\pm 15V$ 를 걸어주어야 하는 문제점이 있다. 이런 문제점은 LM324 IC 소자를 사용하면 해결된다.

LM324는 8핀으로 된 741 OP Amp와는 달리 LM324는 한 패키지당, 네 개의 OP-AMP가 들어 있는 소자이다. 또한 741의 경우 V_{cc} 로 +15V와 -15V가 필요하지만 LM324의 경우에는 +5V만 있으면 된다. LM324는 다음과 같은 14핀 DIP 구조를 가진다.

14.1 OP Amp의 특성

OP Amp는 입력 신호를 증폭하는 소자로 내부에 다단으로 트랜지스터가 구성되어 있다. IC 741은 대표적인 OP Amp로 그림에서처럼 8핀으로 구성되어 있다. OP Amp는 아날로그 신호처리에 실제로 많이 쓰이는 소자이다. 아날로그 신호를 비교하는 비교기, 신호를 저장하는 버퍼기, 입력 신호와 반대사인의 신호를 증폭하는 인버터 (증폭 회로), 신호를 증폭하지만 입력 신호와 같은 사인의 출력을 제공하는 반인버터 증폭 회로, 입력 신호를 적분하는 적분기, 입력 신호를 미분하는 미분기, 입력 신호들을 더하는 가산기, 입력 신호의 차이를 증폭하는 차동증폭기 등이 있다.



[그림 14.1] 741 OP Amp의 외형

- ① OFFSET NULL : 출력을 바르게 설정하기 위해 보통 ①과 ⑤ 사이에 가변저항을 연결하여 출력을 조절한다.
- ② INVERTING INPUT : 출력이 반전되도록 하는 입력하는 단자
- ③ NON-INVERTING INPUT : 출력이 반전되지 않도록 입력하는 단자
- ④ V-(VEE) : DC 전압전원으로 보통 -15V를 사용한다.
- ⑤ OFFSET NULL : ①과 같다.
- ⑥ OUTPUT : 출력단자
- ⑦ V+(VCC) : DC 전압전원으로 보통 +15V를 사용한다.
- ⑧ NO CONNECTION : 연결하지 않는다.

PART 14

OP Amp의 원리

목적: OP Amp의 특성과 원리를 이해한다.
비교기의 원리를 이해하고 응용한다.

14.1 OP Amp의 특성

14.2 OP Amp 741 DC 분석

14.3 이상적이 OP Amp 분석

14.4 LM324 OP Amp 소자

14.5 비교기

14.6 반전 증폭 회로

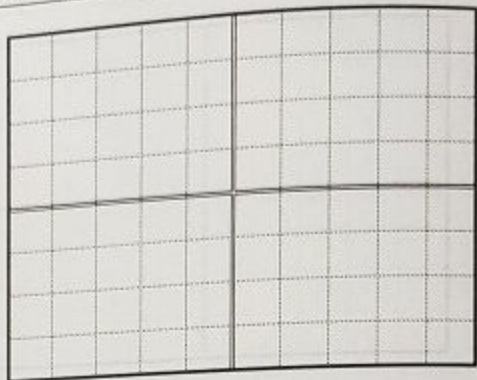
14.7 비반전 증폭 회로

14.8 다단 OP Amp 증폭 회로

14.9 제너 바이폴라 회로

14.10 슬루율(Slew rate)

	계 산 값	측 정 값	오 차
최대출력전압			
최소출력전압			
전압이득 A_v			

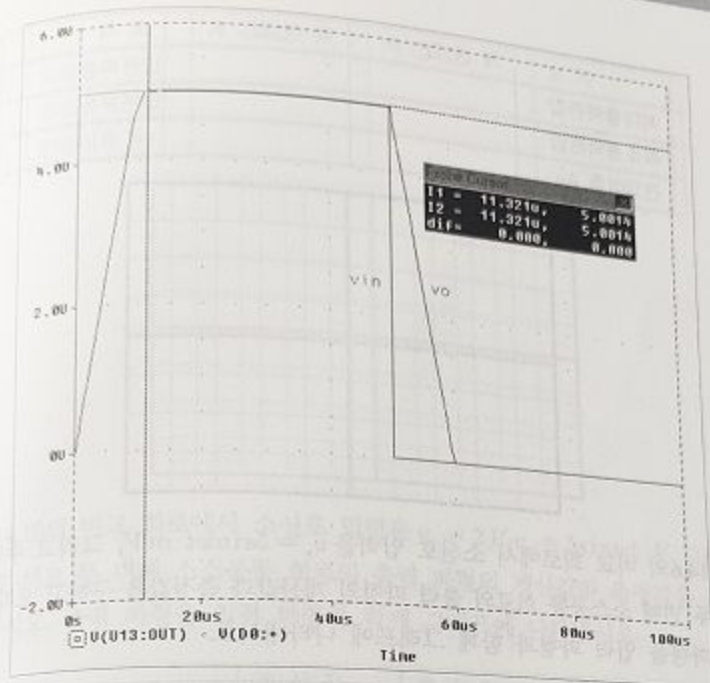


7. 그림 14.16의 반 인버터 증폭 회로에서 소신호 입력을 $v_1 = 5\sin\omega t V$, $v_2 = 0V$ 그리고 주파수는 1kHz로 하고 두 번째 소스공통 회로의 출력 파형의 계산값과 측정값을 구하고 오차를 계산하시오. 출력 파형을 입력 파형과 함께 그래프에 나타내시오.

	계 산 값	측 정 값	오 차
최대출력전압			
최소출력전압			
전압이득 A_v			



8. 그림 14.20의 제너 바운딩 회로에서 소신호 입력을 $v_1 = 5\sin\omega t V$, $v_2 = 0V$ 그리고 주파수는 1kHz로 하고 두 번째 소스공통 회로의 출력 파형의 계산값과 측정값을 구하고 오차를 계산하시오. 출력 파형을 입력 파형과 함께 그래프에 나타내시오.



[그림 14.25] 전압 추종 회로 응답

실험 10

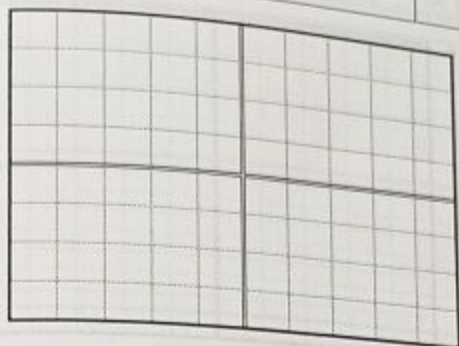
OP Amp 증폭 회로

1. PSpice 예제

- ❶ 그림 14.4의 비교 회로에서 소신호 입력을 $v_s = 5\sin\omega t$ V, 그리고 주파수는 1KHz로 하고 출력 파형을 구하시오.
- ❷ 그림 14.8의 비교 회로에서 소신호 입력을 $v_s = 5\sin\omega t$ V, $v_2 = 2$ V, 그리고 주파수는 1KHz로 하고 출력 파형을 구하시오.
- ❸ 그림 14.14의 인버터 증폭 회로에서 소신호 입력을 $v_s = 5\sin\omega t$ V, 그리고 주파수는 1KHz로 하고 출력 파형을 구하시오.
- ❹ 그림 14.18의 제너 바운딩 회로에서 소신호 입력을 $v_s = 5\sin\omega t$ V, 그리고 주파수는 1KHz로 하고 출력 파형을 구하시오.

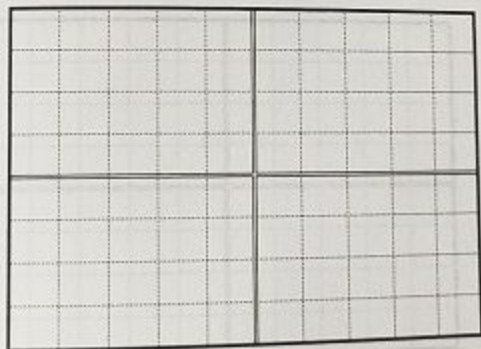
2. 그림 14.4의 비교 회로에서 소신호 입력을 $v_s = 5\sin\omega t$ V, 그리고 주파수는 1KHz로 하고 출력 파형의 계산값과 측정값을 구하고 오차를 계산하시오. 출력 파형을 입력 파형과 함께 그래프에 나타내시오.

	계 산 값	측 정 값	오 차
최대출력전압			
최소출력전압			
전압이득 Av			



5. 그림 14.10의 비교 회로에서 소신호 입력을 $v_1 = 2V, v_2 = 5\sin\omega t V$ 그리고 주파수는 1kHz로 하고 두 번째 소스공통 회로의 출력 파형의 계산값과 측정값을 구하고 오차를 계산하시오. 출력 파형을 입력 파형과 함께 그래프에 나타내시오.

	계 산 값	측 정 값	오 차
최대출력전압			
최소출력전압			
전압이득 Av			



6. 그림 14.14의 인버터 증폭 회로에서 소신호 입력을 $v_1 = 5\sin\omega t V, v_2 = 0V$ 그리고 주파수는 1kHz로 하고 두 번째 소스공통 회로의 출력 파형의 계산값과 측정값을 구하고 오차를 계산하시오. 출력 파형을 입력 파형과 함께 그래프에 나타내시오.

$$\frac{dv_o}{dt} = K2\pi f \cos 2\pi f$$

(14.11)

위 식에서 크기를 고려하면

$$\left| \frac{dv_o}{dt} \right| = K2\pi f \leq SR$$

(14.12)

따라서 출력 신호에 왜곡이 발생하지 않기 위해서는 입력 신호의 주파수가 다음 관계식을 만족해야 한다.

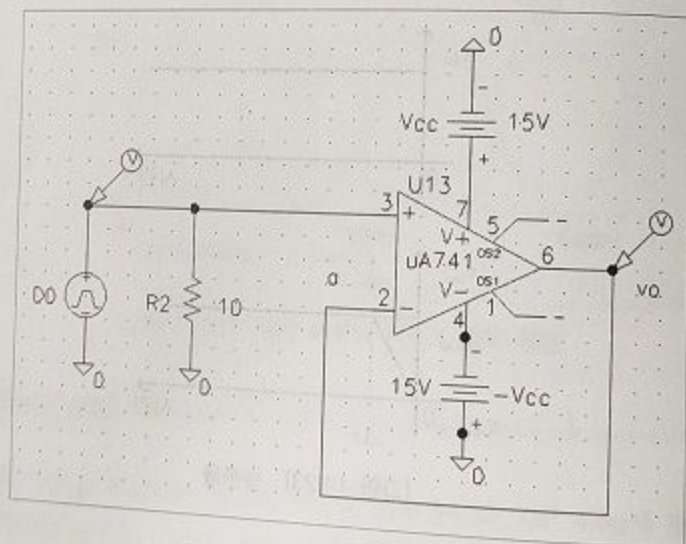
$$f \leq \frac{SR}{K2\pi}$$

(14.13)

실제 응용에서 빠른 응답을 얻고자 하면, 즉 슬루율이 큰 OP Amp를 사용하고자 하면 LM318을 사용하면 된다. LM318의 대략적인 슬루율은 70V/us이다.

그림 14.24는 OP Amp의 슬루율을 계산하기 위한 전압 추종 회로이다.

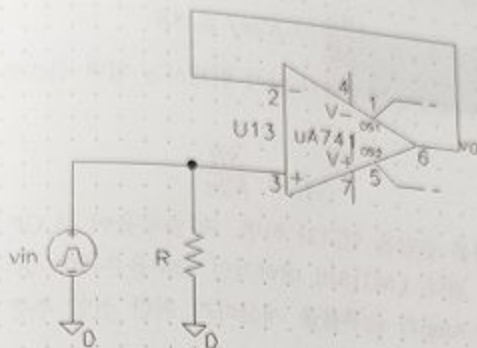
$$\text{Slew Rate} = \frac{5V}{11.321\mu s} = 0.4416 V/\mu s$$



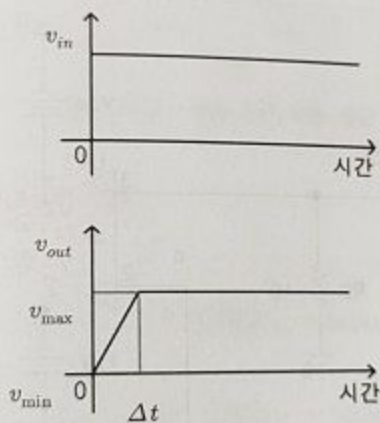
[그림 14.24] 전압 추종 회로

그림 14.22은 전압 추종기(voltage follower)를 나타낸다.

$$v_o = v_{in}$$



[그림 14.22] 전압 추종 회로



[그림 14.23] 슬루율

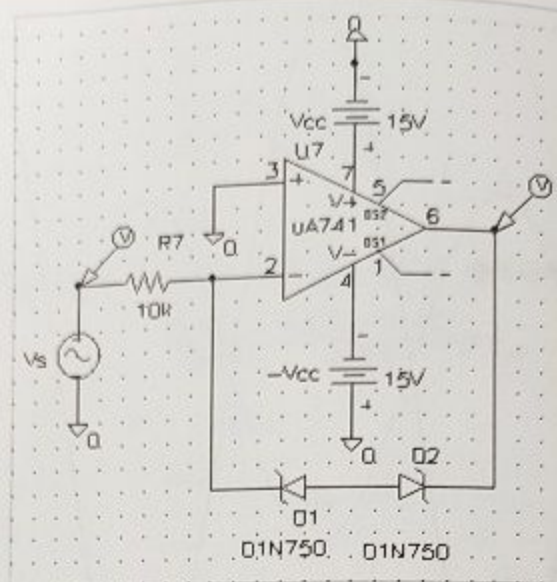
슬루율은 다음과 같이 정의된다.

$$SR = \frac{V_{\max} - V_{\min}}{\Delta t} = \frac{\Delta V_o}{\Delta t} (V/\mu s) \quad (14.9)$$

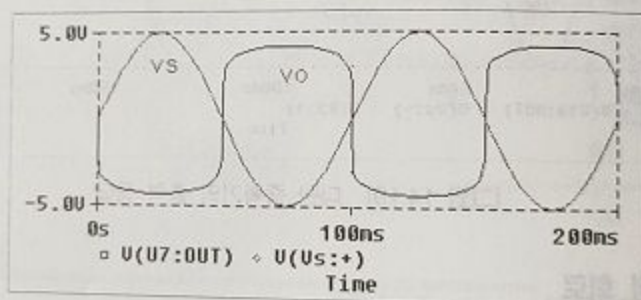
입력으로 사인파를 주었을 때 나타나는 출력이 다음과 같은 사인파라고 가정하자.

$$v_o = K \sin 2\pi f \quad (14.10)$$

출력을 미분하면



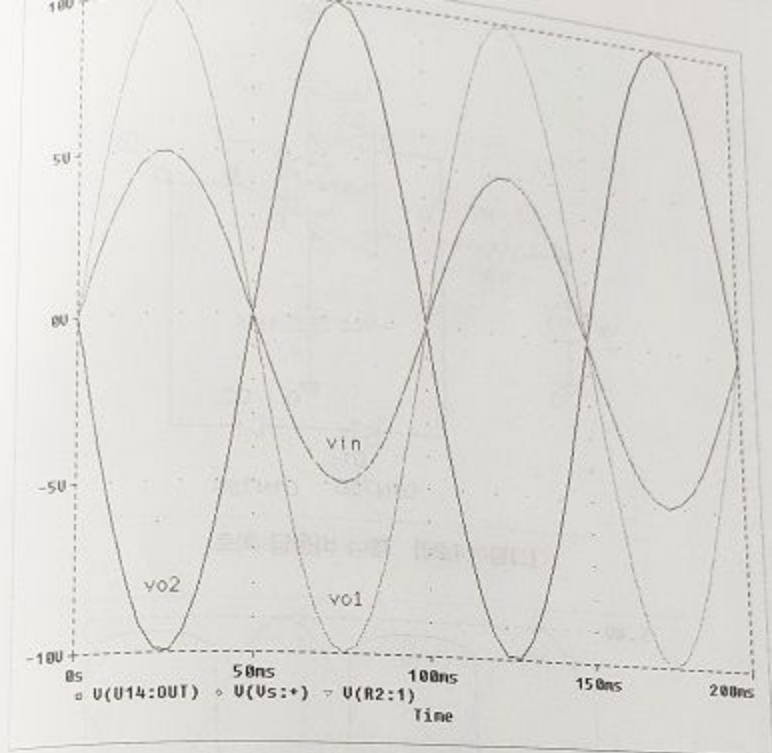
[그림 14.20] 제너 바운딩 회로



[그림 14.21] 제너 바운딩 회로의 출력 응답

14.10 슬루율 (Slew rate)

OP Amp의 성능을 점검하는 척도의 하나는 슬루율이다. OP Amp에 입력 신호가 주어졌을 때 출력되어 나오는 신호가 어느 범위 안에서 왜곡되지 않는가 하는 것이다. OP Amp 안에서는 많은 트랜지스터들이 연결되어 있으므로 실제로 출력되는 신호는 입력 신호보다 다소 지연되어 나타난다. 또한 출력 신호가 입력으로 귀환되어지면 시간의 지연이 생기게 되는데, 이때 출력 신호와 입력 신호와의 차이를 지연시간에 관한 관계식으로 나타낸 것이 슬루율이다. 따라서 슬루율이 작다는 것은 출력이 입력 신호를 따라가는데 걸리는 시간이 길다는 것이고 반대로 슬루율이 크다는 말은 출력 신호가 매우 빠르게 입력 신호를 따라간다는 것이다.



[그림 14.19] 다단 증폭기의 출력 응답

14.9 제너 바운딩 회로

제너 바운딩 회로는 출력되는 전압을 제어 항복 전압으로 설정하는 회로이다.

그림 14.20에서 보면 입력 파형이 양수이면 제너 1은 역바이어스이고 제너 2는 순바이어스가 되므로 출력은

$$v_o = -V_z - 0.7 \quad (14.7)$$

이 되고 입력 파형이 음수일 경우에는 제너 1은 순바이어스이고 제너 2는 역바이어스가 되므로 출력은 식 (14.8)과 같다.

$$v_o = V_z + 0.7 \quad (14.8)$$

그림 14.20에서 제너다이오드 전압은 $V_z = -4.7V$ 이므로 그림 14.21에서처럼 출력은 $\pm 4V$ 로 나타난다.

$$v_{o1} = -\frac{R_{f2}}{R_{i2}} v_{o1}$$

$$= -\frac{R_{f2}}{R_{i2}} \left(\frac{R_{f1} + R_{i1}}{R_{i1}} \right) v_{in}$$

(14.9)

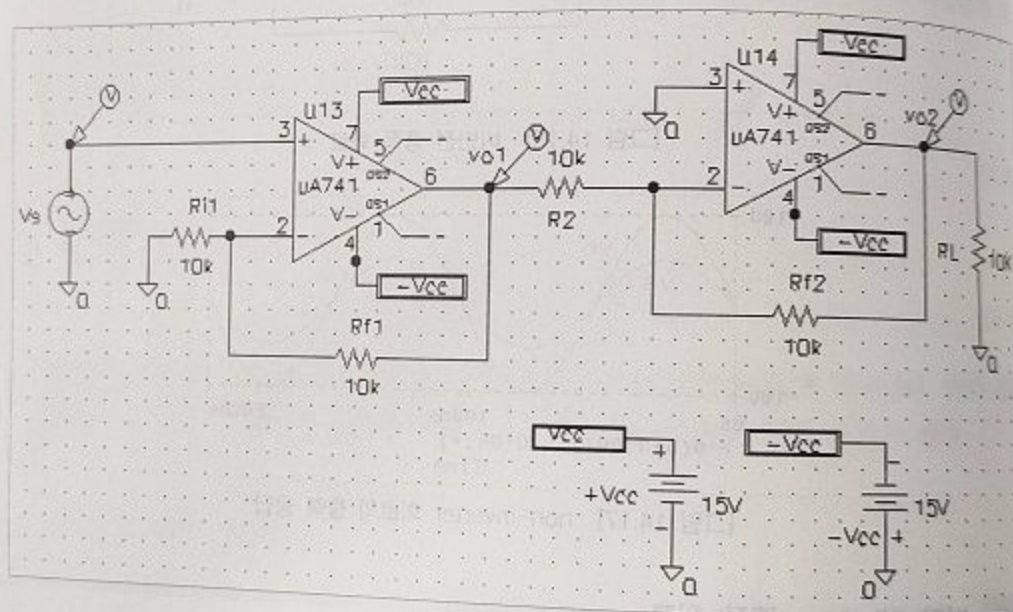
$$= A_2 A_1 v_{in}$$

직렬로 연결된 다단 증폭기의 출력은 이득값의 곱으로 출력되어 나타난다.

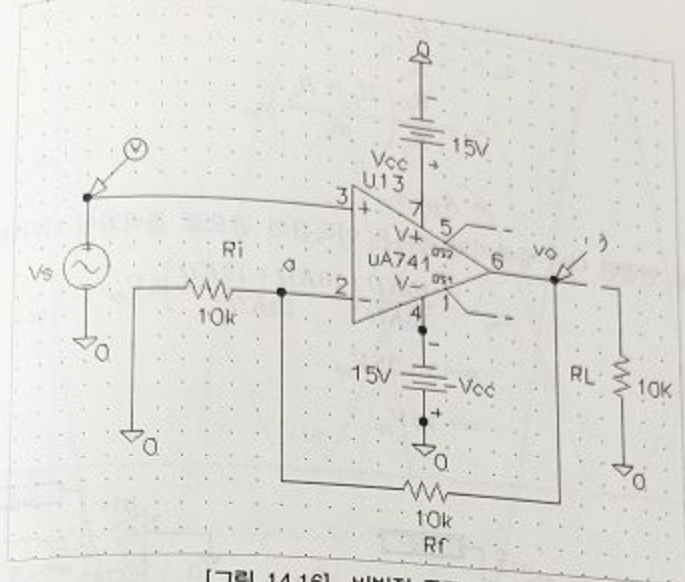
$$v_{o2} = -\frac{10K\Omega}{10K\Omega} \left(\frac{10K\Omega + 10K\Omega}{10K\Omega} \right) 5V_{pp}$$

$$= -1 \cdot 25V_{pp}$$

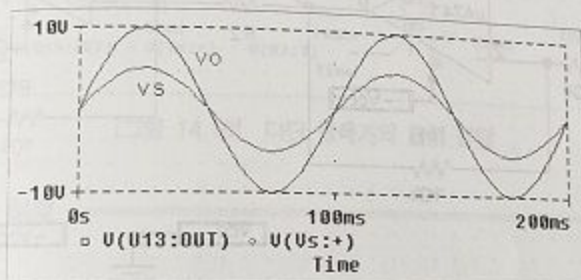
$$= -10V_{pp}$$



[그림 14.18] 다단 OP Amp 증폭기



[그림 14.16] 비반전 증폭 회로



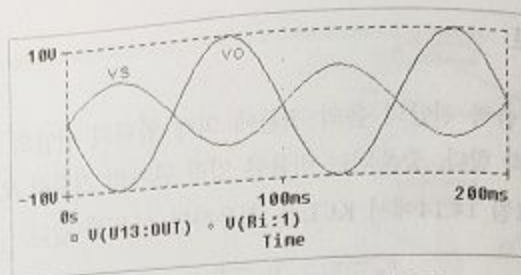
[그림 14.17] non-inverter 회로의 출력 응답

14.8 다단 OP Amp 증폭 회로

그림 14.18은 비반전 회로와 반전 회로가 서로 직렬로 연결되어 있는 다단 증폭 회로를 나타낸다. 첫 번째 증폭 회로에서 출력은 다음과 같다.

$$v_{o_1} = \frac{R_{f_1} + R_{i_1}}{R_{i_1}} v_{in} \quad (14.5)$$

두 번째 증폭 회로의 입력은 v_{o_1} 이므로 출력은 다음과 같다.



[그림 14.15] 인버터 회로 출력 응답

14.7 비반전 증폭 회로

비반전 증폭 회로는 반전 회로에서 입력이 바뀐 형태이다. 그림 14.16에 나타난 회로는 입력의 파형과 출력의 파형이 같은 위상으로 나타난다. 출력 파형의 크기는 저항값에 의해 결정된다.

2번 노드에서 KCL을 적용하면

$$\frac{v_a}{R_i} + \frac{v_a - v_o}{R_f} = 0 \quad (14.3)$$

정리하면

$$v_o = \frac{R_i + R_f}{R_i} v_s = \left(1 + \frac{R_f}{R_i}\right) v_s \quad (14.4)$$

출력되는 전압은 입력과 같은 위상을 갖고 항상 입력과 같거나 크게 나타난다. 만약 귀환 저항 $R_f = 0\Omega$ 이면 출력은 입력과 같으므로 전압 추종기 또는 버퍼 회로가 된다.

$$v_o = v_s$$

그림 14.16에서 출력은

$$v_o = \frac{(10 + 10)}{10} v_s = 2v_s$$

로 그림 14.17에서 두 배로 증폭되어 나타남을 알 수 있다.

인버터 회로는 출력 전압의 음의 귀환에 의해 입력의 전압의 파형이 반대되어 출력되므로 인버터 회로라 한다. 증폭되는 비율은 입력 단자의 저항값 R_i 와 귀환 저항 R_f 의 비에 의해 결정된다. 그림 14.14에서 KCL을 적용하면 다음과 같다.

$$\frac{v_a - v_s}{R_i} + \frac{v_a - v_o}{R_f} = 0 \quad (14.1)$$

$v_o = 0$ 이므로 출력되는 전압은 다음과 같다.

$$v_o = -\frac{R_f}{R_i} v_s \quad (14.2)$$

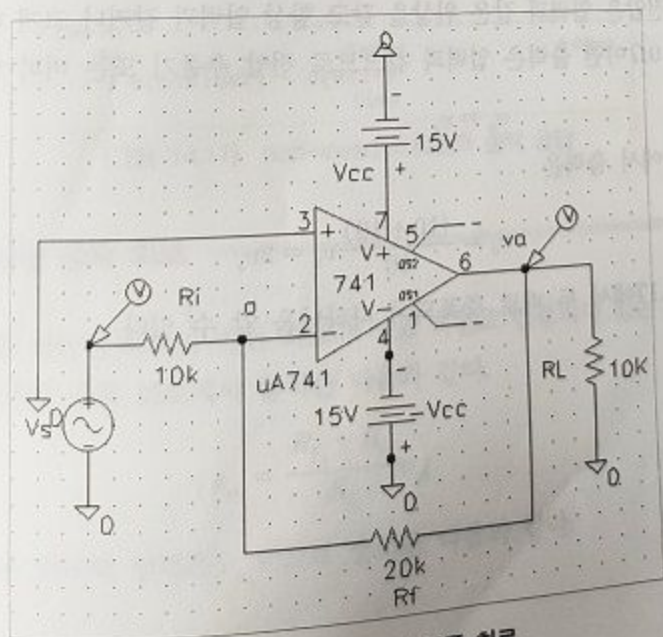
$R_f = R_i$ 면 $v_o = -v_s$ 로 출력 전압은 입력 전압과 크기가 같고 반전되어 나타나는 것을 볼 수 있다.

따라서 음의 귀환이 있는 인버터 회로에서는 페루프 이득값이 개루프 이득값 V_{max} 에 영향 받지 않고 저항값에 영향을 받는다.

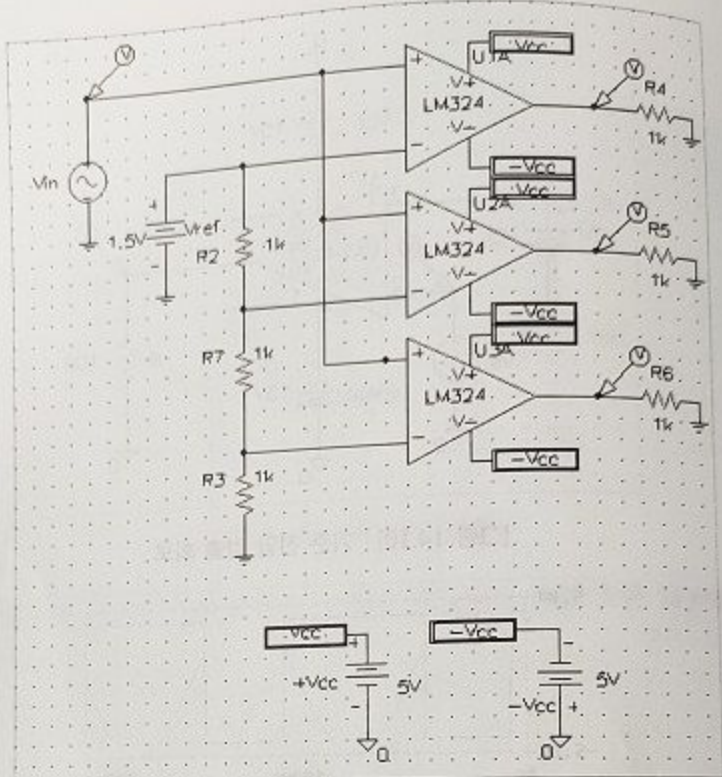
그림 14.15에서 보면

$$v_o = -\frac{20}{10} v_s = -2v_s$$

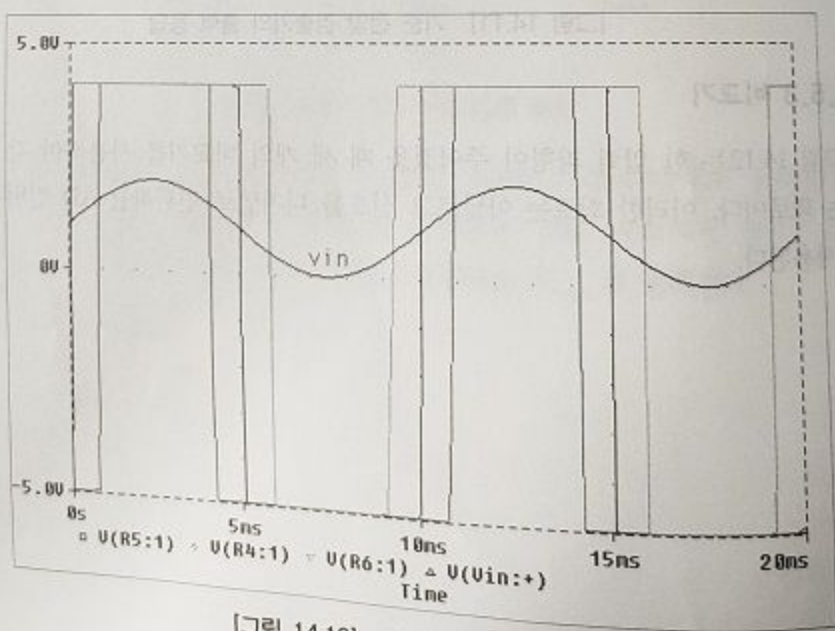
그림 14.15에서 출력 전압이 2배로 증폭되어 나타난 것을 알 수 있다.



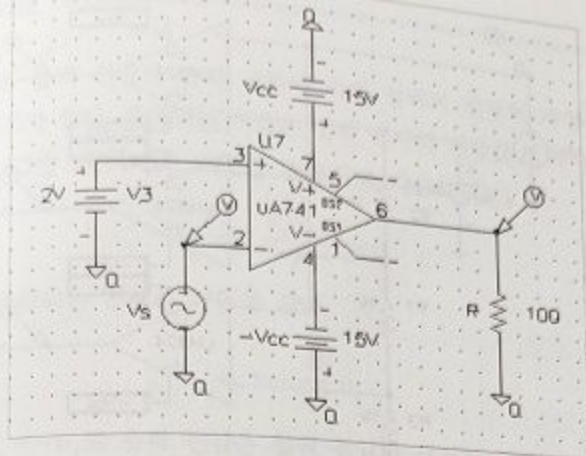
[그림 14.14] 인버터 증폭 회로



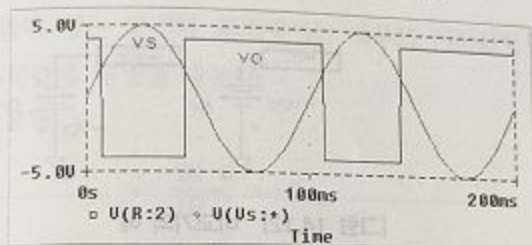
[그림 14.12] 비교기의 예



[그림 14.13] 비교기의 출력 파형



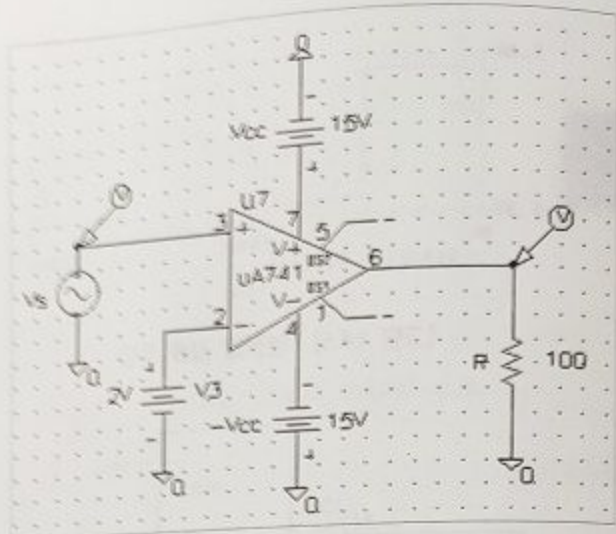
[그림 14.10] 기준 전압 검출 회로



[그림 14.11] 기준 전압 검출기의 출력 응답

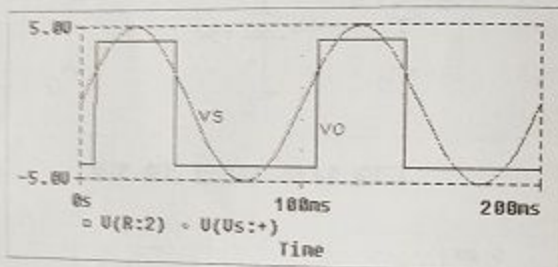
14.5.3 비교기

그림 14.12는 한 입력 파형이 주어졌을 때 세 개의 비교기를 사용하여 각 출력을 나타내는 회로이다. 이러한 회로는 아날로그 신호를 디지털로 변환하는 AD 컨버터 회로로 많이 사용된다.



[그림 14.8] 기준 전압 검출기

입력 파형이 2V가 되는 점에서 $\pm V_{max}$ 값이 출력되는 것을 그림 14.9에서 볼 수 있다.



[그림 14.9] 기준 전압 검출 회로

그림 14.10에서처럼 입력 단자 2번과 3번을 바꾸면 파형이 반대로 출력된다. 입력이 V_i 보다 클 때 앞의 예와 반대 방향으로 출력된다. 그림 14.11에서 입력이 2V보다 클 경우에는 $-V_{max}$ 가 출력되고 2V보다 작을 경우에는 V_{max} 가 출력된다.