# **Protocolo I2C (Inter-Integrated Circuit)**

El protocolo I2C (Inter-Integrated Circuit) es un protocolo de comunicación serial síncrono que permite la comunicación entre dispositivos electrónicos a través de un bus de dos cables: el bus de datos (SDA) y el bus de reloj (SCL). Fue desarrollado por Philips (ahora NXP Semiconductors) en la década de 1980 y se ha convertido en un estándar ampliamente utilizado en la industria.

### Características principales:

- Comunicación maestro-esclavo: El protocolo I2C se basa en una arquitectura maestro-esclavo, donde un dispositivo maestro controla la comunicación con uno o varios dispositivos esclavos.
- Bus de dos cables: Utiliza dos líneas de comunicación, SDA (Serial Data Line) y SCL (Serial Clock Line), para la transmisión de datos y la sincronización de la comunicación.
- Comunicación síncrona: La comunicación en el bus I2C está sincronizada por el reloj generado por el dispositivo maestro. Los datos se transmiten en secuencias de bits y se sincronizan con las transiciones del reloj.
- Transferencia de datos bidireccional: Permite la transferencia de datos en ambas direcciones, desde el maestro hacia el esclavo y viceversa.
- **Soporte para múltiples dispositivos:** El protocolo I2C permite la conexión de varios dispositivos esclavos al bus mediante direcciones únicas asignadas a cada dispositivo.
- Comunicación de medio dúplex: Solo se puede transmitir datos en una dirección a la vez, ya sea del maestro al esclavo o del esclavo al maestro.

El protocolo I2C se basa en una estructura de tramas de datos que consisten en una secuencia de bits transmitidos en serie. Cada trama de datos se compone de un byte de dirección seguido de bytes de datos opcionales. La comunicación se divide en dos fases principales: fase de dirección y fase de datos.

#### Fase de dirección:

- Inicia con la generación de una condición de inicio por parte del maestro.
- El maestro transmite un byte de dirección que indica el dispositivo esclavo con el que desea comunicarse.
- El byte de dirección incluye un bit R/W (Read/Write) que indica si la siguiente operación será de lectura o escritura.
- Si el dispositivo esclavo está presente en la dirección indicada, responde con un ACK (acknowledge). De lo contrario, envía un NACK (not acknowledge) y la comunicación se termina.

#### Fase de datos:

- Después de la fase de dirección, el maestro y el esclavo pueden intercambiar bytes de datos.
- El maestro envía un byte de datos y el esclavo responde con un ACK o NACK para indicar si ha recibido correctamente el byte.
- La comunicación puede continuar con la transferencia de más bytes de datos en ambas direcciones.
- El maestro puede finalizar la comunicación generando una condición de parada.

## Especificaciones del bus I2C:

- Velocidad de transmisión: El protocolo I2C admite varias velocidades de transmisión, como 100 kHz (modo estándar) y 400 kHz (modo rápido). Algunos dispositivos también admiten velocidades más altas, como 1 MHz o más.
- Resistencias de pull-up: Las líneas SDA y SCL requieren resistencias de pull-up para asegurar niveles de señal adecuados. La resistencia típica es de 2.2k ohm.
- Direcciones I2C: Cada dispositivo esclavo en el bus I2C tiene una dirección única asignada. Las direcciones pueden ser de 7 bits o 10 bits, dependiendo del modo de direccionamiento utilizado por el dispositivo.
- Capacidad de carga: El bus I2C puede admitir múltiples dispositivos conectados, pero hay una limitación en la cantidad total de capacidad de carga que el bus puede manejar. La capacidad de carga se mide en pF (pico faradios).