

EJERCICIO 1

1. Implementación de una función lógica: Diseñar un circuito combinacional que implemente la función lógica $F(A, B, C) = A'B + AC$.

Componentes utilizados

Dos compuertas AND

Una compuerta NOT

Una compuerta OR

Tres entradas (para A, B y C)

EJERCICIO 2

2. Simplificación de una expresión lógica: Simplificar la expresión lógica $F(A, B, C, D) = ABC + AB'D + ACD'$ utilizando álgebra de Boole y mapas de Karnaugh.

Álgebra de Boole: A es un factor común en todos los terminos, por lo que se puede simplificar la expresión en: $F(A,B,C,D)=A(BC+B'D+CD')$

Mapa de Karnaugh: Voy a utilizar un mapa de Karnaugh de 4 variables para simplificar aún más la expresión donde se contemplan todas las posibilidades. El razonamiento expuesto queda expresado en el siguiente cuadro.

AB/CD	00	01	11	10
00	0	0	0	0
01	0	1	1	0
11	0	1	1	0
10	0	0	1	0

Se agruparon las celdas con 1 para formar términos más simples. Formé grupo de cuatro 1 en el centro para obtener el término simplificado: AB y un grupo de dos 1 en la parte inferior para obtener el término simplificado: AC.

Por lo tanto, la expresión simplificada sería: $F(A,B,C,D)=AB+AC$

Se justifica la realización del mapa mediante la Tabla de Verdad

	A	B	C	D	E
1	A	B	C	D	F
2	0	0	0	0	0
3	0	0	0	1	0
4	0	0	1	0	0
5	0	0	1	1	0
6	0	1	0	0	0
7	0	1	0	1	0
8	0	1	1	0	0
9	0	1	1	1	0
10	1	0	0	0	0
11	1	0	0	1	1
12	1	0	1	0	1
13	1	0	1	1	1
14	1	1	0	0	0
15	1	1	0	1	1
16	1	1	1	0	1
17	1	1	1	1	1

Debatiendo con un integrante de mi grupo surgió la siguiente duda: ¿Dónde queda la variable “D” que se encuentra en la función F?

$$F(A,B,C,D)=AB+AC$$

La variable D no aparece porque no es una variable que afecte el resultado de la función. O sea digamos, independientemente del valor de D (ya sea 0 o 1), la salida de la función depende solo de las variables A, B y C.

Esto se debe a que, en la expresión original

$$F(A,B,C,D)=ABC+AB'D+ACD'$$

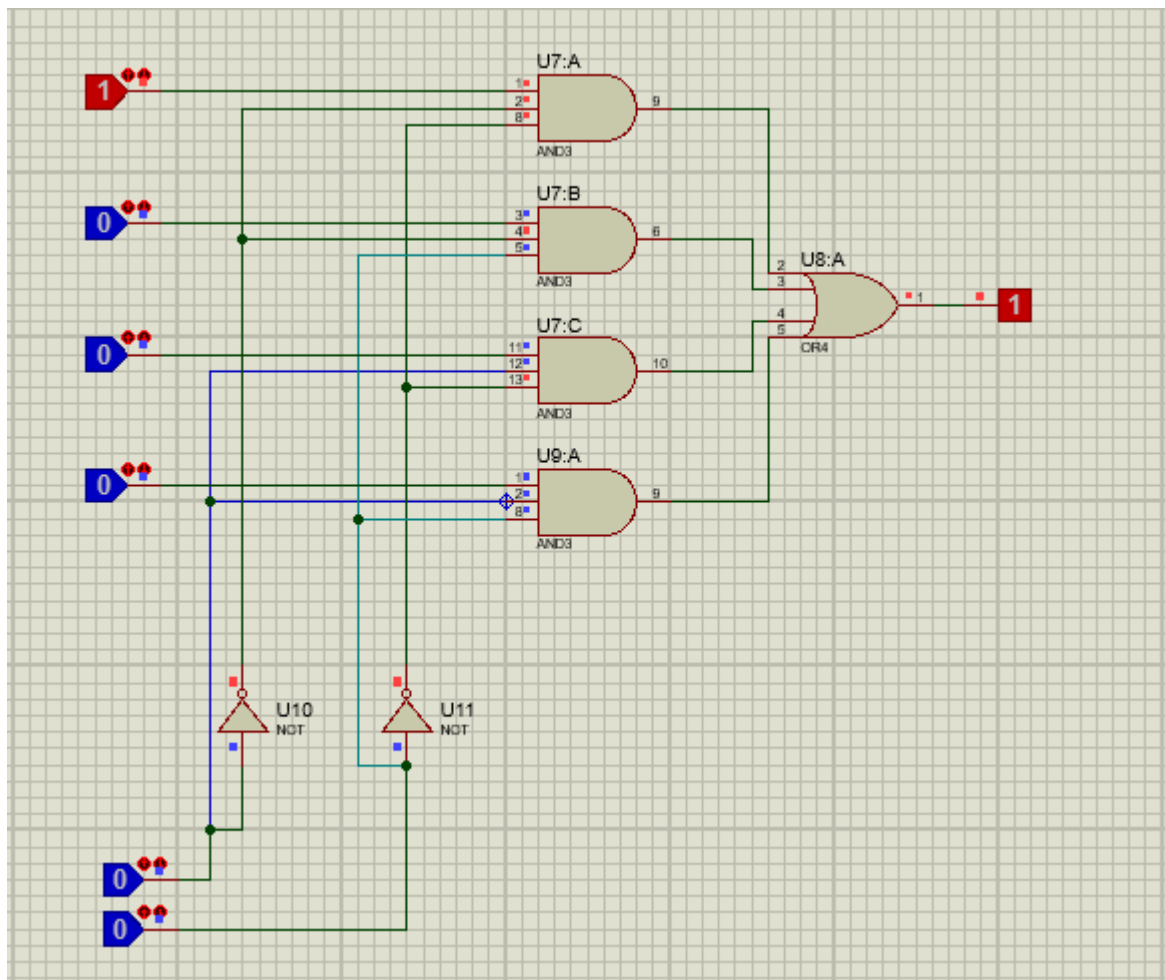
D solo aparece en los términos $AB'D$ y ACD' pero estos términos se simplifican en el mapa de Karnaugh y D no es una variable constante. Por lo tanto, D no aparece en la expresión simplificada.

EJERCICIO 3

S1	S2	SALIDA
----	----	--------

0	0	A
1	0	B
0	1	C
1	1	D

Si las salidas S1 y S2 valen 0 solo A va a activar el probador lógico, el resto de filas muestran cuando serán B,C y D quienes activen el probador.



EJERCICIO 4

Un comparador de números de 2 bits es un dispositivo o circuito que compara dos números binarios de dos bits cada uno y determina su relación de tamaño relativo, es decir, si uno es mayor que el otro, igual al otro o menor que el otro.

En esencia, este comparador toma dos números binarios de 2 bits, los compara bit a bit y produce una salida que indica la relación entre los dos números. Por lo general, la salida puede ser una de las siguientes tres opciones:

- Si el primer número es mayor que el segundo, la salida es un "1".

- Si ambos números son iguales, la salida es un "0".
- Si el primer número es menor que el segundo, la salida es un "-1" (a veces representado como "1" lógico invertido).

A1	A0	B1	B0	A > B	A = B	A < B
0	0	0	0	0	1	0
0	0	0	1	0	0	1
0	0	1	0	0	0	1
0	0	1	1	0	0	1
0	1	0	0	1	0	0
0	1	0	1	0	1	0
0	1	1	0	0	0	1
0	1	1	1	0	0	1
1	0	0	0	1	0	0
1	0	0	1	1	0	0
1	0	1	0	0	1	0
1	0	1	1	0	0	1
1	1	0	0	1	0	0
1	1	0	1	1	0	0
1	1	1	0	1	0	0
1	1	1	1	0	1	0

Esta es la tabla de verdad del comparador.

Y estos los mapas de Karnaugh para cada posibilidad.

Para A > B:

	00	01	11	10
0	0	0	0	0
1	1	0	0	1
3	1	0	0	1
2	1	1	0	1

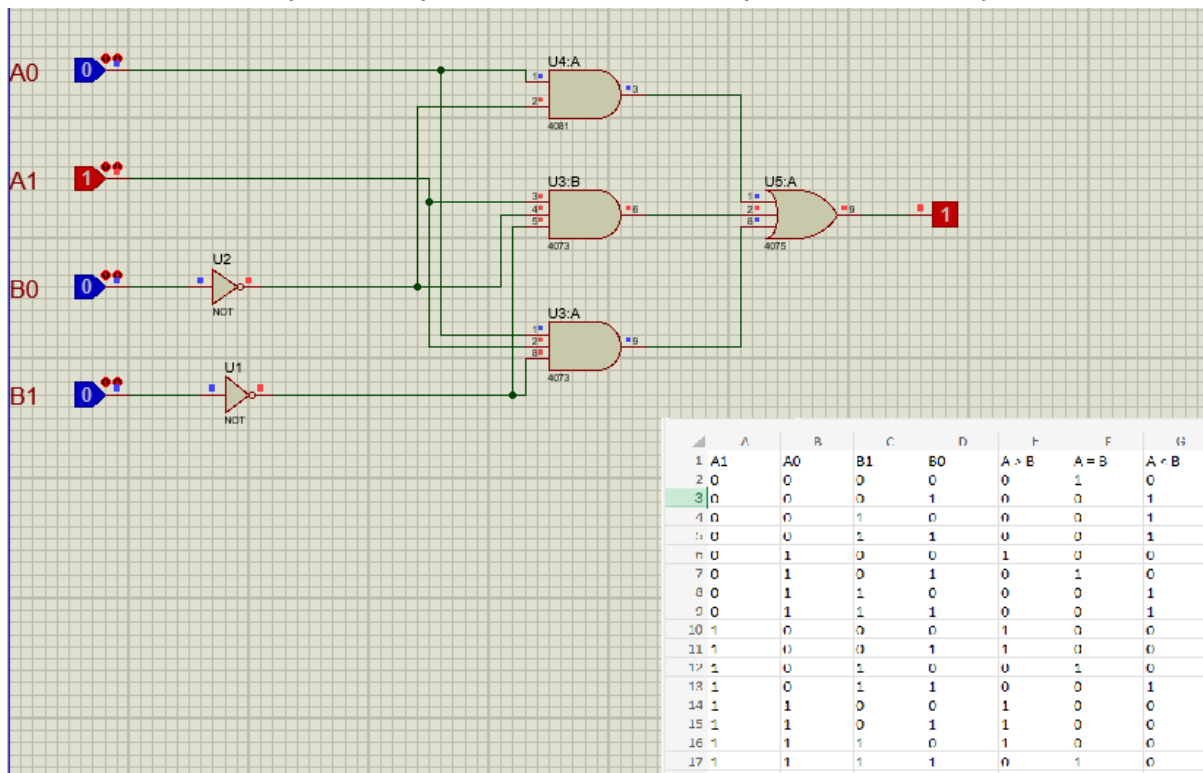
Para A = B:

	00	01	11	10
0	1	0	0	1
1	0	1	0	0
3	0	0	1	0
2	1	0	0	1

Para A < B:

	00	01	11	10
0	0	1	1	0
1	0	0	1	0
3	0	0	0	0
2	0	0	1	0

En estos mapas, las filas representan los valores de A (A1 A0) y las columnas representan los valores de B (B1 B0). Los valores en las celdas representan el resultado de la comparación para los valores correspondientes de A y B.



EJERCICIO 5

Un codificador 4:2 es un dispositivo electrónico que convierte la información de entrada en un formato específico para su transmisión o almacenamiento. Este dispositivo se utiliza para realizar conversiones entre señales electrónicas digitales usando una secuencia binaria.

En términos más específicos, un codificador 4:2 es un circuito que tiene 4 entradas y 2 salidas. Las salidas representan el número binario del índice de la entrada que está activa. Por ejemplo, si la entrada D3 está activa, las salidas serán 11 (el número binario para 3). Si la entrada D2 está activa, las salidas serán 10 (el número binario para 2), y así sucesivamente.

Estos dispositivos se usan en aplicaciones como robots, control de motores, sistemas de control de tiempo de reloj, infraestructuras industriales, computadoras, etc. Su utilidad es garantizar la integridad y seguridad de los datos y facilitar su interpretación y uso por otros sistemas.

La tabla de verdad para un codificador 4:2 es la siguiente:

D3	D2	D1	D0	S1	S0
0	0	0	1	0	0
0	0	1	0	0	1
0	1	0	0	1	0
1	0	0	0	1	1

Y el mapa de Karnaugh para las salidas S1 y S0 es:

Para S1:

S1	00	01	11	10
0	0	0	1	1
1	0	0	0	0

Para S0:

S0	00	01	11	10
0	0	1	1	0
1	0	0	0	0