1. Ejercicio 1

2. Ejercicio 2

3. Ejercicio 3

Se desea realizar un circuito que convierta un número binario de 4 bits en su complemento a dos.

1. Expresamos el valor de cada bit de salida en función de los mintérminos de los bits de entrada.

   Sean b_3, b_2, b_1 y b_0 los bits de entrada, donde b_3 es el bit más significativo y b_0 el menos significativo.

   A su vez, sean y_3, y_2, y_1 e y_0 los bits de salida (complemento a dos de la entrada), donde y_3 es el bit más significativo e y_0 el menos significativo.

   Luego, se considera cada bit de salida por separado como una función f de los bit de entrada de forma tal que y_j = f(b_3; b_2; b_1; b_0), con j = 3,2,1,0.

   Es sabido que cada y_j puede ser vista como una suma de los mintérminos de los bits de entrada. Así, $y_j = \sum_{i=0}^{n} m_{j,i}$, con n = 15 por ser 16 las posibles entradas de 4 bits y siendo $m_{j,i}$ el mintérmino correspondiente al i-ésimo valor posible del j-ésimo bit de salida.

b_3	b_2	b_1	b_0	-	y_3	y_2	y_1	y_0	
0	0	0	0	-	0	0	0	0	$m_{j,0}$
0	0	0	1	-	1	1	1	1	$m_{j,1}$
0	0	1	0	-	1	1	1	0	$m_{j,2}$
0	0	1	1	-	1	1	0	1	$m_{j,3}$
0	1	0	0	-	1	1	0	0	$m_{j,4}$
0	1	0	1	-	1	0	1	1	$m_{j,5}$
0	1	1	0	-	1	0	1	0	$m_{j,6}$
0	1	1	1	-	1	0	0	1	$m_{j,7}$
1	0	0	0	-	1	0	0	0	$m_{j,8}$
1	0	0	1	-	0	1	1	1	$m_{j,9}$
1	0	1	0	-	0	1	1	0	$m_{j,10}$
1	0	1	1	-	0	1	0	1	$m_{j,11}$
1	1	0	0	-	0	1	0	0	$m_{j,12}$
1	1	0	1	-	0	0	1	1	$m_{j,13}$
1	1	1	0	-	0	0	1	0	$m_{j,14}$
1	1	1	1	-	0	0	0	1	$m_{j,15}$

   De la tabla anterior, se observa que:

$$\begin{cases} \mathrm{y}_3 = \mathrm{m}_{3,1} + \mathrm{m}_{3,2} + \mathrm{m}_{3,3} + \mathrm{m}_{3,4} + \mathrm{m}_{3,5} + \mathrm{m}_{3,6} + \mathrm{m}_{3,7} + \mathrm{m}_{3,8} \\ \mathrm{y}_2 = \mathrm{m}_{2,1} + \mathrm{m}_{2,2} + \mathrm{m}_{2,3} + \mathrm{m}_{2,4} + \mathrm{m}_{2,9} + \mathrm{m}_{2,10} + \mathrm{m}_{2,11} + \mathrm{m}_{2,12} \\ \mathrm{y}_1 = \mathrm{m}_{1,1} + \mathrm{m}_{1,2} + \mathrm{m}_{1,5} + \mathrm{m}_{1,6} + \mathrm{m}_{1,9} + \mathrm{m}_{1,10} + \mathrm{m}_{1,13} + \mathrm{m}_{1,14} \\ \mathrm{y}_0 = \mathrm{m}_{0,1} + \mathrm{m}_{0,3} + \mathrm{m}_{0,5} + \mathrm{m}_{0,7} + \mathrm{m}_{0,9} + \mathrm{m}_{0,11} + \mathrm{m}_{0,13} + \mathrm{m}_{0,15} \end{cases} \tag{1}$$

2. Expresamos el valor de cada bit de salida en forma simplificada. El método elegido para realizar la simplificación es el de mapas de Karnaugh:

   Así, para cada y_j, el mapa de Karnaugh de 4 variables/bits queda definido como:

   - y_j

b_2,b_3|b_0, b_1	00	01	11	10
00	$m_{j,0}$	$m_{j,2}$	$m_{j,3}$	$m_{j,1}$
01	$m_{j,8}$	$m_{j,10}$	$m_{j,11}$	$m_{9,1}$
11	$m_{j,12}$	$m_{j,14}$	$m_{j,15}$	$m_{j,13}$
10	$m_{j,4}$	$m_{j,6}$	$m_{j,7}$	$m_{j,5}$

   Los siguientes mapas aparecerán con los valores de sus mintérminos reemplazados y los grupos ya formados:

   - y_3

b_2,b_3|b_0, b_1	00	01	11	10
00	0	1	1	1
01	1	0	0	0
11	0	0	0	0
10	1	1	1	1

Figura 1: Mapa de Karnaugh para y_3

   De este mapa se puede obtener $y_3 = \overline{b_3} \cdot b_2 + \overline{b_3} \cdot b_1 + \overline{b_3} \cdot b_0 + b_3 \cdot \overline{b_2 \cdot b_1 \cdot b_0}$

   Así, $y_3 = \overline{b_3} \cdot (b_2 + b_1 + b_0) + b_3 \cdot \overline{b_2 \cdot b_1 \cdot b_0}$

   - y_2

b_2,b_3|b_0, b_1	00	01	11	10
00	0	1	1	1
01	0	1	1	1
11	1	0	0	0
10	1	0	0	0

Figura 2: Mapa de Karnaugh para y_2

De este mapa se puede obtener $y_2 = \overline{b_2} \cdot b_1 + \overline{b_2} \cdot b_0 + b_2 \cdot \overline{b_1} \cdot \overline{b_0}$

Así, $y_2 = \overline{b_2} \cdot (b_1 + b_0) + b_3 + b_2 \cdot \overline{b_1} \cdot \overline{b_0}$

- y_1

b_2,b_3|b_0, b_1	00	01	11	10
00	0	1	0	1
01	0	1	0	1
11	0	1	0	1
10	0	1	0	1

Figura 3: Mapa de Karnaugh para y_1

De este mapa se puede obtener $y_1 = \overline{b_1} \cdot b_0 + \overline{b_0} \cdot b_1$

Así, y_1 resulta ser la xor entre b_1 y b_0.

- y_0

b_2,b_3|b_0, b_1	00	01	11	10
00	0	0	1	1
01	0	0	1	1
11	0	0	1	1
10	0	0	1	1

Figura 4: Mapa de Karnaugh para y_0

De este mapa se puede obtener $y_0 = b_0$

Así, el bit menos significativo de la entrada resulta ser el bit menos significativo de la salida (conexión directa).

4. Ejercicio 5

5. Ejercicio 6