

---

# Trabajo Práctico de Laboratorio Nr. 1

---

Electrónica 3 - 2018

## EJERCICIO 1

Los sistemas digitales disponen de registros y buses de tamaños específicos que limitan la cantidad de bits disponibles para la representación de los datos. Es habitual mencionar que el sistema trabaja con datos de 8, 16, 32 bits, o en punto flotante de simple/doble precisión. Por lo tanto, las representaciones que se utilizan tienen limitaciones, y los cálculos están siempre sujetos a aproximaciones y por ende a errores. Para caracterizar los sistemas de representación y compararlos se definen tres parámetros importantes:

- Rango: El rango de un sistema está dado por el número mínimo y el número máximo representables. Por ejemplo, en binario con cinco dígitos es [0, 31]
- Capacidad de representación: Es la cantidad de tiras distintas que se pueden representar. Por ejemplo, si tengo un sistema restringido a 5 bits, sería 25 tiras, es decir, 32.
- Resolución: Es la mínima diferencia entre un número representable y el siguiente. Por ejemplo, en binario con dos dígitos fraccionarios es 0.01.

En este ejercicio se implementó un código en C para determinar, a partir de la cantidad de dígitos de la parte entera y fraccionaria de cierta convención de punto fijo (signado y no signado), el rango, la capacidad y la resolución.

## EJERCICIO 2

### PARTE 1

Teniendo la expresión en maxiterminos:  $f(d, c, b, a) = \prod(M_0, M_1, M_5, M_7, M_8, M_{10}, M_{14}, M_{15})$  Realizaremos una simplificación de esta productoria con álgebra booleana, pero antes identificaremos cada término:

Maxiterminos:

$$M_0 = d + c + b + a; M_1 = d + c + b + \bar{a}; M_5 = d + \bar{c} + b + \bar{a}; M_7 = d + \bar{c} + \bar{b} + \bar{a}; \\ M_8 = \bar{d} + c + b + a; M_{10} = \bar{d} + c + \bar{b} + a; M_{14} = \bar{d} + \bar{c} + \bar{b} + a; M_{15} = \bar{d} + \bar{c} + \bar{b} + \bar{a}$$

Ahora pasaremos a realizar la productoria:

$$f(d, c, b, a) = M_0 * M_1 * M_5 * M_7 * M_8 * M_{10} * M_{14} * M_{15} \\ f = (d + c + b + a) * (d + c + b + \bar{a}) * (d + \bar{c} + b + \bar{a}) * (d + \bar{c} + \bar{b} + \bar{a}) * \\ (\bar{d} + c + b + a) * (\bar{d} + c + \bar{b} + a) * (\bar{d} + \bar{c} + \bar{b} + a) * (\bar{d} + \bar{c} + \bar{b} + \bar{a})$$

Podemos notar que entre el maxitermino  $M_0$  y  $M_1$  se puede aplicar la propiedad de combinación y eliminar la variable  $a$  ya que:

$$(d + c + b + a) * (d + c + b + \bar{a}) = (d + c + b)$$

De la misma forma en los términos  $M_5$  y  $M_7$  se puede eliminar la variable  $b$ , entre los términos  $M_8$  y  $M_{10}$  se elimina la variable  $b$ , y entre los términos  $M_{14}$  y  $M_{15}$  se elimina la variable  $a$ . Entonces se puede eliminar algunas variables y reducir la ecuación a:

$$f(d, c, b, a) = (d + c + b) * (d + \bar{c} + \bar{a}) * (\bar{d} + c + a) * (\bar{d} + \bar{c} + \bar{b})$$

Para no complicar tanto la ecuación y no enredarnos vamos a separar la función principal en 2, para que  $f(d, c, b, a) = f_1(d, c, b, a) * f_2(d, c, b, a)$ , definiendo a cada una de la siguiente forma:

$$f_1(d, c, b, a) = (d + c + b) * (\bar{d} + \bar{c} + \bar{b}) \text{ y } f_2(d, c, b, a) = (\bar{d} + c + a) * (d + \bar{c} + \bar{a})$$

A partir de ahora analizaremos solo  $f_1$  y veremos el resultado que se obtiene. No haremos el análisis para  $f_2$  ya que será el mismo pero con un resultado final distinto.

$$f_1 = (d + c + b) * (\bar{d} + \bar{c} + \bar{b}) = d * \bar{c} + d * \bar{b} + c * \bar{d} + c * \bar{b} + b * \bar{d} + b * \bar{c} + d * \bar{d} + c * \bar{c} + b * \bar{b}$$

Vamos a recordar un teorema de 1 variable  $X * \bar{X} = 0$  y a reordenar los términos:

$$f_1 = b * \bar{c} + \bar{c} * d + \bar{b} * d + b * \bar{d} + \bar{d} * c + \bar{b} * c$$

Para poder seguir reduciendo la ecuación vamos a utilizar la propiedad del consenso  $(x + y) * (y + z) * (\bar{x} + z) = (x + y) * (\bar{x} + z)$  con los primeros 3 términos, y luego con los segundos 3 términos, entonces:

$$b * \bar{c} + \bar{c} * d + \bar{b} * d = b * \bar{c} + \bar{b} * d; b * \bar{d} + \bar{d} * c + \bar{b} * c = b * \bar{d} + \bar{b} * c$$

$$f_1 = b * \bar{c} + \bar{b} * d + b * \bar{d} + \bar{b} * c = (b * (\bar{c} + \bar{d}) + \bar{b} * (c + d))$$

De la misma forma, para  $f_2$  quedar:

$$f_2 = a * \bar{c} + a * \bar{d} + \bar{a} * c + \bar{a} * d = (a * (\bar{c} + \bar{d}) + \bar{a} * (c + d))$$

Figure 0.1: TP1EJ2c\_electroiii

Figure 0.2: TP1EJ2d\_electroiii

Volviendo a  $f$  obtenemos:

$$f = f_1 * f_2 = (b * (\bar{c} + \bar{d}) + \bar{b} * (c + d)) * (a * (\bar{c} + \bar{d}) + \bar{a} * (c + d))$$

Aplicando la propiedad distributiva:

$$f = ab(\bar{c} + \bar{d})(\bar{c} + \bar{d}) + a\bar{b}(c + d)(\bar{c} + \bar{d}) + \bar{a}b(c + d)(\bar{c} + \bar{d}) + \bar{a}\bar{b}(c + d)(c + d)$$

Para reducir estos términos utilizamos la propiedad de combinación de 2 variables, ya que  $(X + Y)(X + \bar{Y}) = X$ :

$$(\bar{c} + \bar{d})(\bar{c} + \bar{d}) = \bar{c} ; (c + d)(\bar{c} + \bar{d}) = d ; (c + \bar{d})(\bar{c} + \bar{d}) = \bar{d} ; (c + \bar{d})(c + d) = c$$

Entonces como resultado final obtenemos que:

$$f(d, c, b, a) = ab\bar{c} + a\bar{b}d + \bar{a}b\bar{d} + \bar{a}\bar{b}c = \bar{d}b\bar{a} + d\bar{b}a + \bar{c}ba + c\bar{b}\bar{a}$$

## PARTE 2

Ahora veremos que sucedera si vieramos el problema desde los mapas de Karnaugh, teniendo los mismos términos.

dc \ ba	00	01	11	10
00	0	1	1	0
01	0	0	1	1
11	1	0	0	1
10	1	1	0	0

Agrupamos todos los términos de a pares verticales,  $M_0$  con  $M_1$ ,  $M_5$  con  $M_7$ ,  $M_8$  con  $M_{10}$  y  $M_{14}$  con  $M_{15}$ . Al primer par lo llamaremos  $I_1$ , al segundo  $I_2$ , al tercero  $I_3$  y el ltimo lo llamaremos  $I_4$

## 3 PARTE

DaDo el resultado final, el circuito utilizando solo compuertas NOT, AND y OR es el siguiente:

## 4 PARTE

Para utilizar solo compuertas NAND por ser el grupo 4, necesitamos trabajar sobre  $f(d, c, b, a)$  viendo que si se niega 2 veces la ecuación final para mantener la igualdad, luego de aplicar el teorema de De Morgan, obtendremos un resultado que puede tratarse de un conjunto de compuertas NAND y NOT:

$$\bar{\bar{f}} = \bar{\bar{d}b\bar{a} + d\bar{b}a + \bar{c}ba + c\bar{b}\bar{a}} = \overline{(\bar{d}b\bar{a}) * (\bar{d}b\bar{a}) * (\bar{c}ba) * (c\bar{b}\bar{a})}$$

Analizando el nuevo resultado final podemos notar que se trata solo de productos negados y algunas entradas negadas, siendo as necesarias 5 compuertas NAND's y 4 NOT's, o simplemente 9 NAND's (el ejercicio solo pide NAND). El circuito sera el siguiente:

## EJERCICIO 4

En primer lugar a continuacin se presenta la tabla de verdad para la salida, la cual se presenta de la forma Y3, Y2, Y1, Y0 (bit ms significativo al menos significativo y análogamente para la entrada).

Lo siguiente que se realizo fueron los mapas de Karnaugh para cada bit de la salida, para Y0 arriba a la izquierda, para Y1 arriba a la derecha, para Y2 abajo a la izquierda y para Y3 abajo a la derecha: Para Y0:

Con estos mapas de Karnaugh obtenemos para cada salida las siguientes expresiones en funcin de los términos:  $Y0 = m_1.m_3.m_5.m_7.m_{13}.m_{15}.m_9.m_{11}$

$$Y1 = m_1.m_5.m_{13}.m_9 + m_2.m_6.m_{16}.m_{10}$$

$$Y2 = m_4.m_{12} + m_1.m_3.m_9.m_{11} + m_3.m_2.m_{11}.m_{10}$$

$$Y3 = m_8 + m_4.m_5.m_7.m_6 + m_1.m_3.m_5.m_7 + m_3.m_2.m_7.m_6$$

Y si procedemos a simplificar obtenemos:  $Y0 = A0$

$$Y1 = A0.\bar{A1} + \bar{A0}.A1$$

Entradas				Salidas			
A3	A2	A1	A0	Y3	Y2	Y1	Y0
0	0	0	0	0	0	0	0
0	0	0	1	1	1	1	1
0	0	1	0	1	1	1	0
0	0	1	1	1	1	0	1
0	1	0	0	1	1	0	0
0	1	0	1	1	0	1	1
0	1	1	0	1	0	1	0
0	1	1	1	1	0	0	1
1	0	0	0	1	0	0	0
1	0	0	1	0	1	1	1
1	0	1	0	0	1	1	0
1	0	1	1	0	1	0	1
1	1	0	0	0	1	0	0
1	1	0	1	0	0	1	1
1	1	1	0	0	0	1	0
1	1	1	1	0	0	0	1

A3A2	00	01	11	10	A3A2	00	01	11	10	A3A2	00	01	11	10
A1A0					A1A0					A1A0				
00	0	0	0	0	00	0	0	0	0	00	0	1	1	0
01	1	1	1	1	01	1	1	1	1	01	1	0	0	1
11	1	1	1	1	11	0	0	0	0	11	1	0	0	1
10	0	0	0	0	10	1	1	1	1	10	1	0	0	1

A3A2	00	01	11	10
A1A0				
00	0	1	0	1
01	1	1	0	0
11	1	1	0	0
10	1	1	0	0

$$Y2 = A0.\overline{A2} + A1.\overline{A2} + \overline{A0}.\overline{A1}.A2$$

$$Y3 = A0.\overline{A3} + A1.\overline{A3} + A2.\overline{A3} + \overline{A0}.\overline{A1}.\overline{A2}.A3$$

Y por ltimo podemos representar las salidas en funcin de las entradas con las compuertas lgicas como se puede observar en los grficos que mostramos a continuacin, donde no representamos Y0 ya que es directamente igual a la entrada A0:

Y1CompuertasLogicas.png

Y2CompuertasLogicas.png

Y3CompuertasLogicas.png