

Ejercicio 1

A la hora de implementar tablas de verdad como circuitos lógicos, se debe establecer un compromiso entre las siguientes características del diseño:

- Menor costo: utilizar la menor cantidad de compuertas lógicas posible.
- Menor riesgo: tener la menor probabilidad de *glitches* posible.

En este contexto, se dice que se produce un *glitch* cuando la salida toma momentáneamente un valor que no se corresponde con lo establecido por la tabla de verdad del circuito, debido a los distintos tiempos de propagación de las compuertas utilizadas. Estos *glitches* pueden ser tanto estáticos como dinámicos. Esto quiere decir que pueden presentarse cuando la salida debería permanecer en el mismo estado a pesar de una variación en las entradas, para el caso estático, o pueden producirse varias transiciones de un estado al otro cuando debería producirse una sola, para el caso dinámico.

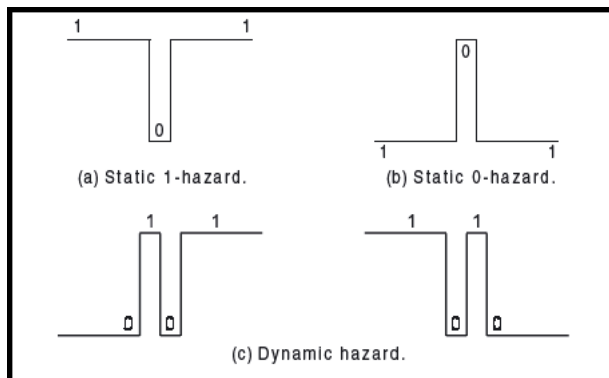


Figura 1.1: *Glitches* estáticos y dinámicos ¹

¹Imagen extraída de: <http://www.electronicengineering.nbcafe.in/hazards-in-digital-circuit/> (13/10/18)