

1 Ejercicio 5

En esta sección, el objetivo es estudiar el comportamiento de una compuerta *or* CMOS y de una *and* TTL, así como la interacción entre ambas. En particular haremos énfasis en qué ocurre cuando una de las entradas está flotante.

1.1 Compuerta *and* TTL

Se utilizó una de las 4 compuertas *and* presentes en el integrado 74LS08, alimentándolo con $V_{CC} = 5V$. Para que esta alimentación fuese más estable que la que proporcionan las fuentes del laboratorio de la universidad, se incluyó un capacitor de desacople de 100nF, conectado entre V_{CC} y tierra, y posicionado lo más cercano al integrado posible. Otra consideración que se tuvo para reducir el ruido fue conectar las entradas de las *gates* no utilizadas a V_{CC} a través de una resistencia de $1k\Omega$, a fin de evitar que la salida de las mismas oscile¹.

La compuerta de interés se conectó con una entrada al nivel alto, es decir a V_{CC} , también pasando por una resistencia de $1k\Omega$.

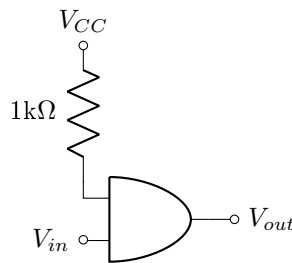


Figura 1: Conexión de la compuerta TTL

De acuerdo a las propiedades del álgebra de Boole, $x \cdot 1 = x$, y por lo tanto la salida debería estar en el mismo nivel lógico que la entrada (lo cual se verificó experimentalmente). Se observó que al dejar la entrada flotante, la salida se fijaba en el valor alto, midiéndose a la salida aproximadamente 4.4V. Realizando un DC *sweep*, se determinó que esto implica que la tensión flotante fue consistentemente mayor a 1.3V, puesto que para tensiones menores la salida sería 0.

1.2 Compuerta *or* CMOS

El integrado utilizado fue el 74HC32. Al igual que para el LS, se alimentó con $V_{CC} = 5V$, utilizando un capacitor de desacople de 100nF. Las entradas de las compuertas no utilizadas, en cambio, se conectaron a tierra.

En este caso, se conectó una entrada a tierra y la otra se dejó flotante. Análogamente al caso anterior, como $x + 0 = x$, la salida debería ser igual a la entrada. Esto se pudo verificar cuando la entrada estaba fija en un valor, pero no así para el caso que se quiere estudiar.

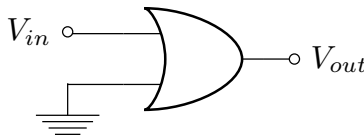


Figura 2: Conexión de la compuerta CMOS

Cuando la entrada no se fijaba en ningún valor, lo observado era lo siguiente:

¹Esta práctica se recomienda en la nota de aplicación Designing with TTL de Fairchild Semiconductors (consultado: 05/10/18).

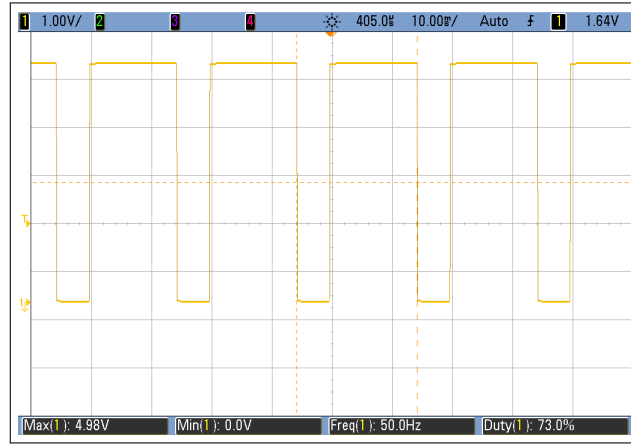


Figura 3: Salida del *or* CMOS con una entrada flotante

Esta señal cuadrada se debe a que la alta impedancia de la compuerta provoca que sea muy susceptible al ruido, y por lo tanto oscila con los 50Hz de la línea. Cabe aclarar que esta oscilación no se observaba siempre: moviendo los cables y tocando las conexiones se podían obtener tanto ceros como unos lógicos.

En cuanto al DC *sweep*, en este caso indicó que la tensión de entrada estaba oscilando entre tensiones menores y mayores a 2.2V , puesto que a partir de la misma la salida resultaba ser 1 y viceversa.

1.3 Compuerta CMOS cargando a la compuerta TTL

Habiendo estudiado el comportamiento de cada compuerta por separado, se procedió a observar la interacción entre ambas, conectando la salida del *and* a la entrada del *or*.

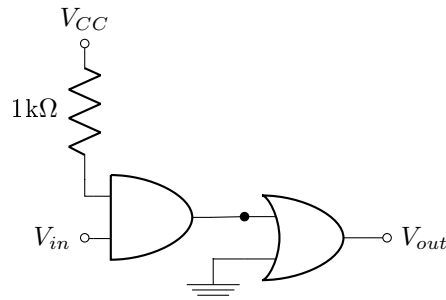


Figura 4: Conexión entre las compuertas TTL y CMOS

Por lo discutido anteriormente, idealmente la salida de este circuito tiene el mismo valor lógico que la entrada. Esto se verificó al fijar la tensión de entrada en un valor determinado, consistentemente observando el mismo valor a la salida. Al dejar la entrada flotante, a la salida se observaba un 1 lógico. Esto es consistente con lo obtenido para la TTL aislada, puesto que si su salida cuando la entrada es flotante es 1, también lo será la salida de todo el circuito.

El DC *sweep* de esta configuración está también en línea con lo analizado hasta el momento. Si bien el valor de V_{in} para el cual la salida transiciona de 0 a 1 no es exactamente igual a los 1.3V que se obtuvieron para la TTL, si no que fue de 1.4V , la diferencia entre ambos es de un 7%, lo cual está dentro de un rango razonable.

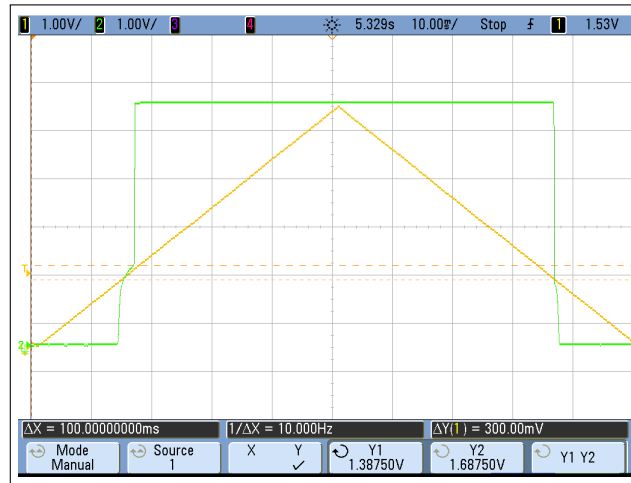


Figura 5: DC *sweep* del circuito TTL-CMOS

1.4 Conclusiones

De acuerdo a los resultados obtenidos, las compuertas CMOS son más susceptibles al ruido que las TTL si se las deja flotantes. De no fijar la entrada de una CMOS, es probable que se induzca ruido proveniente de la línea. Si bien esto no se observó en la TTL, es una buena práctica fijar entradas no utilizadas a un valor lógico determinado, de acuerdo a la bibliografía consultada.