
Trabajo Práctico de Laboratorio N° 2

Grupo 5:

Matías LARROQUE
Leg. 56597

Lucero Guadalupe FERNANDEZ
Leg. 57485

Manuel MOLLÓN
Leg. 58023

Ezequiel VIJANDE
Leg. 58057

Profesor:

Kevin DEWALD
Pablo WUNDES

Entregado: 18 de Octubre de 2018

1. IMPLEMENTACIÓN DE TABLA DE VERDAD CON COMPUERTAS LÓGICAS

El objetivo fue implementar la tabla de verdad con compuertas lógicas discretas. Se sabe que simplificando ya sea con máxterminos o mintérminos se llega a la expresión mínima, es decir a la máxima simplificación; por lo que se procedió a simplificar con mintérminos, resultando en la siguiente expresión, acorde al mapa de Karnaugh 1.1:

$$Y = \overline{A}B + \overline{B}C \quad (1.1)$$

		ab			
		00	01	11	10
c	0	0	1	0	0
	1	1	1	0	1

La expresión anterior es la que representa el menor costo pues se implementa con la menor cantidad posible de compuertas. Sin embargo, se observa que al transicionar entre los grupos $(A, B, C) = (0, 1, 1)$, -en verde-, y $(A, B, C) = (0, 0, 1)$, -en azul-, es decir variando el estado de la variable B, el comportamiento será incierto, pues no está cubierta por ningún mintérmino. Para medir esto, se conectó la entrada A a masa, y C, a +Vcc (5 V). La señal B se simuló con una onda cuadrada generando así la transición entre los susodichos estados. Esto se puede ver en la figura 1.2; la entrada es la señal amarilla, y la verde la salida, que se encuentra en un nivel de tensión alta, es decir un 1 lógico, como era de esperar. Por otro lado, cuando B varía de 5 V a 0 V, se observa un comportamiento indeseado que se debe a los tiempos de delay propios de las compuertas lógicas.

Cuadro 1.1: Mapa de Karnaugh de menor costo.

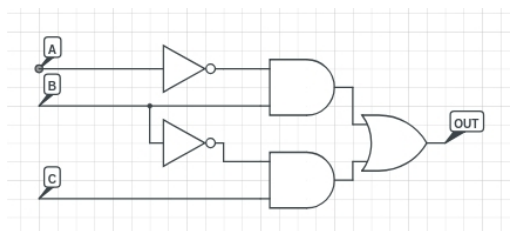


Figura 1.1: Circuito utilizado de menor costo.

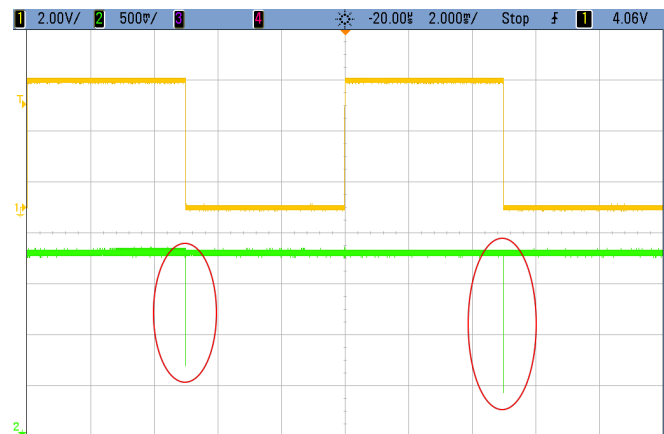


Figura 1.2: Glitch observado señalado en rojo al variar la señal B.

Para evitar este inconveniente lo que se puede hacer es agregar un grupo al mapa de Karnaugh entre los estados problemáticos, para asegurarse que la salida, al transicionar entre los mismos, se mantenga siempre en el mismo valor. Entonces, agregando un mintérmino, la función queda simplificada a:

$$Y = \overline{A}B + \overline{B}C + \overline{A}C \quad (1.2)$$

Lo que da como resultado el circuito 1.4, que si bien requiere una compuerta más (un OR); y además un AND de tres entradas, evita que haya glitches.

		ab			
		00	01	11	10
c	0	0	1	0	0
	1	1	1	0	1

Figura 1.3: Mapa de Karnaugh sin glitches.

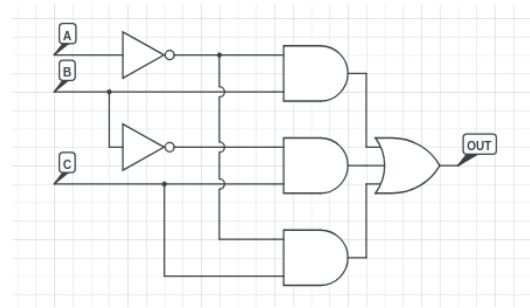


Figura 1.4: Circuito utilizado de mayor costo.