



INSTITUTO TECNOLÓGICO DE BUENOS AIRES

INGENIERA ELECTRONICA

ELECTRONICA III

---

Implementación de circuitos lógicos

---

*Autores:*

Martín RODRIGUEZ TURCO

Tobias SCALA

Guido PANAGGIO

Juan Martin LAGUINGE

*Profesores:*

Kevin DEWALD

Pablo WUNDES

Sebastian FALCONARO

7 de octubre de 2018

# Índice general

List of Figures . . . . .	2
List of Tables . . . . .	3
<b>1. NotGATE</b>	<b>4</b>
1.0.1. Objetivo . . . . .	4
<b>2. NoiseMargin</b>	<b>5</b>
<b>3. Tabla de Verdad</b>	<b>6</b>
<b>4. 4HC02</b>	<b>7</b>
<b>5. TTL y CMOS</b>	<b>8</b>
<b>6. Flip Flop y Latch</b>	<b>9</b>
<b>7. Async-Sync-Counter</b>	<b>10</b>
<b>8. Ultrasonido</b>	<b>11</b>
<b>Appendix</b>	<b>12</b>
<b>References</b>	<b>13</b>

# Índice de figuras

# Índice de cuadros

# Capítulo 1

## NotGATE

### 1.0.1. Objetivo

Implementar de dos maneras diferentes una compuerta *NOT* utilizando transistores de tecnología *BJT*

Tabla de verdad NOT GATES

INPUT	OUTPUT
0	1
1	0

<https://www.youtube.com/watch?v=XpN0IQMH07k>

## Capítulo 2

# NoiseMargin

## Capítulo 3

# Tabla de Verdad

EJEMPLO DE MAPA DE KARNAUGH

ab \ cd	00	01	11	10
	0	0	1	1
00	0	0	1	1
01	1	0	0	1
11	1	1	0	0
10	0	1	1	0

## Capítulo 4

### 4HC02



## Capítulo 5

# TTL y CMOS

## Capítulo 6

# Flip Flop y Latch

## Capítulo 7

# Async-Sync-Counter

## Capítulo 8

# Ultrasonido

-

## Appendix

# Bibliografía

- [1] Yoda. .<sup>A</sup> Brief History of Jedism” Journal of The New Jedi Order (Year): 93-98.