

Ejercicio 3

Moore

Se nos dio un diagrama de estado y se nos pidió implementar una máquina de estado de Moore que la resolviera. Para esto hicimos un análisis con tablas que muestre las transiciones de estados, y luego vimos como serían las transiciones con Flip Flop D (). Como ya hicimos anteriormente utilizamos mapas de Karnaugh para resolver el problema.

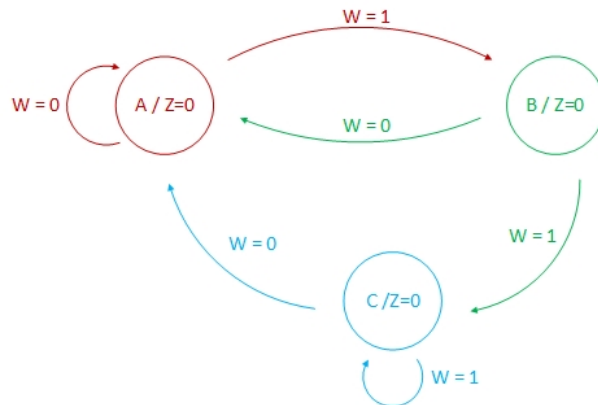


Figura 1: Diagrama Moore

ESTADO ACTUAL	ESTADO SIGUIENTE		SALIDA
	W=0	W=1	Z
A	A	B	0
B	A	C	1
C	A	C	0
D	X	X	X

Figura 2: Transiciones de Estados - Máquina de Moore

ESTADO ACTUAL		ESTADO SIGUIENTE				SALIDA
		W = 0		W = 1		
Q_{1_t}	Q_{0_t}	$Q_{1_{t+1}}$	$Q_{0_{t+1}}$	$Q_{1_{t+1}}$	Q_{0_t}	Z
0	0	0	0	0	1	0
0	1	0	0	1	0	1
1	0	0	0	1	0	0
1	1	X	X	X	X	X

Figura 3: Transiciones con Flip Flop - Máquina de Moore

W	$Q_1 Q_0$			
	00	01	11	10
0	0	0	X	0
1	1	0	X	0

Figura 4: Q_0 : Máq. de Moore

		Q_1Q_0			
		00	01	11	10
W	0	0	0	X	0
	1	0	1	X	1

Figura 5: Q_1 Máq. de Moore

		Q_0	
		0	1
Q_1	0	0	1
	1	0	X

Figura 6: Z : Máq. de Moore

Al reducir los minitérminos obtuvimos las siguientes expresiones que representan el circuito lógico que se usara para resolver la máquina de estado:

$$\begin{aligned}
 Q_{0_{t+1}} &= W * \overline{Q_1} * \overline{Q_0} \\
 Q_{1_{t+1}} &= W * (Q_1 + Q_0) \\
 Z &= Q_0
 \end{aligned}$$

Entonces el circuito quedará de la siguiente manera:

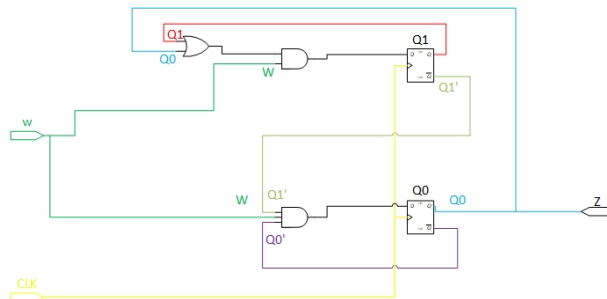


Figura 7: Circuito lógico - Moore

Mealy

Analizando las tablas de transiciones de estados pudimos notar que la función de la máquina es prender la salida cuando se recibe la primer señal en HIGH y luego se apaga en el segundo CLOCK. Para implementar ahora la máquina de Mealy tuvimos en cuenta esto y diseñamos el siguiente diagrama.



Figura 8: Diagrama de Mealy

De este diagrama representamos en una tabla la transiciones de estados directamente con un Flip Flop, ya que al haber solo 2 estados solo se necesita un Flip Flop para representar ambos estados, el estado 0 y estado 1. La tabla es la siguiente:

ESTADO ACTUAL	ESTADO SIGUIENTE		SALIDA	
	Q		Z	
Q	W=0	W=1	W=0	W=1
0	0	1	0	1
1	0	1	0	0

Figura 9: Transiciones con Flip Flop - Máquina de Moore

Sin un análisis muy complejo, el flip flop devuelve una salida en HIGH solo cuando la entrada es HIGH, e igualmente cuando devuelven una señal LOW, por lo que la salida será directamente la entrada. Pero la salida depende tanto del estado como de la entrada, característica de este tipo de máquina de estado, por lo que la salida será:

$$Z = W * \overline{Q_0}$$

El circuito lógico queda muy simple a comparación del logrado con Moore, demostrado en la siguiente figura:

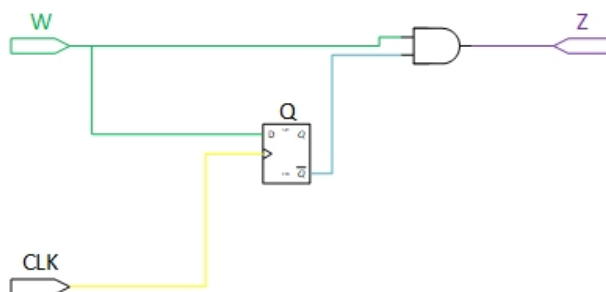


Figura 10: Circuito lógico Mealy

Implementación

Para crear ambas máquinas se pidió que las entradas y salidas del circuito deberán ser lógica de 5V, mientras que toda la lógica interna trabajará con 3,3V. Para esto hicimos un circuito que pueda bajar de 5V a 3,3V y viceversa. Este circuito puede verse abajo, en donde LI es la tensión con la que trabajamos (3,3V o 5V dependiendo el caso), HV es la tensión de alimentación (de nuevo 3,3V o 5V pero sin ser igual a LI) y HO la salida que va a tener la tensión deseada. Cuando LI sea interpretada como estado alto, HO será 5V si LI es 3,3V y HV 5V, en caso de ser LI 5V y HV 3,3V, HO será 3,3V. Si LI es interpretada como estado bajo, HO será 0V.

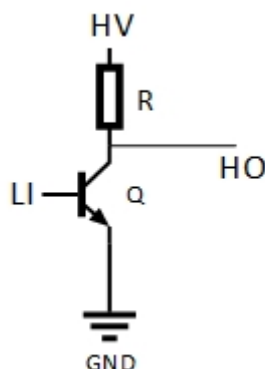


Figura 11: Conversor

Observamos que las tecnologías TTL y CMOS aceptaban bien los valores de 3,3V como señal HIGH para estos circuitos, por lo que no tuvimos restricción con respecto a las tecnologías. En la siguiente imagen se puede ver como la salida cambia cuando el clock es HIGH y la entrada también, pero al segundo CLOCK se apaga aunque la entrada siga en HIGH, demostrando que solo se prende con el primer 1 lógico recibido.

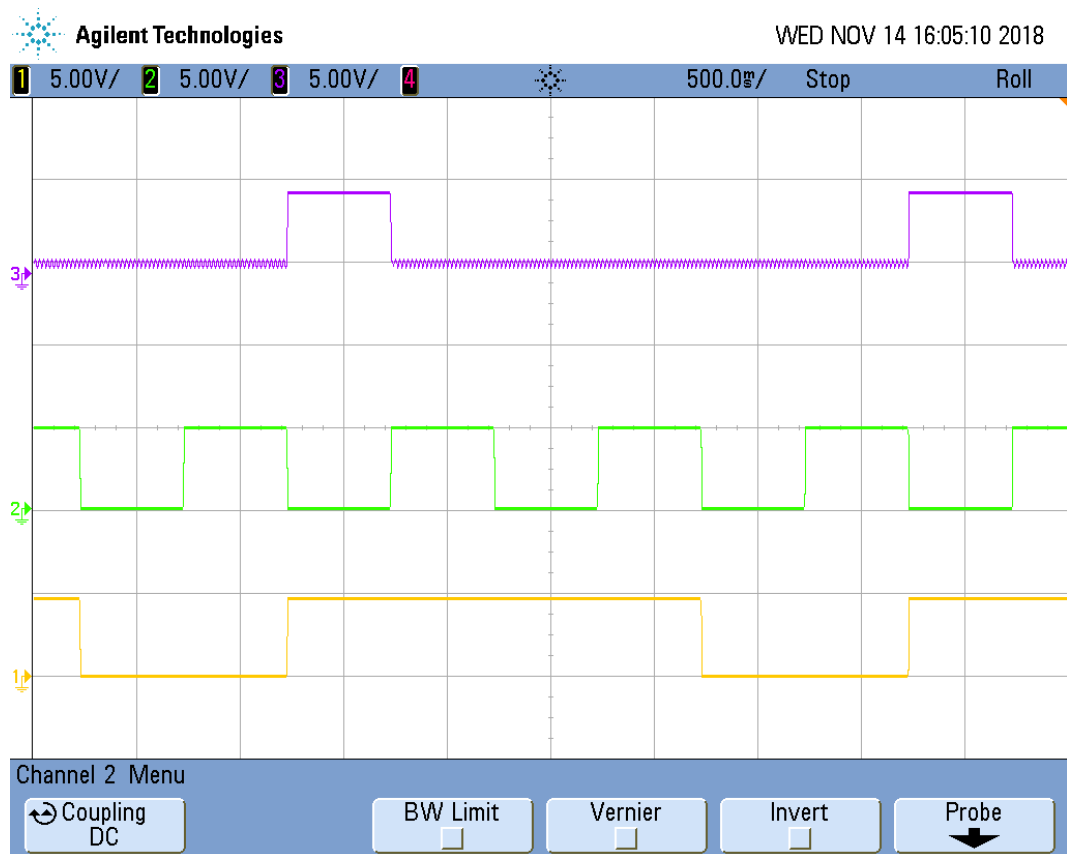


Figura 12: Medición del Ejercicio 3

Conclusión

Pudimos observar el buen funcionamiento de ambas máquinas cumpliendo la misma función, aunque el circuito resuelto con Mealy necesito solo 2 componentes (que serían 2 integrados) por lo que resulta más simple y económico, también tiene menos delay la salida ya que solo consta de una compuerta.