1. Ejercicio 3

1.1. Moore

Se nos dio un diagrama de estado (Fig.) y se nos pidió implementar una máquina de estado de Moore que la resolviera. Para esto hicimos un análisis con tablas que muestre las transiciones de estados, y luego vimos como serían las transiciones con Flip Flop D (). Como ya hicimos anteriormente utilizamos mapas de Karnaugh para resolver el problema.

ESTADO ACTUAL		ESTADO SIGUIENTE				SALIDA
		W = 0		W = 1		SALIDA
Q_{1_t}	Q_{0_t}	$Q_{1_{t+1}}$	$Q_{0_{t+1}}$	$Q_{1_{t+1}}$	Q_{0_t}	Z
0	0	0	0	0	1	0
0	1	0	0	1	0	1
1	0	0	0	1	0	0
1	1	X	X	X	X	X

Figura 1: Transiciones con Flip Flop - Máquina de Moore

Al reducir los minitérminos obtuvimos las siguientes expresiones que representan el circuito lógico que se usara para resolver la máquina de estado:

$$\begin{aligned} Q_{0_{t+1}} &= W * \overline{Q_1} * \overline{Q_0} \\ Q_{1_{t+1}} &= W * (Q_1 + Q_0) \\ Z &= Q_0 \end{aligned}$$

Entonces el circuito quedará de la siguiente manera:

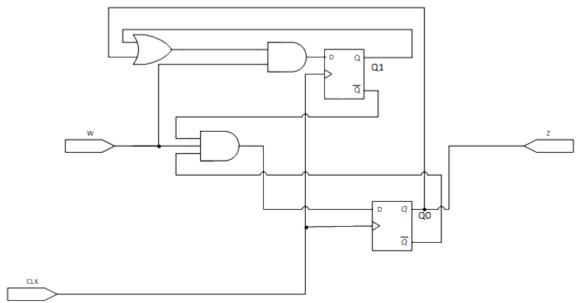


Figura 2: Circuito lógico - Moore

1.2. Mealy

Analizando las tablas de transiciones de estados pudimos notar que la función de la máquina es prender la salida cuando se recibe la primer señal en HIGH y luego se apaga en el segundo CLOCK. Para implementar ahora la máquina de Mealy tuvimos en cuenta esto y diseñamos el siguiente diagrama.

De este diagrama representamos en una tabla la transiciones de estados directamente con un Flip Flop, ya que al haber solo 2 estados solo se necesita un Flip Flop para representar ambos estados, el estado 0 y estado 1. La tabla es la siguiente:

ESTADO ACTUAL	ESTAI	DO SIGUIENTE	SALIDA		
ESTADO ACTUAL		Q	${f Z}$		
\mathbf{Q}	W=0	W=1	W=0	W=1	
0	0	1	0	1	
1	0	1	0	0	

Figura 3: Transiciones con Flip Flop - Máquina de Moore

Sin un analisis muy complejo, el flip flop devuelve una salida en HIGH solo cuando la entrada es HIGH, e igualmente cuando devuelven una señal LOW, por lo que la salida será directamente la entrada. Pero la salida depende tanto del estado como de la entrada, característica de este tipo de máquina de estado, por lo que la salida será:

$$Z = W * \overline{Q_0}$$

1.3. Implementación

Para crear ambas máquinas se pidió que las entradas y salidas del circuito deberán ser lógica de 5V, mientras que toda la lógica interna trabajará con 3,3V. Para esto hicimos un circuito que pueda bajar de 5V a 3,3V y viceversa.

Observamos que las tecnologías TTL y CMOS aceptaban bien los valores de 3,3V como señal HIGH para estos circuitos, por lo que no tuvimos restricción con respecto a las tecnologías

1.4. Conclusión

Pudimos observar el buen funcionamiento de ambas máquinas