



INSTITUTO TECNOLÓGICO DE BUENOS AIRES

INGENIERA ELECTRÓNICA

ELECTRÓNICA III

---

Implementación de circuitos lógicos

---

*Autores:*

Martín RODRIGUEZ TURCO  
Tobias SCALA  
Guido PANAGGIO  
Juan Martín LAGUINGE

*Profesores:*

Kevin DEWALD  
Pablo WUNDES  
Sebastian FALCONARO

4 de noviembre de 2018

# Índice general

1. Ejercicio 2	2
Appendix	4
References	5

# Capítulo 1

## Ejercicio 2

Se desea diseñar una máquina de estados que, al recibir la siguiente secuencia de bits en forma sincrónica 1-1-0-1 encienda una salida y en caso contrario, la mantiene apagada. Se obtienen 5 estados para la misma, en los cuales va a haber un default que va a ser el estado al cual todos los demás estados van a volver en caso de no recibir los deseados. Podemos representar los mismos en el siguiente diagrama de estados:

En donde Z es la salida dada por la máquina de estados al encontrarse en el estado co-

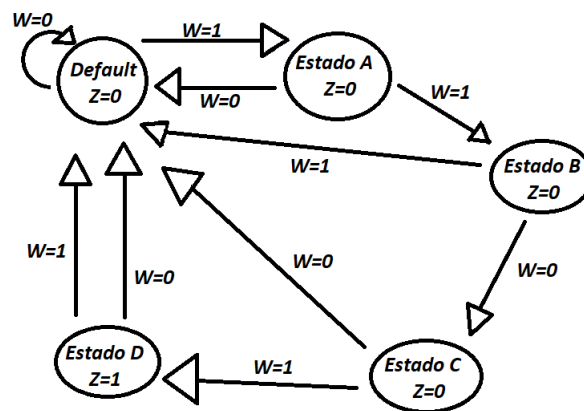


Figura 1.1: Diagrama de estados

respondiente y W es la entrada necesaria para que traicione al siguiente estado y la flecha es la encargada de indicar el sentido de la transición.

Este mismo esquema también queda encapsulado en la siguiente tabla de estados:

Cuadro 1.1: Tabla de estados

<b>Estado actual</b>	Estado siguiente		<b>Salida Z</b>
	<b>W=0</b>	<b>W=1</b>	
<b>Default</b>	<b>Default</b>	<b>A</b>	0
<b>A</b>	<b>Default</b>	<b>B</b>	0
<b>B</b>	<b>C</b>	<b>Default</b>	0
<b>C</b>	<b>Default</b>	<b>D</b>	0
<b>D</b>	<b>Default</b>	<b>Default</b>	1

Para la implementación de este falta realizar la asignación de valores de estado, lo cual nos lleva cambiar la tabla anterior por la siguiente:

Cuadro 1.2: Tabla de estados asignados

<b>Estado actual</b>	<b>Asignacion del Estado actual</b>	Estado siguiente		<b>Salida Z</b>
		<b>W=0</b>	<b>W=1</b>	
<b>Default</b>	000	000	001	0
<b>A</b>	001	000	010	0
<b>B</b>	010	011	000	0
<b>C</b>	011	000	100	0
<b>D</b>	100	000	000	1

## Appendix

# Bibliografía

- [1] Stephen Brown and Zvonko Vranesic. "Fundamentals of Digital Logic with Verilog Design" third edition.