Electrónica 3

IMPLEMENTACIÓN DE CRONÓMETRO EN FPGA, CON INTERFAZ VGA GRUPO 3

Diagrama de funcionamiento

Base de tiempo



Cronómetro



Impresión en pantalla

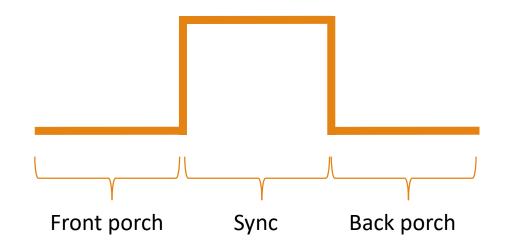
Impresión en pantalla

Impresión en pantalla Sincronismo

Codificación de dígitos

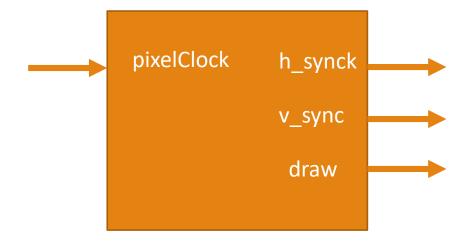
Señales de sincronismo

• 640x480 • 60Hz Resolución • Back porch 48 píxeles • Sync 96 píxeles h_sync • Front porch 16 píxeles • Back porch 33 filas • Sync 2 filas v_sync • Front porch 10 filas



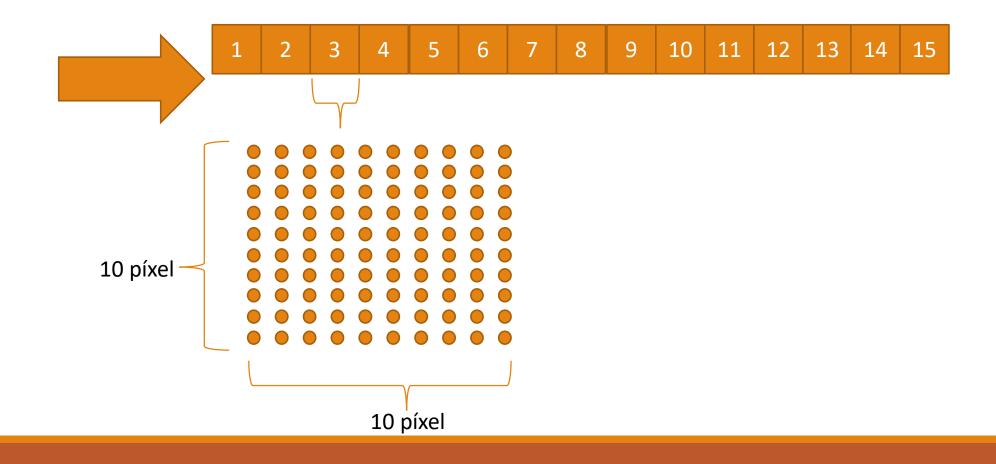
Módulo de sincronismo implementado

- opixelClock: clock a 25MHz
- oh_sync: señal de sincronismo horizontal
- ov_sync: señal de sincronismo vertical
- odraw: indica cuándo se puede escribir en la pantalla



Codificación de dígitos





Codificación de dígitos

opixelClock: clock a 25MHz

oh_sync: señal de sincronismo

horizontal

ov_sync: señal de sincronismo

vertical

odraw: indica cuándo se puede

escribir en la pantalla

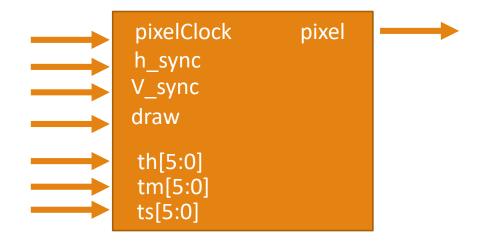
oth: tiempo en horas

otm: tiempo en minutos

ots: tiempo en segundos

opixel: salida de la información a la

pantalla



Cronómetro

opixelClock: clock a 25MHz

oth: tiempo en horas

otm: tiempo en minutos

ots: tiempo en segundos

oss: señal se stop/start

oreset: señal de reset

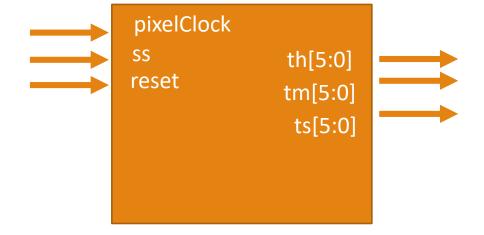


Diagrama del cronómetro

