## 數位系統實驗

## 期末專題

# 可調整被除數與除數的除法

器

姓名:謝以恩

學號:411086035

日期:111年01月14日

## 一、實驗目的:

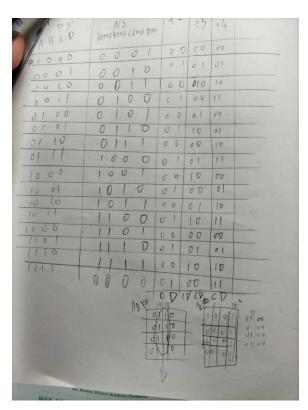
藉由按鈕(或是波形器)來顯示被除數倒數或正數的紀錄,並用計數器 顯示被除數(0-15或15-0)。另外一邊,利用DIP切換除數(2或4),連接 到七段顯示器。最後結合兩部份,顯示餘數。

## 二、實驗原理:

- 1.移位暫存器:從Q1輸入第一個值(下一CLK的正倒數),依序輸入且前一個輸出移至下一個Bit,最後呈現要存入之值(也是存入我們的被除數正倒數的紀錄)。
- 2.CD4516B的IC(counter):藉由其1/0來控制被除數要正數或倒數,而此次的計數器,當超過15或是小於0時,分別將會變回0或是15。
- 3.經由DIP開關以及邏輯閘(在第六部分說明)連接到IC4511以及七段顯示器來切換想要的除數
- 4. 觀察K-map:找出有效輸出所要的值的方法
- ※因為LEDs順向偏壓大於門檻電壓時,電流增加快速,因此必須在LEDs 上串聯一電阻以保護LED(本次實驗是用330 跟 220 歐姆)

### 三、實驗步驟:

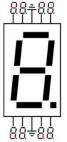
首先,先接兩個按鈕(CLK和 reset)以及DIP開關,一樣先接好 接地等事。接下來,接好移位暫 存器(按照Labl1的方式)以及 counter的各腳位的線路或LEDs, 至於CLK的部分,暫存器會比 Counter快一個CLK(我們串接兩 IC),目前只成功被除數的部分。 第三,我們處理除數的部分,利 用一個DIP的一個bit操控(第六部 分詳細說明原因),再接到七段顯 示器顯示當下的除數。最後,觀 察我們的K-map,我們得知當除數 為2時,餘數第一bit都為0,除數 為4時,第一個則是跟被除數的第 三bit一樣,而兩者的餘數第二

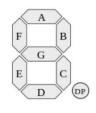


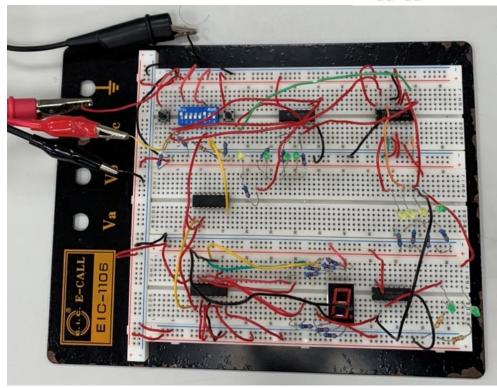
bit皆為被除數的第四bit。其中重要的是,利用AND gate將七段顯示

器的其中一腳位(我們選4有用到而2卻沒有的)跟被除數的第三bit做邏輯運算,這樣除數為2時,不論被除數的第三bit為何,輸出都是0

四、實驗電路:







五、實驗觀察與記錄結果:

影片點這裡

六、回答問題:

1. 為甚麼要記錄正數或倒數?

A:除了方便我們於測試時debug,其實也是觀察最近幾次是如何將被除數做調整

2. 要如何讓整個電路知道要除以4還是2?

A:由於2的二進制表示為0010,4則是0100,所以我(這是我從原本設計的電路做變化),利用DIP的1/0接到NOT

gate將中間的兩個bits的0/1做交換,再連接到 IC4511(BCD-7 segment)中,如此可以輸入兩種除數七、心得、預測或反思:

#### 最後使用之器材:

Shift register\*1(CD4015)
330 或 220 歐姆電阻(共 22 個)
Up/down counter \*1(CD4516B)
not gate IC\*1
and gate IC \*1
BCD-to-7-segment IC4511\*1
7-segment\*1
DIP switch\*1
Push button\*2
LEDs\*10

### 心得:

使用波形器

這次數位系統的實驗迎來了最後一次實驗—自行設計之專題。沒想 到時間過真快,從第一次進實驗室手忙腳亂的情況,到這次利用本學 期所學的實驗,去做結合,玩出變化。

說真的我們這組原本只設計出除以 4 的除法器,覺得不甘心的我, 在周末實驗室有開的時候來嘗試,花了一些時間,但最後無功而返。 轉捩點大概為我跟其他組的同學聊天想到的,他有提到說可以針對七 段顯示器內的 LED 做觀察,而之後,我試圖從其中兩個除數的輸入輸 出關係找出規律,原本以為很難找,沒想到剎那間,我就想出第六部 分的方法解決兩除數的切換,最後也有運用到那位同學所述之接法。 我想我們這組算蠻成功的,但若是要再加一個除數,恐怕線路會更為複雜。

總之, 感謝這學期教授及助教的指導, 讓剛升上大學生的我們, 能 藉由每次實驗嘗試接的線路, 或是實驗後交的報告, 一次次的讓我們 學習高中較少接觸的部分。