2024 Digital IC Design

Homework 4: Max-Priority Queue

NAME	黄弈	[字						
Student ID	N26	5112291						
		;	Simula	ation Res	ult			
Functional	00	Gate-level	0	Clock	ns	Gate-level		
simulation	100	simulation	0	width		simulation time	ns	
** Simulation PASS !!				** Fa ** Si ** Si ** ** Note Time	** Failed waiting valid signal ! ** / X,X ** Simulation STOP !! ** /^ ^ ^			
			Synth	esis Resu	ılt			
Total logic elements					2286			
Total memory bit					0			
Embedded multiplier 9-bit element					0			
Flow Status Quartus Prime Version Revision Name Top-level Entity Name Family Device Timing Models Total logic elements Total registers Total pins Total virtual pins Total memory bits				MPQ MPQ Cyclone IV E EP4CE55F23A7 Final 2,286 / 55,856 (8 50 / 325 (15 % 0 0 / 2,396,160 (0	4%)	0 SJ Lite Edition		
	Total PL	ded Multiplier 9-bit e Ls		0 / 308 (0 %) 0 / 4 (0 %)				
		Desc	rintio	n of your	design			

在這次 LAB 要實作一個 MPQ 電路,一開始在接收資料的狀態中依序存 取資料後,接著必須判斷 cmd 要執行的動作,分別有 build、extract、 increase、insert、write 狀態,其中 build 時必須執行 max_heapify 演算法,而 每種動作我分別定義不同的狀態。

程式依照 cmd 在不同狀態間切換,例如:dat0 測試資料中必須執行 bulid 及 wrtie; dat1 測試資料中必須執行 bulid、extract 及 wrtie, 一開始將資料

bulid 後執行 extract 而 extract 拿取最大值後必須重新排序因此又回到 bulid 狀態執行 max_heapify 演算法。dat2、dat3 測試資料以此類推。

此次作業 Functional simulation 我有通過,但在 Gate-level simulation 我一直無法成功合成出電路,目前我還在找尋問題的原因。

 $Scoring = (Total\ logic\ elements + total\ memory\ bit + 9*embedded\ multiplier\ 9-bit\ element) \times (Total\ cycle\ used*clock\ width)$