

SISTEMA DE MEMORIA (section 3, 4, 5)

La arquitectura del microcontrolador PIC24H es una arquitectura Harvard con dos memorias independientes, una de datos (RAM) y otra de programa (FLASH), a las que se accede mediante buses independientes. La empresa Microchip ha implementado lo que se denomina una arquitectura Harvard modificada, ya que permite guardar en la memoria de programa cierta cantidad de datos (por ejemplo los datos definidos como constantes). Debido a ello, se puede acceder a la memoria de programa a través de la memoria de datos (PSV = *Program Space Visibility*) y para conseguirlo se mapea una parte de la memoria de programa (bloques de 16K palabras) en los 32 Kbytes superiores de la memoria de datos.

Las direcciones de la memoria de datos son de 16 bits (hasta 64K) y las de la memoria de programa de 24 bits (hasta 16M), por lo que los 8 bits restantes se obtienen del registro PSVPAG (*Program Space Visibility Address Generation*). Así, es posible acceder a la memoria de programa como si se tratara de memoria de datos. Otra dato a tener en cuenta es que las palabras de la memoria de programa son de 24 bits y las de la memoria de datos de 16, por lo que en esos accesos sólo se accederá a los 16 bits de menos peso de la palabra de 24.

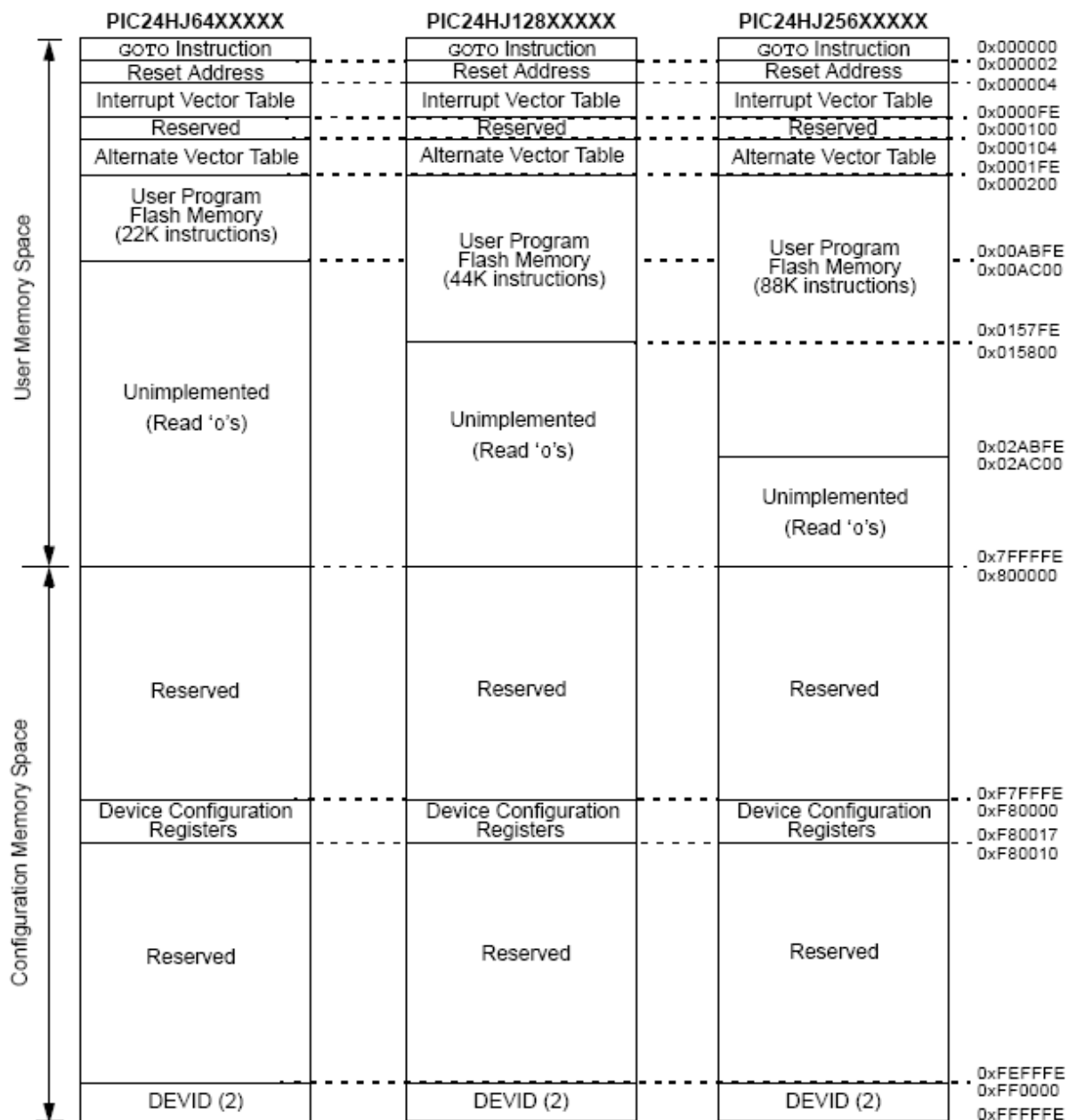


Fig. 1: Mapa de la memoria de programa de varios dispositivos de la familia PIC24

El PIC24 cuenta con tres modos distintos para acceder a la memoria de programa:

- Mediante el contador de programa o PC (24 bits).
- Mediante instrucciones específicas para leer y escribir tablas.
- Mapeando un segmento de 32 Kbytes de la memoria de programa en el espacio de la memoria de datos.

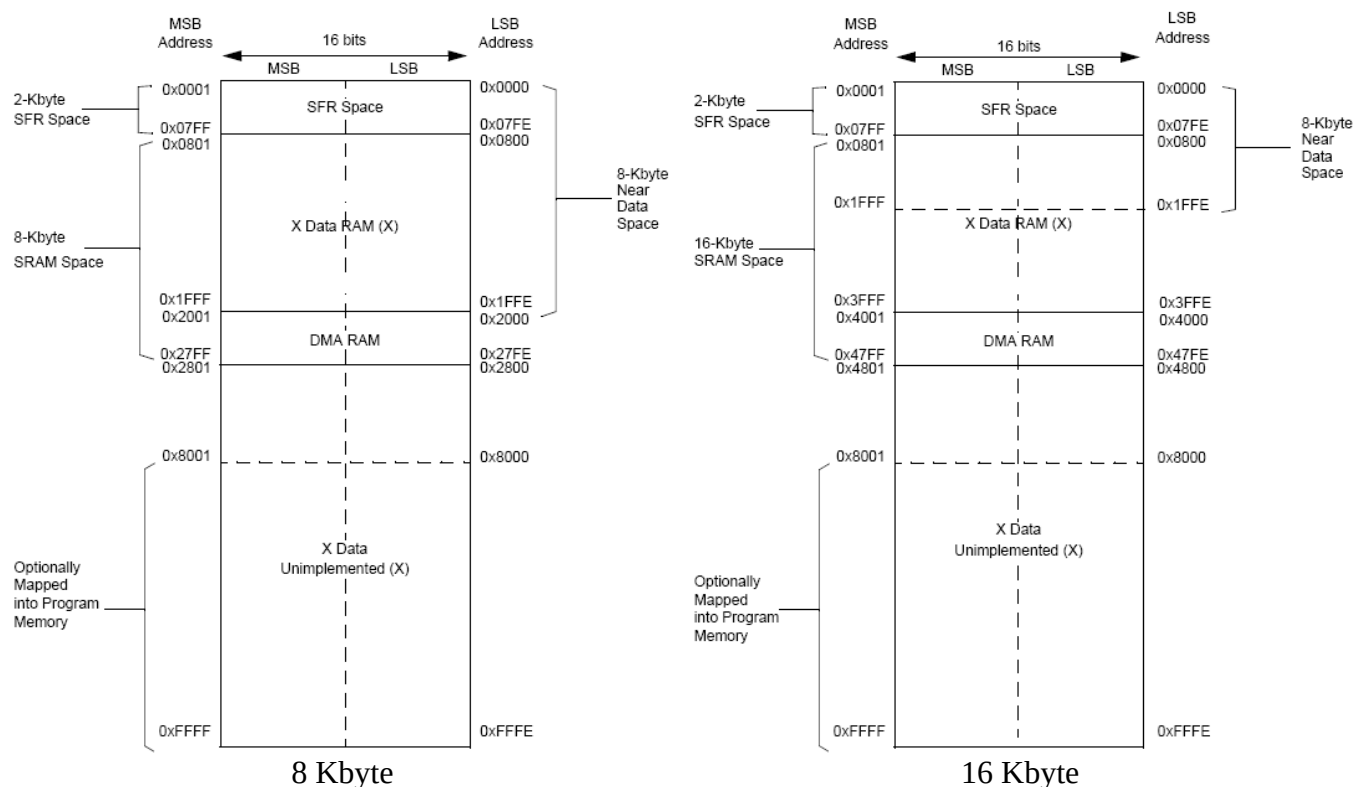


Fig. 2: Mapa de la memoria de datos de la familia PIC24

Por otro lado, para acceder a la memoria de datos cuenta con 2 unidades AGU (*Address Generation Units*) específicas: una para leer y la otra para escribir.

Los 2 Kbyte primeros de la memoria de datos están reservados para los registros de los periféricos o SFR (*Special Function Registers*), que normalmente están agrupados en módulos, de acuerdo a los periféricos. Algunas de esas posiciones no se utilizan y en ellas sólo se leen ceros.

SFR Space Address (hex)								
	xx00	xx20	xx40	xx60	xx80	xxA0	xxC0	xxE0
00yy	Core			ICN	Interrupts			—
01yy	Timers		Capture	—	Compare	—	—	—
02yy	I2C™	UART	SPI		—	—	I/O	
03yy	A/D				DMA			
04yy	ECAN1				—	—	—	—
05yy	ECAN2				—	—	—	—
06yy	PMP	RTC/Comp	CRC	—	—	—	I/O	
07yy	—	—	System	NVM/PMD	—	—	—	—

ACCESO A LA MEMORIA DE PROGRAMA DESDE LA MEMORIA DE DATOS (PSV: *Program Space Visibility*)

Los 32 Kbytes del espacio superior de la memoria de datos pueden mapearse con bloques de 16 Kpalabras de la memoria de programa. Gracias a ello los datos de la memoria de programa pueden accederse transparentemente, sin necesidad de utilizar instrucciones especiales para el manejo de tablas.

Mediante ese acceso sólo pueden realizarse lecturas y de los 24 bits que tiene cada posición de la memoria de programa, sólo es posible acceder a los 16 bits de menos peso.

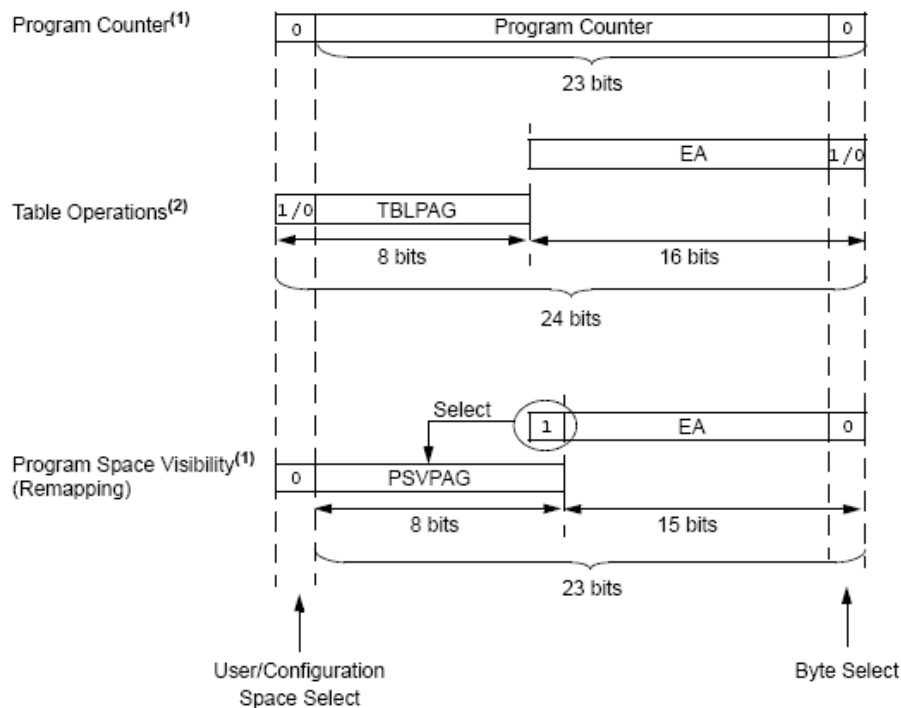


Fig. 3: Comparación de la direcciones para acceder a la memoria de programa mediante tablas y PSV

Para habilitar el modo PSV (*Program Space Visibility*), el bit PSV del registro de control (CORCON<2>) debe valer 1.

When CORCON<2> = 1 and EA<15> = 1:

