

La Programmation du timer du PIC 16F877 le watchdog et le mode sleep

Le registre TMR0 peut être préchargé avec une valeur. Chaque impulsion d'horloge du prescaler incrémente le registre TMR0. Quand celui-ci passe de 255 à 0 (débordement), le bit TOIF est mis à 1. Si les bits GIE (Global Interrupt Enable) et TOIE (Timer 0 Interrupt Enable) sont mis à 1, une interruption se produit quand le registre TOIF passe à 1. Le bit GIE est automatiquement mis à 0 (désactivé) et le PIC se branche à l'adresse 4 (interrupt vector)..

```
processor 16F877A
include <P16F877.I16>
__CONFIG _XT_OSC &
_WDT_OFF & _PWRTE_ON &
_CP_OFF & _BODEN_ON &
_LVP_OFF & _CPD_OFF &
_WRT_ENABLE_ON &
_DEBUG_OFF
```

```
cmpt equ 0x045
org 0x00
GOTO start
org 0x04
GOTO ISR
Org 0xA0
start
CLRF cmpt
BANKSEL INTCON
MOVLW 0xA0
MOVWF INTCON
BANKSEL TMR0
MOVLW b'00000000'
MOVWF TMR0
BANKSEL OPTION_REG
MOVLW b'10000111'
MOVWF OPTION_REG
BANKSEL TRISB
MOVLW b'11110000'
MOVWF TRISB
BANKSEL PORTB
MOVLW b'00001010'
MOVWF PORTB
loop NOP
GOTO loop
; routine d'interruption
ISR
;incf cmpt, f
;btfs cmpt, 2;
;goto st2
;clrf cmpt
COMF PORTB,1
;st2
BANKSEL INTCON
BCF INTCON,2
RETFIE
END
```

Le watchdog est un mécanisme interne ou externe destiné à assurer une sécurité relative à l'application placée sur site. Il s'active lorsqu'il n'est pas sollicité à intervalles réguliers. Il s'assure que le logiciel embarqué semble continuer à fonctionner selon la séquence prévue.

Le fonctionnement du watchdog est lié à un timer interne spécifique, qui n'est pas synchronisé au programme, ni à un événement extérieur, et qui ne dépend pas de la fréquence de l'horloge de votre PIC.

Chaque fois que l'instruction clrwdt est envoyée au PIC, le timer du watchdog est remis à 0, ainsi que la valeur contenue dans son prédiviseur. Si par accident cette instruction n'est pas reçue dans le délai prévu, le PIC® est redémarré à l'adresse 0x00 et le bit TO du registre STATUS est mis à 0.

Le watchdog est destiné à vérifier que votre programme ne s'est pas « égaré » dans une zone non valide de votre programme (perturbation sur l'alimentation par exemple), ou s'il n'est pas bloqué dans une boucle sans fin (bug du programme). Il sert également à réveiller un PIC® placé en mode « sleep »

Le mode « sleep » ou « power down » est un mode particulier dans lequel vous pouvez placer votre PIC® grâce à l'instruction « sleep ». Une fois dans ce mode, le PIC® est placé en sommeil et cesse d'exécuter son programme. Dès réception de cette instruction, la séquence suivante est exécutée :

Le watchdog est remis à 0, exactement comme le ferait une instruction « clrwdt ».

- Le bit TO du registre STATUS est mis à 1.
- Le bit PD du registre STATUS est mis à 0.
- L'oscillateur est mis à l'arrêt, le PIC n'exécute plus aucune instruction. Une fois dans cet état, le PIC est à l'arrêt. La consommation du PIC est réduite au minimum.

Il faut que le watchdog ait été mis en service dans les bits de configuration. Dans ce cas particulier, le débordement du watchdog ne provoque pas un reset du PIC®, il se contente de le réveiller. L'instruction qui suit est alors exécutée au réveil.

Exemple Clignotement d'une LED à l'aide du Timer Watch Dog (WDT) (chien de garde)

Que fait ce programme pgr2.asm
Faites l'interprétation
Activer le chien de garde Dans le registre de configuration
Exécuter le programme
Utiliser le diviseur de fréquence à sa valeur max et exécuter ensuite interpréter

```
;Pgr2.asm
Start
bsf STATUS,RP0
movlw 0
movwf TRISB
movlw B'00000111'
movwf OPTION_REG
bcf STATUS,RP0
Loop
sleep
incf PORTB,f
goto Loop
end
```