 

SHANGHAI JIAO TONG UNIVERSITY

研究生课程项目报告

GRADUATE COURSE PROJECT REPORT

课程： Systemverilog电路设计与验证

项目题目：

学生姓名:

学生学号:

任课教师: 蒋剑飞

学院(系)： 电子信息与电气工程学院 （微纳电子学系）

开课学期： 2020年 （秋季）

# DUT实现功能概述

本模块主要是实现了xxx

## 总体结构

本结构主要由以下几个部分组成，其中xxx是实现了xxx功能



（以visio图的形式）

## 接口时序与模块功能

# 验证平台实现功能概述

## 总体结构

## 代码与说明

### 子模块1

#### 子模块1功能概述

#### 子模块1代码说明

# Reference Model概述

# 结果概述

# 总结

上述模板仅供参考，同学们可在此基础上继续添加自己的内容…