**הטכניון – מכון טכנולוגי לישראל**

**הפקולטה למדעי המחשב**

תאריך הגשה: 17.5.2016 שעה 23:55

הוראות הגשה: ההגשה בזוגות . הוסיפו שמות, ת.ז., אי-מייל, תא אליו יש

להחזיר את התרגיל ואת תשובותיכם לתרגיל, הדפיסו והגישו לתא הקורס

בקומה 1. עבור הגשות באיחור יש להגיש לתא של יוני.

**שאלה 1 - זיכרון מטמון**

נתון מעבד עם שתי רמות זיכרון מטמון. עיקרון ההכלה לא מתקיים.

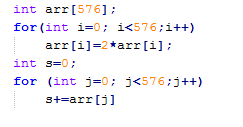
L1 : גודל שורה 32 byte , -way set associative 4, גודל 2KB , מדיניות כתיבה write back מדיניות write allocate ,מדיניות פינוי LRU .

L2 :גודל שורה 32 byte , -way set associative 2, גודל 32KB , מדיניות כתיבה write back, מדיניות write allocate ,מדיניות פינוי LRU .

גודל הכתובת 32 ביט.

1. מהו מבנה הכתובת של המטמון הנ"ל?
2. מהו גודל ה- tag directory (הסיביות אשר צריך לשמור כדי לנהל את המטמון) עבור כל אחד מהמטמונים?

מריצים את התוכנית הבאה על המעבד:



הנחות:

\*המשתנים I,j,s וכן המצביע למערך שמורים ברגיסטרים.

\*המספרים בתוכנית הם בבסיס דצימלי.

\*המטמון ריק בתחילת התוכנית.

\*המערך arr מתחיל בכתובת 360H (בסיס הקסדצימלי).

\* גודל כל משתנה מסוג int הוא 4 בתים.

ג. לאיזה set ב-L1 ייכנס האיבר ה- 18 (בבסיס דצימלי) של המערך?

ד. מהו ה-hit rate ב-L1 עבור הלולאה הראשונה?

ה. מהו ה-hit rate ב- L1 עבור הלולאה השנייה ?

ו. ללא קשר לסעיפים הקודמים, הציעו סדרת פניות לזיכרון כך שתתרחש בסופה פגיעה ב- L1 אך הנתון לא נמצא ב- L2 . הניחו כי בתחילת סדרת הגישות הנ"ל המטמונים ריקים. הסבירו את תשובתכם.

**שאלה 2 - מבנה המטמון**

א. נתון מטמון direct map עם מבנה הכתובת הבא:

|  |  |  |
| --- | --- | --- |
| offset (6 bits) | set (4-bits) | tag (24-bits) |

משנים את המטמון כך שהמיפוי של שורת מטמון ל-set במטמון יתבצע לפי 4 הסיביות ה- MSB של הכתובת, כך שכתובת המטמון לאחר השינוי נראית כך:

|  |  |  |
| --- | --- | --- |
| offset (6 bits) | tag (24-bits) | set (4-bits) |

כיצד צפוי השינוי הבא להשפיע על ה-miss rate של המטמון ?

ב. בחברת double flops מייצרים מעבד בעל זיכרון מטמון :

גודל שורה 32 byte , 4-way set associative ,4kb גודל המידע.

גודל הכתובת הוא 32 ביט.

משנים את המטמון כך שגודל השורה יהיה 64 byte. גודל המטמון יישאר 4kb.

מה השינוי הצפוי בגודל ה tag directory (הזכרון הנוסף מעבר ל DATA שדרוש לניהול המטמון)?

ג. בהמשך לסעיף ב , לאחר הגדלת השורה:

משנים את המטמון כך שיהיה 8-way set associative . גודל המטמון יישאר 4kb.

מה השינוי הצפוי בגודל ה tag directory ?

**שאלה 3– חיזוי קפיצות**

נתונה תוכנית:

0 MOV R4,#3

4 L4 DEC R4

**…..**

לולאה של 5 איטרציות.

16 MOV R1,#5

20 L1 …

24 …

28 DEC R1

32 B1: BNE R1,R0,L1

**…..**

56 MOV R2,#3

60 L2 DEC R2

לולאה של 3 איטרציות.

64 ...

68 B2: BNE R2,R0,L2

**…..**

לולאה של 3 איטרציות.

84 MOV R3,#2

88 L3 …

לולאה של 2 איטרציות.

92 DEC R3

96 B3: BNE R3,R0,L3

**…..**

148 B4: BNE R4,R0,L4

(המספרים בעמודה הראשונה הם כתובות של הוראות והם עשרוניים).

שים לב: ההוראות הן aligned, כלומר כתובת הוראה היא כפולה של 4.

ההוראות שאינן מפורטות לא פונות לרגיסטרים R1,R2,R3,R4 ולא מבצעות Branch. להזכירכם, ערך של R0 תמיד 0. אורך כתובת של הוראה הוא 4 בתים.

התוכנית רצה על מעבד דוגמת MIPS שנלמד בכיתה, למעבד 5 שלבים (IF,ID,EX,MEM,WB), הוא עובד בשיטת in-order ופקודות branch מוכרעות בשלב MEM.

במערכת קיים מנגנון חיזוי המשתמש ב-BTB.

משתמשים במכונת חיזוי הבאה לכל אחד מה- Branch-ים:

NT

NT

NT

00 SNT

01 WNT

10 WT

11   
ST

Taken

Taken

Taken

Taken

Not Taken

Initial

לפני ריצת התכנית BTB ריק. אם הוראת Branch לא נמצאת ב-BTB, מצב החיזוי מאותחל   
ל-Weakly Not Taken, ומעודכן לאחר מכן בהתאם לתוצאת אותה הוראת branch.

מבנה כניסת BTB:

|  |  |  |
| --- | --- | --- |
| Tag | כתובת קפיצה | מצב חיזוי |

ישנן 2 קונפיגורציות של BTB:

BTB1: direct mapped עם 8 כניסות

BTB2: fully associative עם 4 כניסות.

שדה ה-set (אם יש כזה) מתחיל בסיבית 2 (השלישית מימין) והוא רצוף.

מדיניות הפינוי היא LRU.

1. עבור כל BTB הסבר כמה החטאות ייווצרו במהלך האיטרציה הראשונה של B4 וכמה במהלך השנייה. – **(שים לב שיש 3 אטרציות ל B4)**.
2. נתון ש-BTB1 מספק את ערך החיזוי שלו בשלב ה-ID ואילו BTB2 בשלב ה-IF, אם מתברר שהחיזוי הוא taken אזי עושים flush לפקודה שנכנסה. הנח שהקוד והנתונים נמצאים כולם במטמון וכן אין context switch או קריאות לפונקציות במהלך הריצה. **איזה BTB ייתן את הביצועים הטובים ביותר (מבחינת זמן ביצוע)?**