## 课程设计要求

## 可配置 FIR 滤波器设计与验证

布置日期: 2021-03-19, 截止日期: 2021-06-25。

高速计算处理是 VLSI 系统芯片设计中的典型电路。本设计要求实现横截型 FIR 滤波器, 计算表达式和结构示意图如图 1 所示。X 是滤波器输入, Y 是滤波器输出, W 是滤波器系数。滤波器系数要求可配置, 在系数配置完成后, 滤波器执行高速计算, 直到下一次配置新的系数。

$$y(n) = \sum_{i=0}^{1} w_i x(n-i)$$

$$x(n) \xrightarrow{V} \qquad \qquad V$$

$$w_0 \xrightarrow{W_1} \qquad \qquad V$$

图 1 横截型 FIR 滤波器计算表达式和结构示意图

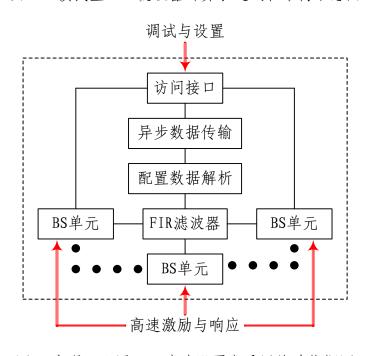


图 2 实现可配置 FIR 滤波器要求采用的功能框图

图 2 是本设计要求采用的功能框图。滤波器系数通过访问接口进入,并最终施加到滤波器上。访问接口除了能够设置系数,还可以通过边界扫描单元观测滤波器的输入信号和输出信号,从而判断滤波器是否正常工作。

本设计具体要求如下:

X输入4比特位宽、W系数4比特位宽、Y输出8比特位宽;

- 1、设计访问接口模块的 HDL 代码并仿真; (必做)
- 2、 设计异步数据传输模块的 HDL 代码并仿真; (必做)
- 3、 设计配置数据解析模块的 HDL 代码并仿真; (必做)
- 4、 联合仿真访问接口模块、异步数据传输模块、配置数据解析模块; (必做)
- 5、 使用半定制设计方法实现上述三个模块的逻辑综合并验证; (必做)
- 6、使用半定制设计方法实现上述三个模块的布局布线并验证; (必做)
- 7、设计边界扫描单元、寄存器、加法器、乘法器晶体管电路网表并仿真; (必做)
- 8、将各类全定制单元电路的电路网表拼接起来并仿真; (必做)
- 9、 设计边界扫描单元、寄存器、加法器、乘法器的版图并分别验证; (选做)
- 10、 将各类全定制单元电路的版图拼接起来并验证; (选做)
- 11、使用已有的半定制电路和全定制电路完成整个设计并验证; (选做)
- 12、分析讨论。(必做)