



Universidad Autónoma de Baja California

Facultad de Ciencias Químicas e Ingeniería

Microprocesadores y Microcontroladores

Práctica 3:
"Sección de Memoria (Prueba de memoria RAM)"

Chávez Padilla Ignacio
1246720

Grupo : 562

Jesús García

Viernes, 01 de Marzo de 2019

Objetivo

El alumno hará uso de una técnica de prueba de memoria aplicándolo en un programa de prueba de memoria RAM.

Material

- Memoria RAM
- Latch para T-Juino

Equipo

- Computadora Personal
- Tarjeta T-Juino.
- Protoboard
- Una Memoria RAM (2K u 8K)

Teoría

Algoritmos de prueba para memoria RAM y Ducto de Datos/Direcciones

- **Problemas en el ducto de datos**

Lo primero que se debe de probar es el bus de datos, necesitamos confirmar que cualquier valor almacenado en el bus de datos esta siendo recibido correctamente por la memoria. Una manera para verificarlo rápidamente es revisar el bus un bit a la vez. El bus pasa la prueba si cada uno de sus bits se puede poner en 0 y 1 independientemente de los otros bits de datos.

Una buena manera de probar cada bit es con el método 'the walking one' el nombre viene del hecho que un solo 1 "camina" por toda la palabra de datos.

- **Problemas con el ducto de direcciones**

Después de confirma que el bus de datos funciona correctamente, lo mejor es seguir con el bus de direcciones, los problemas que pueden ocurrir ahí es que se sobrepongan las locaciones de memoria, muchas direcciones pueden hacer eso, pero no es necesario revisar todas las combinaciones posibles, se puede hacer aislar cada dirección durante la prueba para sólo confirmar que cada uno de los pines se puede poner en 0 o 1 sin afectar a los demás.

Para confirmar que dos direcciones no se sobreponen primero se debe escribir un valor inicial en cada múltiplo de dos del dispositivo, entonces escribir el valor anterior pero invertido en el primer offset de la prueba y si encuentras otra dirección con el mismo valor quiere decir que hubo un problema.

U1
ATMEGA2560-16AU

1 PE0 (RXD0PINT8) PF0 (ADC0) 97
2 PE1 (TXD0) PF1 (ADC1) 96
3 PE2 (XC0A0IN0) PF2 (ADC2) 95
4 PE3 (OC3A0IN1) PF3 (ADC3) 94
5 PE4 (OC3BINT4) PF4 (ADC4TCK) 93
6 PE5 (OC3CINT5) PF5 (ADC5TMS) 92
7 PE6 (T3INT6) PF6 (ADC6TDO) 91
8 PE7 (CLKIOCF3INT7) PF7 (ADCTDOUT) 90
9
10
11
12 PH0 (RXD2) PH0 (ADC8PINT16) 89
13 PH1 (TXD2) PH1 (ADC9PINT17) 88
14 PH2 (XCK2) PH2 (ADC10PINT18) 87
15 PH3 (OC4A) PH3 (ADC11PINT19) 86
16 PH4 (OC4B) PH4 (ADC12PINT20) 85
17 PH5 (OC4C) PH5 (ADC13PINT21) 84
18 PH6 (OC2B) PH6 (ADC14PINT22) 83
19 PH7 (T4) PH7 (ADC15PINT23) 82
20
21
22
23
24
25
26
27
28
29
30
31
32
33
34
35
36
37
38
39
40
41
42
43
44
45
46
47
48
49
50
51
52
53
54
55
56
57
58
59
60
61
62
63
64
65
66
67
68
69
70
71
72
73
74
75
76
77
78
79
80
81
82
83
84
85
86
87
88
89
90
91
92
93
94
95
96
97
98
99
100
101
102
103
104
105
106
107
108
109
110
111
112
113
114
115
116
117
118
119
120
121
122
123
124
125
126
127
128
129
130
131
132
133
134
135
136
137
138
139
140
141
142
143
144

1 PG5 (OC0B) VCC 80
2 PG4 (TOSC1) VCC 81
3 PG3 (TOSC2) VCC 82
4 PG2 (ALE) VCC 10
5 PG1 (RD) AVCC 100
6 PG0 (WR) AVCC 100
7
8
9
10
11
12
13
14
15
16
17
18
19
20
21
22
23
24
25
26
27
28
29
30
31
32
33
34
35
36
37
38
39
40
41
42
43
44
45
46
47
48
49
50
51
52
53
54
55
56
57
58
59
60
61
62
63
64
65
66
67
68
69
70
71
72
73
74
75
76
77
78
79
80
81
82
83
84
85
86
87
88
89
90
91
92
93
94
95
96
97
98
99
100
101
102
103
104
105
106
107
108
109
110
111
112
113
114
115
116
117
118
119
120
121
122
123
124
125
126
127
128
129
130
131
132
133
134
135
136
137
138
139
140
141
142
143
144

1
2
3
4
5
6
7
8
9
10
11
12
13
14
15
16
17
18
19
20
21
22
23
24
25
26
27
28
29
30
31
32
33
34
35
36
37
38
39
40
41
42
43
44
45
46
47
48
49
50
51
52
53
54
55
56
57
58
59
60
61
62
63
64
65
66
67
68
69
70
71
72
73
74
75
76
77
78
79
80
81
82
83
84
85
86
87
88
89
90
91
92
93
94
95
96
97
98
99
100
101
102
103
104
105
106
107
108
109
110
111
112
113
114
115
116
117
118
119
120
121
122
123
124
125
126
127
128
129
130
131
132
133
134
135
136
137
138
139
140
141
142
143
144

1
2
3
4
5
6
7
8
9
10
11
12
13
14
15
16
17
18
19
20
21
22
23
24
25
26
27
28
29
30
31
32
33
34
35
36
37
38
39
40
41
42
43
44
45
46
47
48
49
50
51
52
53
54
55
56
57
58
59
60
61
62
63
64
65
66
67
68
69
70
71
72
73
74
75
76
77
78
79
80
81
82
83
84
85
86
87
88
89
90
91
92
93
94
95
96
97
98
99
100
101
102
103
104
105
106
107
108
109
110
111
112
113
114
115
116
117
118
119
120
121
122
123
124
125
126
127
128
129
130
131
132
133
134
135
136
137
138
139
140
141
142
143
144

1
2
3
4
5
6
7
8
9
10
11
12
13
14
15
16
17
18
19
20
21
22
23
24
25
26
27
28
29
30
31
32
33
34
35
36
37
38
39
40
41
42
43
44
45
46
47
48
49
50
51
52
53
54
55
56
57
58
59
60
61
62
63
64
65
66
67
68
69
70
71
72
73
74
75
76
77
78
79
80
81
82
83
84
85
86
87
88
89
90
91
92
93
94
95
96
97
98
99
100
101
102
103
104
105
106
107
108
109
110
111
112
113
114
115
116
117
118
119
120
121
122
123
124
125
126
127
128
129
130
131
132
133
134
135
136
137
138
139
140
141
142
143
144

1
2
3
4
5
6
7
8
9
10
11
12
13
14
15
16
17
18
19
20
21
22
23
24
25
26
27
28
29
30
31
32
33
34
35
36
37
38
39
40
41
42
43
44
45
46
47
48
49
50
51
52
53
54
55
56
57
58
59
60
61
62
63
64
65
66
67
68
69
70
71
72
73
74
75
76
77
78
79
80
81
82
83
84
85
86
87
88
89
90
91
92
93
94
95
96
97
98

Conclusiones y Comentarios

Al momento de diseñar circuitos siempre surgen problemas de conexiones, el poder verificar los errores vía software es una gran ventaja dado que nos ahorra la necesidad de tener que encontrarlo revisando todas las conexiones.

En el caso de la prueba del bus de datos y direcciones nos ahorra el tiempo de checar las líneas que conforman los buses dado que estos pueden llegar a tener gran cantidad de líneas.

Bibliografía

Fast Accurate Memory Test Code in C. (2019). Retrieved from <https://barrgroup.com/Embedded-Systems/How-To/Memory-Test-Suite-C>