

Universidad Autónoma de Baja California

Facultad de Ciencias Químicas e Ingeniería

Microprocesadores y Microcontroladores

Práctica 3: "Sección de Memoria (Prueba de memoria RAM)"

> Chávez Padilla Ignacio 1246720

> > Grupo: 562

Jesús García

Objetivo

El alumno hará uso de una técnica de prueba de memoria aplicándolo en un programa de prueba de memoria RAM.

Material

- Memoria RAM
- Latch para T-Juino

Equipo

- Computadora Personal
- · Tarjeta T-Juino.
- Protoboard
- Una Memoria RAM (2K u 8K)

Teoría

Algoritmos de prueba para memoria RAM y Ducto de Datos/Direcciones

Problemas en el ducto de datos

Lo primero que se debe de probar es el bus de datos, necesitamos confirmar que cualquier valor almacenado en el bus de datos esta siendo recibido correctamente por la memoria. Una manera para verificarlo rápidamente es revisar el bus un bit a la vez. El bus pasa la prueba si cada uno de sus bits se puede poner en 0 y 1 independientemente de los otros bits de datos.

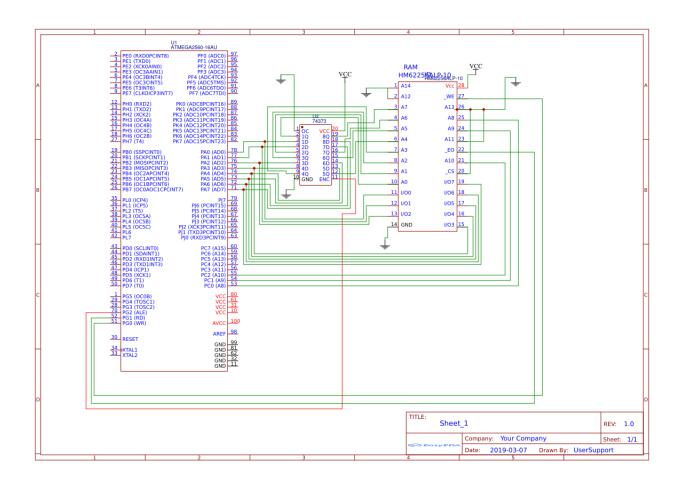
Una buena manera de probar cada bit es con el método 'the walking one' el nombre viene del hecho que un solo 1 "camina" pro toda la palabra de datos.

· Problemas con el ducto de direcciones

Después de confirma que el bus de datos funciona correctamente, lo mejor es seguir con el bus de direcciones, los problemas que pueden ocurrir ahí es que se sobrepongan las locaciones de memoria, muchas direcciones pueden hacer eso, pero no es necesario revisar todas las combinaciones posibles, se puede hacer aislar cada dirección durante la prueba para sólo confirmar que cada uno de los pines se puede poner en 0 o 1 sin afectar a los demás.

Para confirmar que dos direcciones no se sobreponen primero se debe escribir un valor inicial en cada múltiplo de dos del dispositivo, entonces escribir el valor anterior pero invertido en el primer offset de la prueba y si encuentras otra dirección con el mismo valor quiere decir que hubo un problema.

En base a lo sugerido en Figura 1, diseñar el esquemático del circuito de expansión de memoria en EasyEDA (el cual deberá ser exportado como imagen y agregado al reporte, así como el enlace al diseño), y posteriormente alambrarlo. Una vez alambrado, probarlo con el programa del punto 1.



Conclusiones y Comentarios

Al momento de diseñar circuitos siempre surgen problemas de conexiones, el poder verificar los errores vía software es una gran ventaja dado que nos ahorra la necesitad de tener que encontrarlo revisando todas las conexiones.

En el caso de la prueba del bus de datos y direcciones nos ahorra el tiempo de checar las lineas que conforman los buses dado que estos pueden llegar a tener gran cantidad de lineas.

Bibliografía

Fast Accurate Memory Test Code in C. (2019). Retrieved from https://barrgroup.com/Embedded-Systems/How-To/Memory-Test-Suite-C