



# Universidad Autónoma de Baja California

**Facultad de Ciencias Químicas e Ingeniería**

## **Microprocesadores y Microcontroladores**

Práctica 5b:  
"Sección de Entrada/Salida"

Chávez Padilla Ignacio  
1246720

Grupo : 562

Jesús García

Viernes, 05 de Abril de 2019

# Objetivo

Acceso a los puertos genéricos del dispositivo programable PPI-8255 que se encuentra emulado en la tarjeta T-Juino.

# Material

- Programa ensamblador y encadenador.
- Tarjeta T-Juino

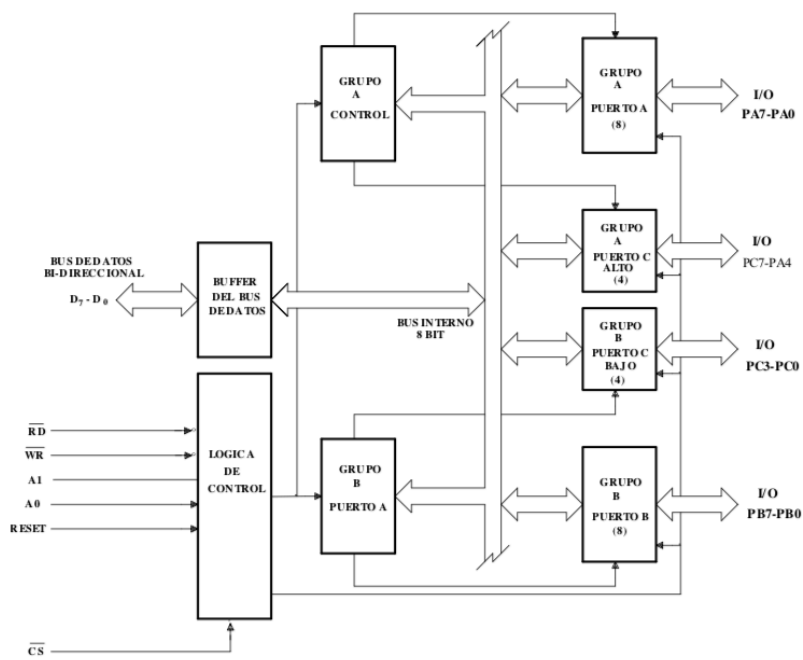
# Equipo

- Computadora Personal

# Teoría

## Interfaz de puertos en paralelo 8255

El Intel 8255 (o i8255) Programmable Peripheral Interface (PPI), interfaz programable de periféricos, se utiliza para dar al CPU acceso a puertos de entrada/salida paralela programable.



El 8255 dispone de un buffer bidireccional triestado de 8 bits que utiliza para interactuar con el bus de datos del sistema. Los datos son transmitidos o recibidos por el buffer tras la ejecución de instrucciones de entrada o salida por la CPU. Las palabras de control y la información de estado también son transferidos a través del buffer.

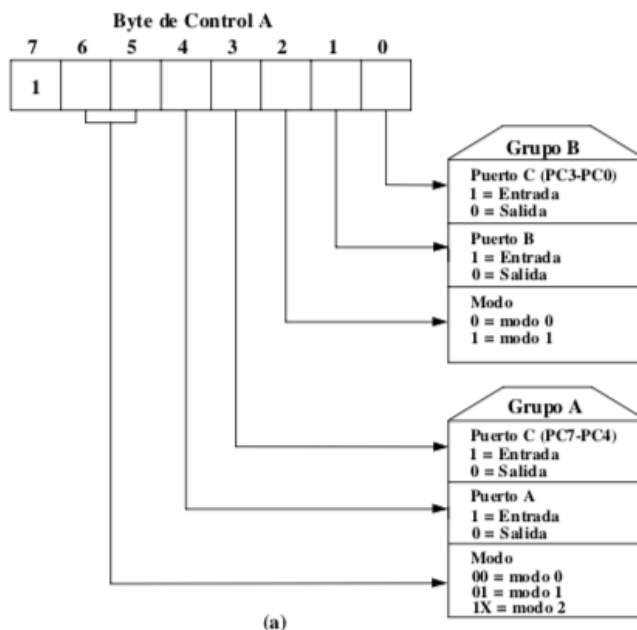
El 8255 tiene 24 pines todos de entrada/salida.5 Estos se dividen en tres

puertos de 8 bits (Puerto A, Puerto B, Puerto C).<sup>6</sup> Los puertos A y B se pueden utilizar como puertos de entrada/salida de 8 bits. El puerto C puede ser utilizado como un puerto de entrada/salida de 8 bits o como dos puertos de 4 bits de entrada/salida o para producir las señales de reconocimiento (handshake) para los puertos A y B.

## Programación del 8255

El 8255 soporta 3 modos de operación: el modo 0 (entrada y salida básica), el modo 1 (entrada y salida con señales de control) y el modo 2 (bus bidireccional de comunicaciones). Tras un Reset, los 3 puertos quedan configurados en modo entrada, con las 24 líneas puestas a "1" gracias a la circuitería interna.

Esta configuración por defecto puede no obstante ser alterada con facilidad. El modo para el puerto A y B se puede seleccionar por separado; el puerto C está dividido en dos mitades relacionadas con el puerto A y el B. Todos los registros de salida son reseteados ante un cambio de modo, incluyendo los biestables de estado. Las configuraciones de modos son muy flexibles y se acomodan a casi todas las necesidades posibles. Los tres puertos pueden ser accedidos en cualquier momento a través de la dirección E/S que les corresponde, como se vio en el apartado anterior.



## **Conclusiones y Comentarios**

Con esta practica se aprendió el uso de los puertos de la interfaz del 8255. Se aprendió cómo configurar lo a través del byte de control.

## **Bibliografía**

[https://es.wikipedia.org/wiki/Intel\\_8255](https://es.wikipedia.org/wiki/Intel_8255)

[http://galia.fc.uaslp.mx/~cantocar/ARQUI\\_COM\\_II/LIBRO%20IBM-PC/1202.htm](http://galia.fc.uaslp.mx/~cantocar/ARQUI_COM_II/LIBRO%20IBM-PC/1202.htm)