

Questão 1

Correto

Atingiu 2,50 de 2,50

Marcar questão

Associar a descrição com o circuito lógico.

Circuito lógico utilizado para transmitir mais de uma informação (múltiplas entradas) por apenas uma saída, só que cada dado é enviado em um intervalo de tempo diferente. Cada combinação lógica de seleção ativa apenas uma entrada.

Circuito lógico que possui apenas um canal de entrada, e as informações podem ser entregues para múltiplas saídas. Cada combinação lógica de seleção ativa apenas uma saída.

Multiplexador

✓

Demultiplexador

✓

Sua resposta está correta.

A resposta correta é: Circuito lógico utilizado para transmitir mais de uma informação (múltiplas entradas) por apenas uma saída, só que cada dado é enviado em um intervalo de tempo diferente. Cada combinação lógica de seleção ativa apenas uma entrada. – Multiplexador; Circuito lógico que possui apenas um canal de entrada, e as informações podem ser entregues para múltiplas saídas. Cada combinação lógica de seleção ativa apenas uma saída. – Demultiplexador.

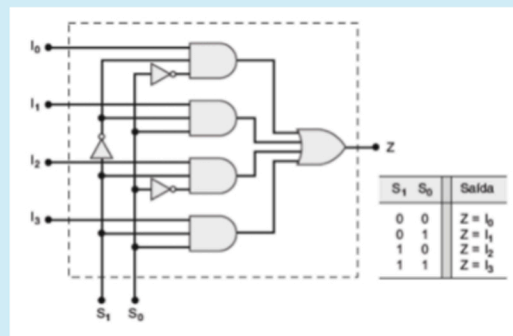
Questão 2

Correto

Atingiu 2,50 de 2,50

Marcar questão

Podemos afirmar que o circuito lógico digital abaixo representa um circuito Demultiplexador de 4 (quatro) entradas e 1 (uma) saída.



Escolha uma opção:

☐ Verdadeiro☒ Falso ✓**Questão 3**

Correto

Atingiu 2,50 de 2,50

Marcar questão

OBS. Esta questão só será considerada para aqueles que carregarem o projeto do multiplexador (desenvolvido no programa Wíred Panda ou Quartus) na tarefa 3. Para projetos que utilizarem Black box enviar também os projetos da Black box.

Projetar um circuito lógico multiplexador de 8 entradas (cada entrada deve ser conectada a um clock, utilize frequências diferentes para cada entrada, por exemplo, 1 Hz, 2Hz...8 Hz) e a saída conectada a um LED. Para as entradas de seleção utilizar chaves nomeadas como S₀, S₁ e S₂, onde S₀ é o LSB.

Para desenvolver este projeto consultar o slide nº3 da semana 7.

Podemos afirmar que independente do estado de entrada das chaves seletoras (S₀, S₁ e S₂) a saída será definida pela frequência do sinal de entrada, ou seja, aquele que possuir a frequência mais alta será enviado para a saída obedecendo a prioridade da frequência mais alta.

Escolha uma opção:

☐ Verdadeiro☒ Falso ✓

A descrição não é condizente com o projeto multiplexador.

A resposta correta é 'Falso'.

Questão 4

Correto

Atingiu 2,50 de 2,50

Marcar questão

OBS. Esta questão só será considerada para aqueles que carregarem o projeto do demultiplexador (desenvolvido no programa Wíred Panda ou Quartus) na tarefa 3. Para projetos que utilizarem Black box enviar também os projetos da Black box.

Projetar um circuito lógico demultiplexador de 1 para 4 (cada saída deve ser conectada a um LED designados de L₀ a L₃) e a entrada conectada a um relógio (clock). Para as entradas de seleção utilizar chaves nomeadas como S₀ e S₁, onde S₀ é o LSB.

Para desenvolver este projeto consultar o slide nº7 da semana 7.

Escolha a alternativa que traz a descrição correta para o circuito.

Escolha uma opção:

☒ a. Cada combinação lógica de seleção irá ativar uma saída, e jamais teremos duas saídas ativas ao mesmo tempo.

✓ Alternativa correta

☐ b. O circuito demultiplexador apresentado permite chavear (selecionar) até 8 saídas diferentes.☐ c. Para as entradas de seleção S₁=1 e S₀=1 as saídas selecionadas são L₀ e L₃.☐ d. Quando a chave de seleção S₁=1 e S₀=0 podemos afirmar que o circuito apresenta nível alto para todas as saídas (todos LED's acesos).☐ e. Quando as chaves de seleção estão em nível baixo, o demultiplexador está desabilitado não apresentando nenhum sinal na saída.