Vale 1,00 ponto(s).	a. A ordem de chegada das instruções a serem executadas é armazenada para saber em qual ordem as instruções devem ser completadas e para saber se há dependência de dados verdadeira entre elas.
Marcar	 □ b. As instruções loads em estações de reserva, bem como as instruções stores, devem manter a ordem do
questão	programa. c. O Common Data Bus é um barramento comum para todas as estações de reserva e é por onde é feita a transmissão de resultados das execuções de instruções para as próximas instruções que estão esperando
,	esses dados nas estações de reserva. ✓ ☑ d. A execução de uma instrução em uma estação de reserva pode ser iniciada antes da instrução ter todos
	os operandos necessários disponíveis.
	 e. O resultado de uma instrução é enviado primeiro para o banco de registradores e depois para as outras instruções que estão aguardando esse dado nas estações de reserva.
Questão 3 Ainda não	Sobre o algoritmo de Tomasulo especulativo, assinale a(s) alternativa(s) verdadeira(s).
respondida	Escolha uma ou mais: ☑ a. As instruções podem ser executadas e completadas fora de ordem.
Vale 1,00 ponto(s).	 ☑ a. As instruções podem ser executadas e completadas fora de ordem. ☑ b. O resultado de uma instrução é armazenado no banco de registradores, ou na memória (no caso de uma
Marcar questão	instrução store), somente após essa instrução ter recebido o commit pelo reorder buffer.
questao	☑ c. Caso uma instrução branch teve predição errada, as instruções subsequentes do reorder buffer são desfeitas,
	ou seja, não são completadas, garantindo assim que elas não modifiquem o banco de registradores, ou a memória (no caso de uma instrução store).
	 □ d. O commit pode ser entregue pelo reorder buffer às instruções fora de ordem.
Questão 5	O que precisa ser preservado no paralelismo?
Ainda não respondida	A. O comportamento na presença de exceções.
Vale 1,00	B. O fluxo de dados. C. A ordem do programa.
ponto(s). Marcar	
questão	Escolha uma opção: • a. Apenas C
	○ b. Apenas A e B
	○ c. A, B e C ○ d. Apenas B e C
	O e. Apenas A
Questão 7	Sobre o paralelismo na organização, quais alternativas são verdadeiras ?
respondida	A. A execução em paralelo das instruções deve preservar o mesmo resultado que se teria caso as instruções do programa fossem executadas uma por vez sequencialmente.
Vale 1,00 ponto(s).	B. O objetivo principal de paralelismo em hardware é permitir que as instruções sejam executadas em paralelo o mais rápido possível sem que haja paralisação do pipeline.
Marcar	C. As dependências de controle sempre precisam ser preservadas no paralelismo.
questão	Escolha uma opção:
	O b Apenas B o C
	○ b. Apenas B e Co c. Apenas A e B
	O d. Apenas C
	○ e. Apenas B
Questão 9	Na execução das instruções do segmento de código mostrado abaixo em um pipeline com escalonamento
Ainda não respondida	dinâmico, há presença de dependência de dados. Dentre elas, a dependência de nome do tipo dependência de saída ocorre entre quais instruções?
Vale 1,00	I: add \$t2, \$t0, \$t1
ponto(s).	J: lw \$t2, 0(\$t1) K: add \$t4, \$t1, \$t3
Marcar questão	L: sub \$t3, \$t0, \$t1 M: sw \$t3, 0(\$s2)
	Escolha uma opção:
	● a. entre I e J
	○ b. entre K e L ○ c. entre J e K
	O d. entre J e L
	○ e. entre L e M

Sobre o algoritmo de Tomasulo, o que é correto afirmar?

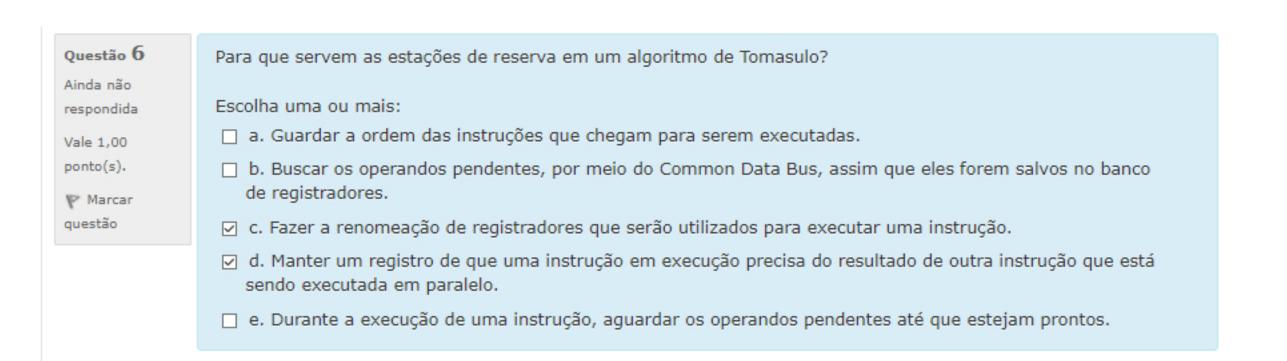
Escolha uma ou mais:

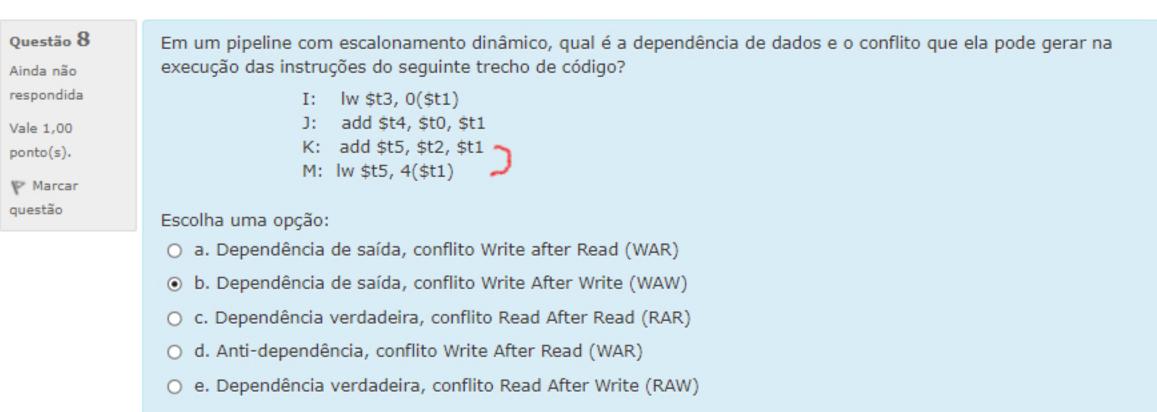
Questão 1

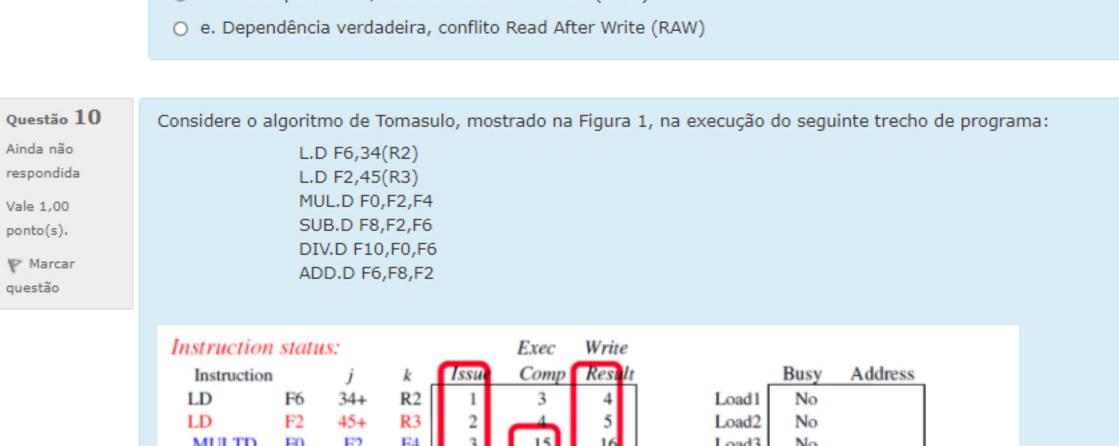
Ainda não

respondida

Questão 2 Ainda não respondida Vale 1,00 ponto(s). Marcar questão	No algoritmo de Tomasulo, a renomeação de registradores é utilizada para eliminar que tipo de conflito? I - Conflito de dados do tipo dependência verdadeira II - Conflito de dados do tipo anti-dependência III - Conflito de dados do tipo dependência de saída IV - Conflito de controle Escolha uma opção: a. Apenas I e IV b. Apenas II, III e IV c. Apenas II e III d. Apenas I e III e. Apenas I, II e III
Questão 4 Ainda não respondida Vale 1,00 ponto(s). Marcar questão	Sobre o paralelismo em hardware, o que é incorreto afirmar? Escolha uma ou mais: □ a. É possível executar instruções fora de ordem no paralelismo em hardware. ☑ b. No paralelismo em hardware é possível mudar a "ordem do programa". ☑ c. Não se pode completar instruções fora de ordem no paralelismo em hardware. □ d. A presença de conflitos Write After Read (WAR) e Write After Write (WAW) é permitida no paralelismo em hardware.







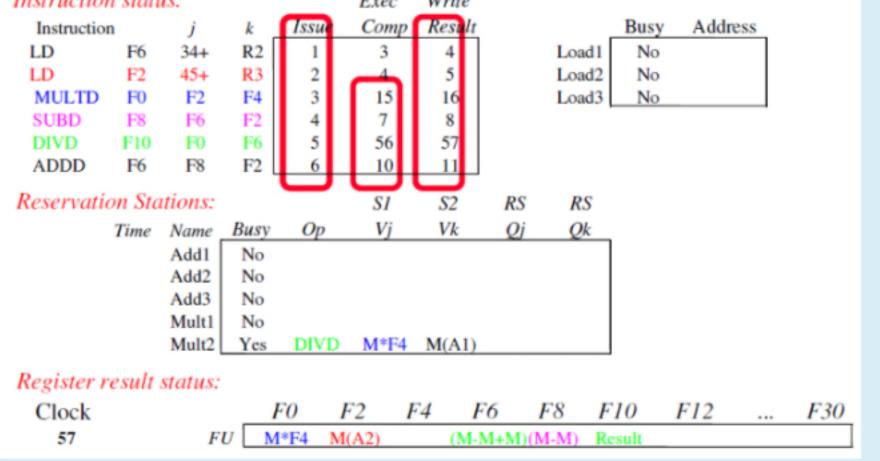


Figura 1 - Diagrama do algoritmo de Tomasulo.

Sabendo que a latência da adição é 2 ciclos, da multiplicação é 10 ciclos e da divisão é 40 ciclos, em que ciclo foi iniciado e em que ciclo foi finalizado o cálculo da multiplicação realizado na execução deste programa?

Escolha uma opção:

- o a. ciclo inicial = 3, ciclo final = 13
- b. ciclo inicial = 3, ciclo final = 15
- O c. ciclo inicial = 3, ciclo final = 16 • d. ciclo inicial = 6, ciclo final = 15