Travail pratique 2 À rendre mardi le 7 février 23 (fin de la journée) sur Léa

NOM\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_

**Inscrire vos calculs pour tous les numéros**

1. Donnez la représentation interne point flottant 32 bits (simple précision) de : (donnez votre réponse en hexadécimal)
2. -365.1
3. 200.5
4. Un nombre Réel est représenté en point flottant 32 bits par 42558000. Si on demande à l’ordinateur d’afficher ce nombre, que sera-t-il affiché (en base 10) ?
5. Donnez la représentation interne point flottant 62 bits (double précision) de : (donnez votre réponse en hexadécimal)
6. 8000.2
7. -2500.5
8. Donnez la représentation interne (en RAM) du mot **Lapin** à partir de l’adresse 1AB8. Inscrivez les adresses supplémentaires nécessaires. (note : il se peut qu’il y ait des cases mémoires de trop…)

|  |  |
| --- | --- |
| **Adresses** | **Contenu** |
| **1AB8** |  |
|  |  |
|  |  |
|  |  |
|  |  |
|  |  |
|  |  |
|  |  |

1. Soient les adresses et les contenus mémoire suivants : (les adresses et les contenus sont en hexadécimal)

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **Adresse** | Contenu | **Adresse** | Contenu | **Adresse** | Contenu |
| **………** |  | **A1C5** | 10 | **A1D4** | 6E |
| **A1B7** | 56 |  | AF |  | DB |
|  | 8A |  | FF |  | D9 |
|  | 00 |  | 3C |  | A0 |
|  | 10 |  | 3E |  | 43 |
|  | FF |  | 3D |  | 6F |
|  | 41 |  | 01 |  | 75 |
|  | 9F |  | E2 |  | 72 |
|  | C0 |  | 00 |  | 73 |
|  | 00 |  | FF |  | 42 |
|  | BA |  | FF |  | 31 |
|  | 18 |  | 85 |  | 32 |
|  | 79 |  | 28 |  | 2E |
|  | 5C |  | 8D |  | 78 |
|  | 5D |  | 12 |  | 22 |

1. Si on vous dit qu’à l’adresse A1BD, il y a le contenu d’une variable de type UNSIGNED SHORT, quelle sera la valeur affichée en base 10 ?
2. Si on vous dit qu’à l’adresse A1D0, il y a le contenu d’une variable de type SHORT, quelle sera la valeur affichée en base 10 ?
3. Quels sont les trois caractères codés à partir de l'adresse A1C8 ?

1. On vous dit que deux valeurs de type  FLOAT (32 bits) sont emmagasinées une à la suite de l'autre. Si l'adresse de la première est A1D5, quelle est l'adresse de la seconde ?
2. Quelles sont les adresses des 4 dernières cases mémoire ?
3. Le CPU est en train d’exécuter l’instruction P=T1\*T2 . L’instruction est en RAM à l’adresse 4B60. Les variables T1, T2 et P sont respectivement aux adresses 4B82 , 4B83 et 4B84 en RAM. La valeur lue dans T1 est 410 et la valeur lue dans T2 est 610. L’exécution de l’instruction est rendue à l’étape que vous voyez à la page 4. Quelle sera l’étape suivante ? Remplissez le tableau de la page 5 pour répondre.

|  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| |  |  |  | | --- | --- | --- | |  | Registres  (8 bits) |  | |  | P=T1\*T2 |  | |  | 00000100 | UAL | |  | 00000110 | |  | | --- | |  | | |  | 00011000 | |  |  | |  |  |  |  |  |  |  | | --- | --- | --- | |  |  |  | |  | Unité de contrôle |  | |  | |  |  | | --- | --- | |  |  | | **Adresses**  **16 bits** | **Contenu**  **8 bits** | |  | … | | 4B60 | P=T1\*T2 | |  | … | | 4B82 | 00000100 | | 4B83 | 00000110 | | 4B84 |  | |  |  | | variables |
|  |
|  |
|  |
|  |
|  |
|  |
|  |
|  |
|  |
|  |
|  |
|  |
|  |
|  |
|  |
|  |
|  |  |
|  |  |
|  |
|  |
|  |
|  |
|  |
|  |
|  |

|  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| |  |  |  | | --- | --- | --- | |  | Registres  (8 bits) |  | |  | P=T1\*T2 |  | |  | 00000100 | UAL | |  | 00000110 | |  | | --- | |  | | |  | 00011000 | |  |  | |  |  |  |  |  |  |  | | --- | --- | --- | |  |  |  | |  | Unité de contrôle |  | |  | |  |  | | --- | --- | |  |  | | **Adresses**  **16 bits** | **Contenu**  **8 bits** | |  | … | | 4B60 | P=T1\*T2 | |  | … | | 4B82 | 00000100 | | 4B83 | 00000110 | | 4B84 |  | |  |  | | variables |
|  |
|  |
|  |
|  |
|  |
|  |
|  |
|  |
|  |
|  |
|  |
|  |
|  |
|  |
|  |
|  |
|  |  |
|  |  |
|  |
|  |
|  |
|  |
|  |
|  |
|  |