



ТЕХНИЧЕСКИ УНИВЕРСИТЕТ-СОФИЯ



ФАКУЛТЕТ ПО ЕЛЕКТРОННА ТЕХНИКА И ТЕХНОЛОГИИ

ДИПЛОМНА РАБОТА

ТЕМА: РЕГИСТРИРАНЕ НА
ВИСОКОСКОРОСТЕН
ТЕМПЕРАТУРЕН ПРОЦЕС

ДИПЛОМАНТ: Илиян Илианов Антоу

РЪКОВОДИТЕЛ: ас. инж. Николай Тюлиев

София, 2024

Катедра: „Електронна техника“

Заверка на студ. канцелария на ФЕТТ Семестриално завършил! Подпис (печат): Дата: 23.05.2024	Утвърждавам: Декан: / проф. д-р инж. Иво Илиев /
---	--

Дата на задаване: 07.05.2024 г.

Дата на предаване: 29.06.2024 г.

ЗАДАНИЕ

за дипломна работа

На дипломанта: Илиян Илиянов Антоу

Факултетен номер: 101220020 e-mail: iantov@tu-sofia.bg

Образователно-квалификационна степен: Бакалавър

Специалност: Електроника

1. Тема: „Регистриране на високоскоростен температурен процес“

2. Заявител на темата: катедра „Електронна техника“, БТЛ Индъстрийз ЕАД

3. Изходни данни:

1. Обхват на измерваната температура: -20°C до 200°C
2. Максимална разделителна способност на измерването: 1°C
3. Максимален брой канали: 4
4. Максимална продължителност на измерването: 1s

4. Обяснителна записка:

1. Проучване и избор на подходящ температурен сензор
2. Проучване на съществуващи решения с подобно предназначение
3. Проектиране на блокова схема на устройството
4. Проектиране на принципна електрическа схема
5. Програмно осигуряване
6. Експериментални резултати и изводи

5. Графична част:

1. Блокова схема на устройството
2. Принципна електрическа схема на устройството
3. Блокови схеми на програмните алгоритми

Дипломант:

/ Илиян Антоу /

Консултант:

/ инж. Борис Ботев /

Ръководител:

/ ас. инж. Н. Тюлиев /

Ръководител катедра

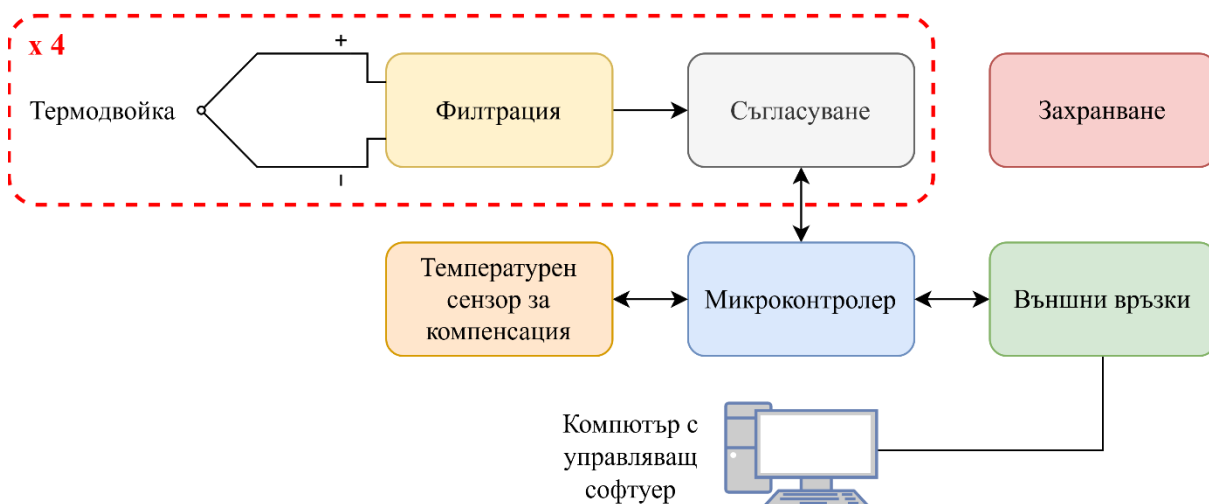
„Електронна техника“:

/ доц. д-р инж. Г. Николов /

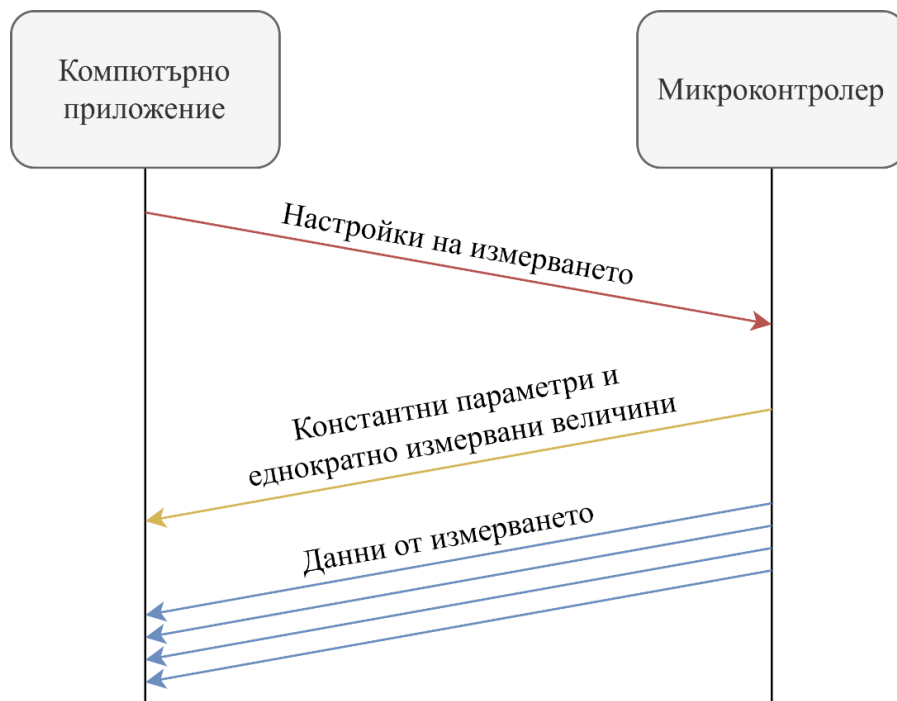
Параметри (характеристики)

Изисквания към устройството:

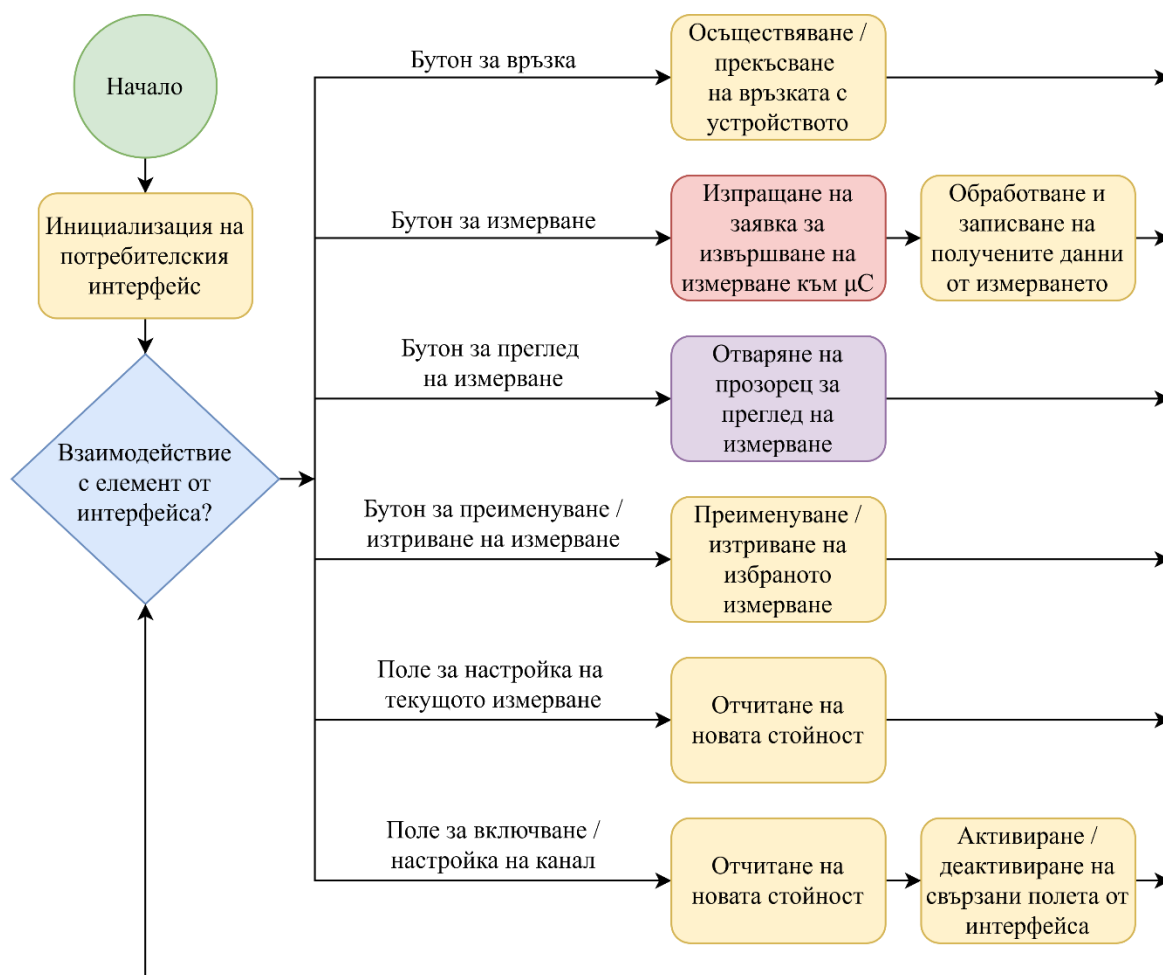
- Брой канали: 4
- Температурни сензори: термодвойки от тип J, K, T или E;
- Обхват: -20°C до 200°C
- Чувствителност: 1°C ;
- Честота на семплиране: до 100 kS/s (100 kHz), т.е. период на семплиране 10 μs ;
- Връзка към компютър: посредством USB интерфейс;
- Управление: чрез компютърно приложение;
- Възможност за вторична обработка на измерванията с цел ускоряване на измерването и допълнителна филтрация;
- Филтрация на случайни синфазни и диференциални шумове за всеки от каналите;
- Възможност за включване на специална дълбока филтрация към всеки от каналите, предназначена за потискане на синфазен и диференциален шум с честота 1 MHz, породен от загриващия RF ток;
- Възможност за визуализация и записване на сметите данни.



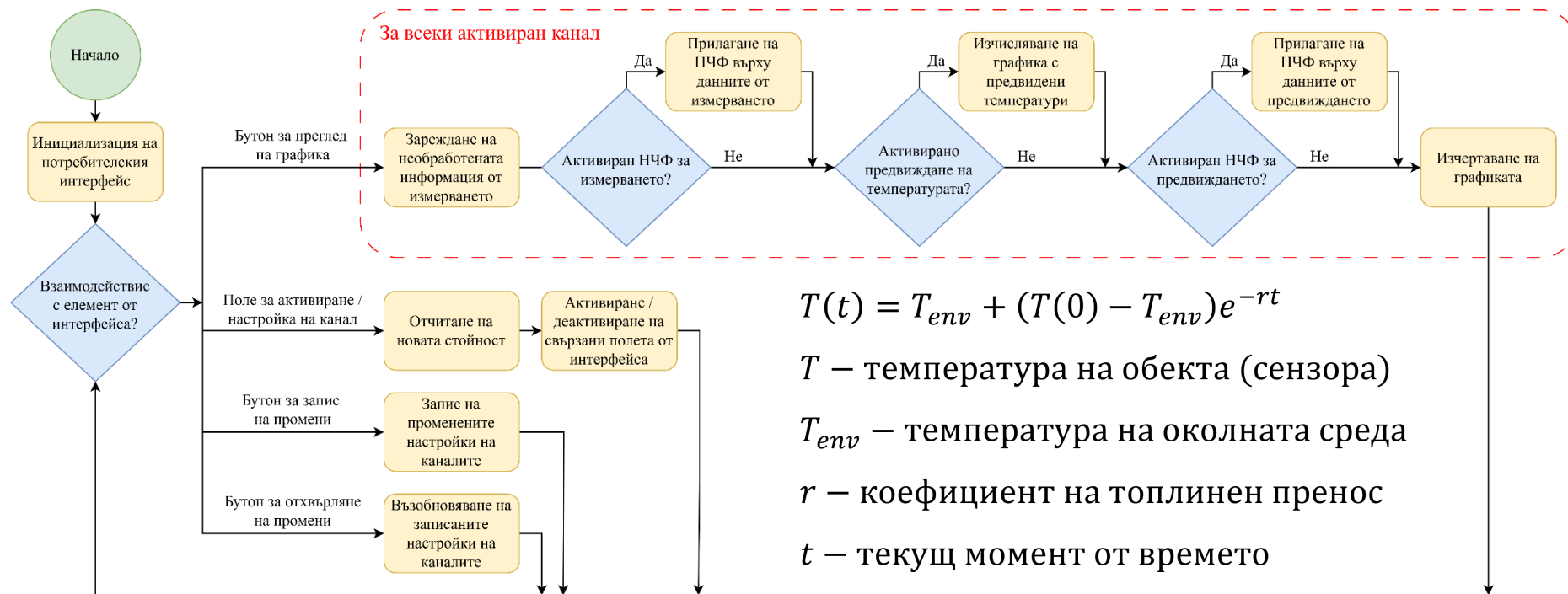
Фиг. 4.1. Блокова схема на устройството



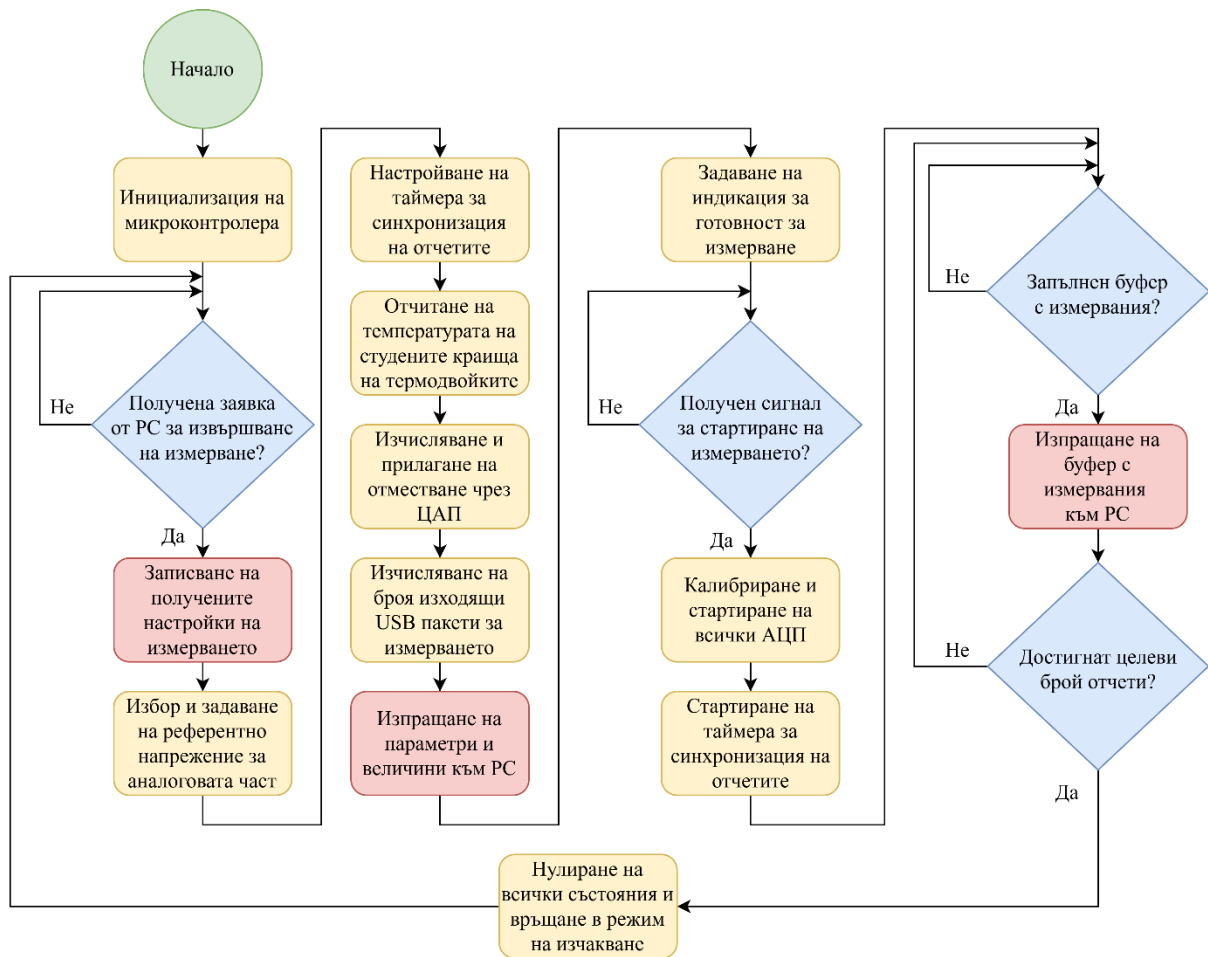
Фиг. 7.2.1. Комуникационен протокол



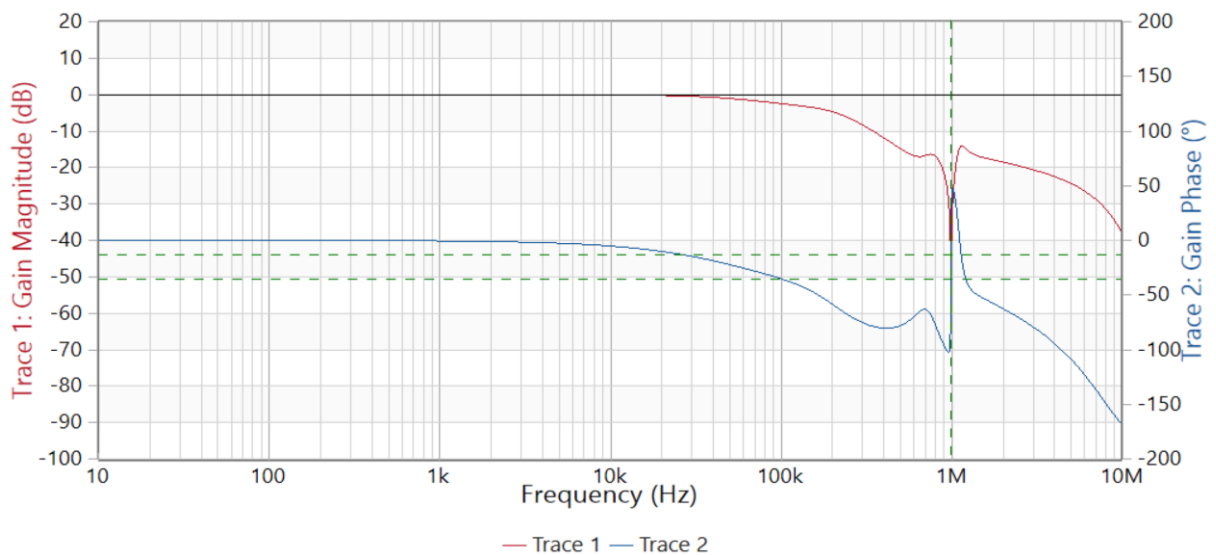
Фиг. 7.3.2. Алгоритъм на работа на главния прозорец на приложението



Фиг. 7.3.5. Алгоритъм на работа на прозорец за преглед на измерване



Фиг. 7.4.1. Алгоритъм на работа на микроконтролера



Фиг. 8.3. АЧХ и ФЧХ на филтрите в обхвата 10 Hz – 10 MHz

Приложение 1

Принципна електрическа схема

1

2

3

4

A

A

B

B

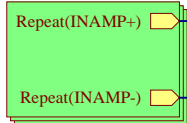
C

C

D

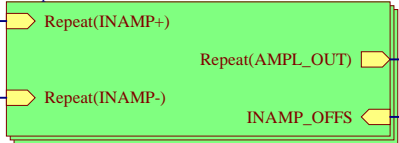
D

Repeat(U_filter, 1, 4)
filter.SchDoc



INAMP+

Repeat(U_inamp, 1, 4)
inamp.SchDoc



AMPL_OUT

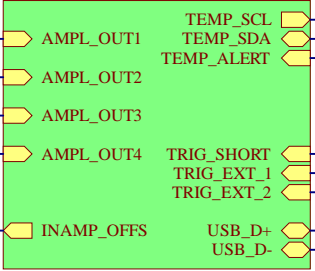
AMPL_OUT1..4

INAMP_OFFS

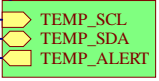


AMPL_OUT1
AMPL_OUT2
AMPL_OUT3
AMPL_OUT4

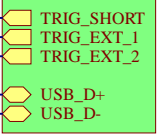
U_mcu
mcu.SchDoc



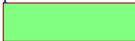
U_cjc
cjc.SchDoc



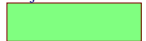
U_external
external.SchDoc



U_power
power.SchDoc



U_ProjectInfo
ProjectInfo



Číslo výkresu /drawing number/: V286-53[No Variations]100		
	Nazev listu/sheet name/: Top.SchDoc	DPS projekt/PCB project/: V286-tclogger
	Kreslil /drawn by/ : Iliyan Antov	Kontroloval /checked by/: Boris Botev
	Datum /date/: 2024-05-30	List /sheet/: 1 / 10


1

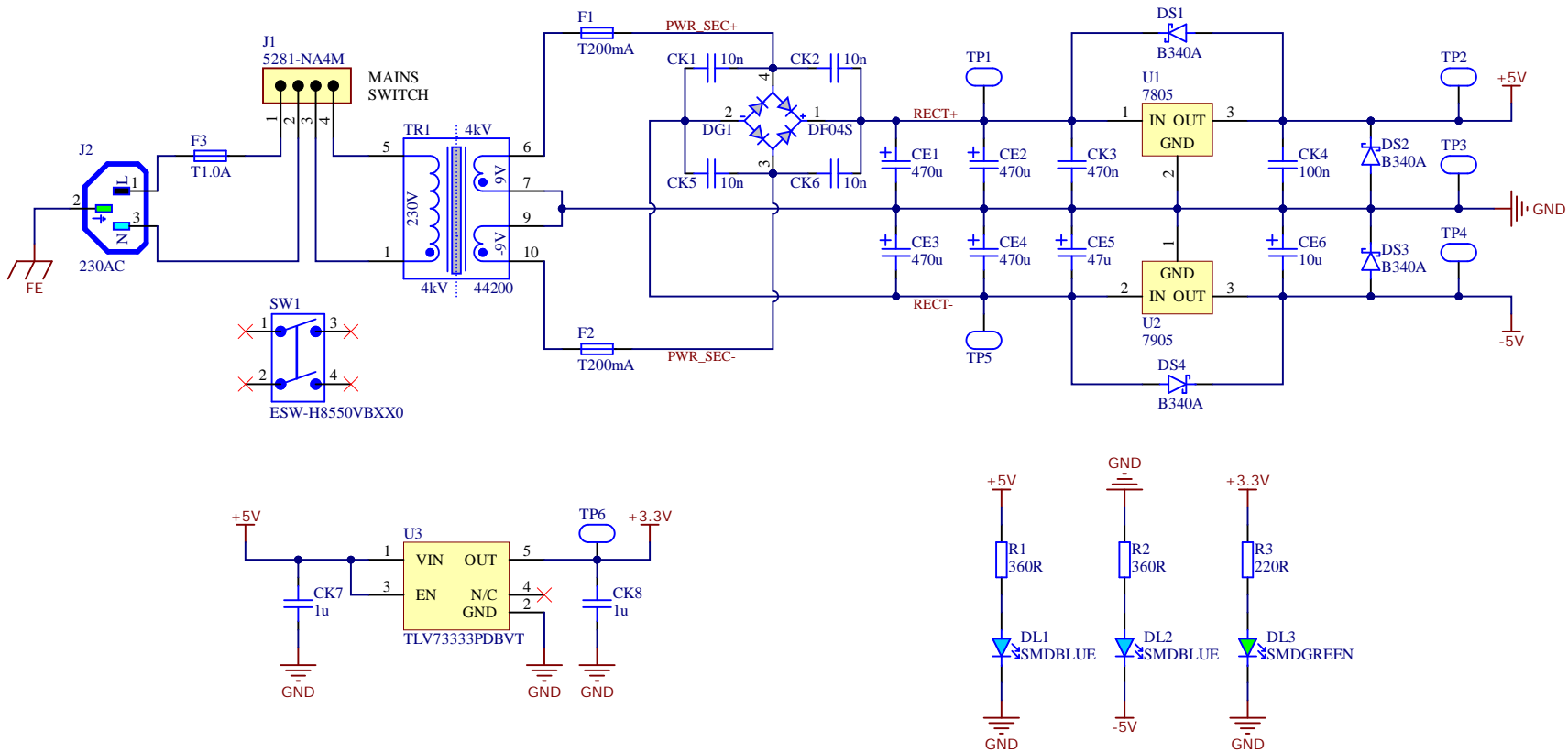
2


3

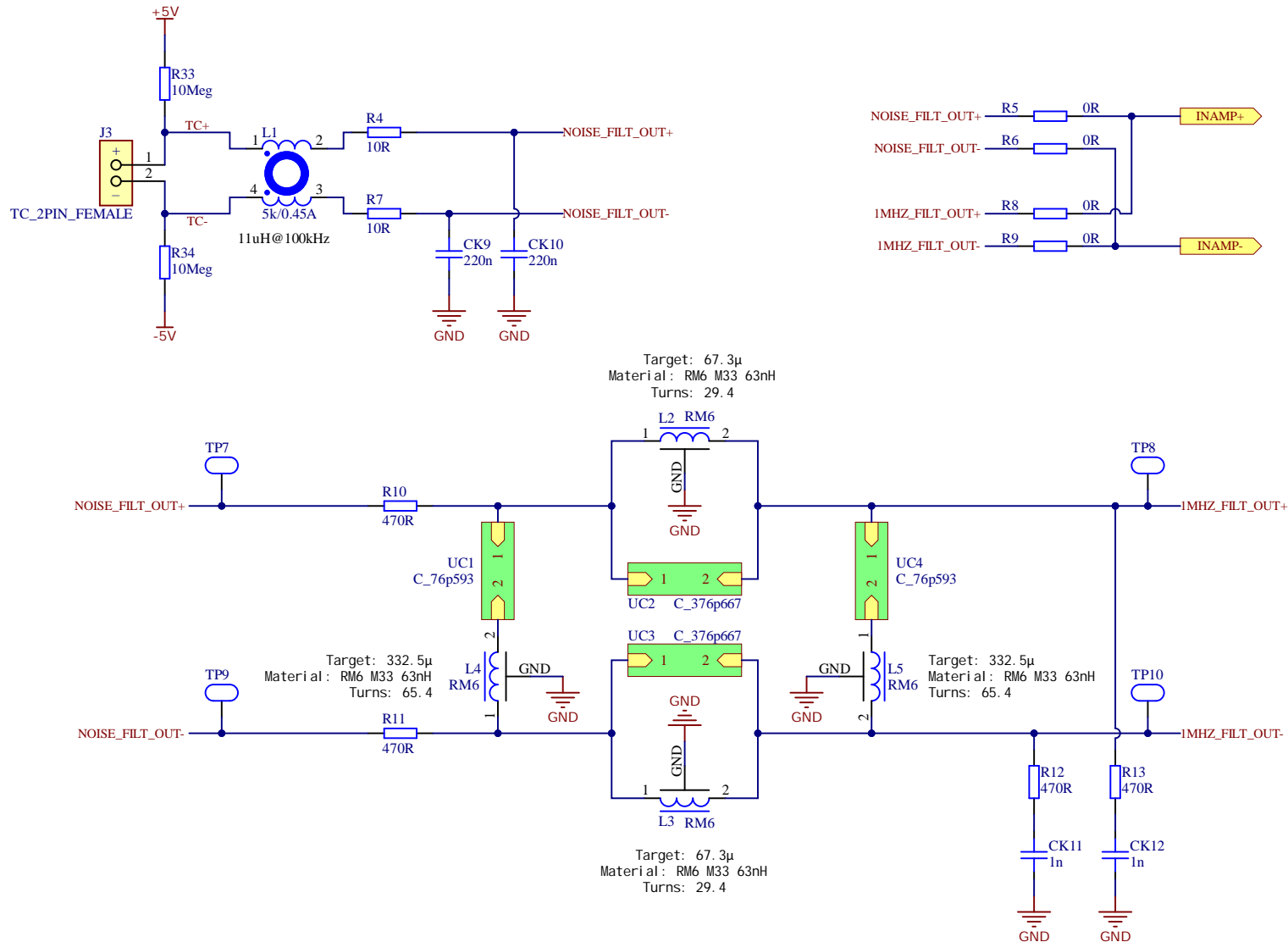
4


1		2		3		4																						
A	<table><tr><th colspan="4">Revisions table</th></tr><tr><th>Revisions:</th><th>Description of changes:</th><th>Drawn by:</th><th>Checked by:</th></tr><tr><td>100</td><td>Initial version</td><td>Iliyan Antov</td><td>Boris Botev</td></tr><tr><td></td><td></td><td></td><td></td></tr><tr><td></td><td></td><td></td><td></td></tr></table>							Revisions table				Revisions:	Description of changes:	Drawn by:	Checked by:	100	Initial version	Iliyan Antov	Boris Botev									A
	Revisions table																											
	Revisions:	Description of changes:	Drawn by:	Checked by:																								
	100	Initial version	Iliyan Antov	Boris Botev																								
B								B																				
C								C																				
D	<div><div>S1</div><div>BTL</div><div>S2</div><div>CROSSED BIN</div><div>LB1</div><div>2D</div><div>FM1</div><div>FM2</div><div>FM3</div><div>FM4</div></div>							D																				
	<div><div><div>H1</div><div>MTHOLE_NP</div></div><div><div>H2</div><div>MTHOLE_NP</div></div><div><div>H3</div><div>MTHOLE_NP</div></div><div><div>H4</div><div>MTHOLE_NP</div></div></div>																											
	<table><tr><td colspan="2">Číslo výkresu /drawing number/: V286-53[No Variations]100</td></tr><tr><td><div><div><div>B</div><div>T</div><div>L</div></div></div></td><td><div>Nazev listu/sheet name/: ProjectInfo.SchDoc</div><div>Kreslil /drawn by/ : Iliyan Antov</div><div>Datum /date/: 2024-05-30</div></td><td><div>DPS projekt/PCB project/: V286-tclogger</div><div>Kontroloval /checked by/: Boris Botev</div><div>List /sheet/: 2 / 10</div></td></tr><tr><td colspan="7"></td></tr><tr><td colspan="2">1</td><td colspan="2">2</td><td colspan="2">3</td><td colspan="2">4</td></tr></table>								Číslo výkresu /drawing number/: V286-53[No Variations]100		<div><div><div>B</div><div>T</div><div>L</div></div></div>	<div>Nazev listu/sheet name/: ProjectInfo.SchDoc</div> <div>Kreslil /drawn by/ : Iliyan Antov</div> <div>Datum /date/: 2024-05-30</div>	<div>DPS projekt/PCB project/: V286-tclogger</div> <div>Kontroloval /checked by/: Boris Botev</div> <div>List /sheet/: 2 / 10</div>								1		2		3		4	
	Číslo výkresu /drawing number/: V286-53[No Variations]100																											
<div><div><div>B</div><div>T</div><div>L</div></div></div>	<div>Nazev listu/sheet name/: ProjectInfo.SchDoc</div> <div>Kreslil /drawn by/ : Iliyan Antov</div> <div>Datum /date/: 2024-05-30</div>	<div>DPS projekt/PCB project/: V286-tclogger</div> <div>Kontroloval /checked by/: Boris Botev</div> <div>List /sheet/: 2 / 10</div>																										
1		2		3		4																						

Číslo výkresu /drawing number/: V286-53[No Variations]100		
	Nazev listu/sheet name/:	DPS projekt/PCB project/:
	ProjectInfo.SchDoc	V286-tclogger
	Kreslil /drawn by/ :	Kontroloval /checked by/:
	Iliyan Antov	Boris Botev
Datum /date/: 2024-05-30		List /sheet/: 2 / 10



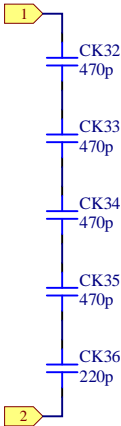
Číslo výkresu /drawing number/: V286-53[No Variations]100		
	Nazev listu/sheet name/: power.SchDoc	DPS projekt/PCB project/: V286-tclogger
	Kreslil /drawn by/: Iliyan Antov	Kontroloval /checked by/: Boris Botev
	Datum /date/: 2024-05-30	List /sheet/: 3 / 10



Číslo výkresu /drawing number/: V286-53[No Variations]100		
	Nazev listu/sheet name/:	DPS projekt/PCB project/:
	filter.SchDoc	V286-tclogger
	Kreslil/drawn by/:	Kontroloval /checked by/:
Iliyan Antov		Boris Botev
Datum /date/: 2024-05-30		List /sheet/: 4 / 10

1	2	3	4
A			A
B			B
C			C
D			D
1	2	3	4

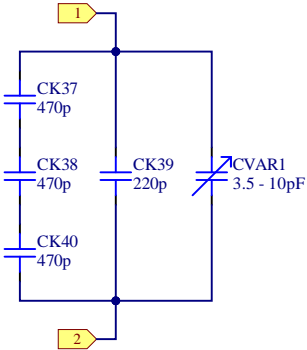
Target: 76.190p
Actual : 76.593p
Diff: +0.403p



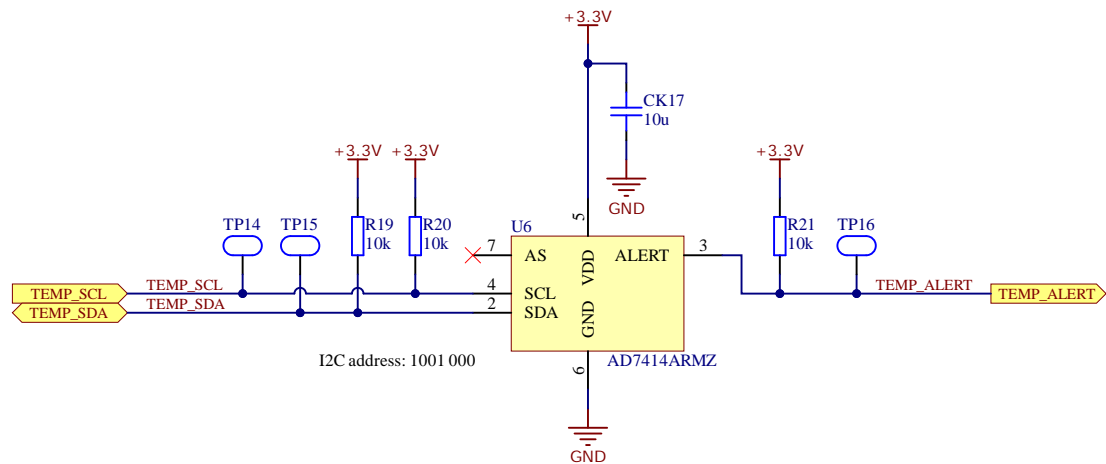
Číslo výkresu /drawing number/: V286-53[No Variations]100		
	Název listu/sheet name/: C_76p593.SchDoc	DPS projekt/PCB project/: V286-tclogger
	Kreslil /drawn by/: Iliyan Antov	Kontroloval /checked by/: Boris Botev
	Datum /date/: 2024-05-30 List /sheet/: 5 / 10	

1	2	3	4
A			A
B			B
C			C
D			D

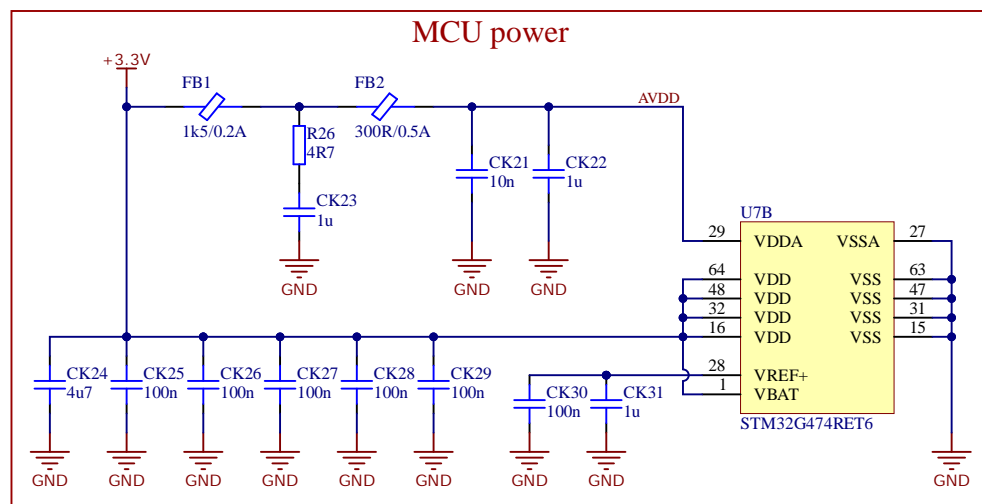
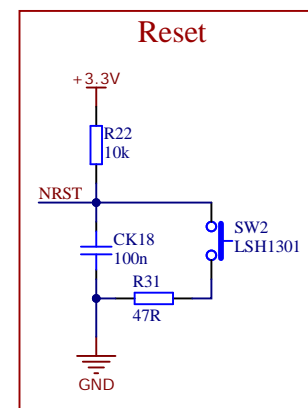
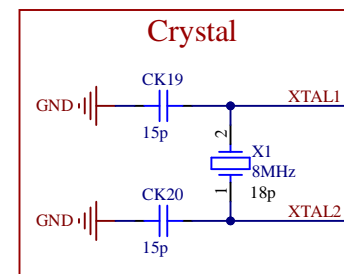
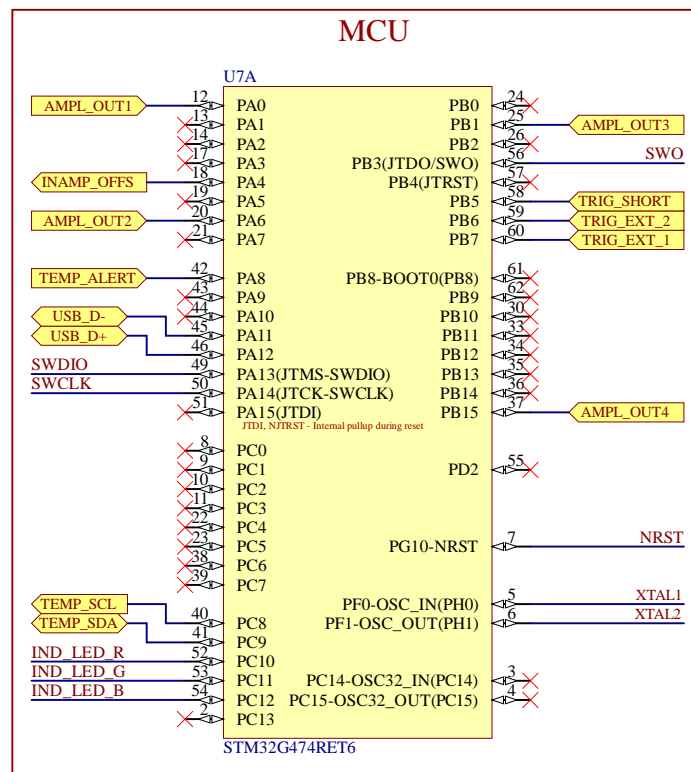
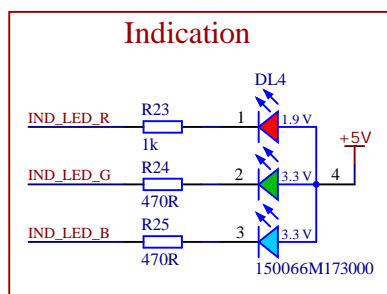
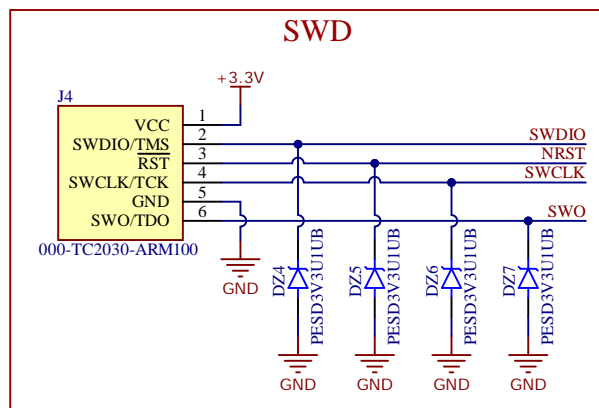
Target: 376.200p
Actual : 376.667p
Di ff: +0.467p




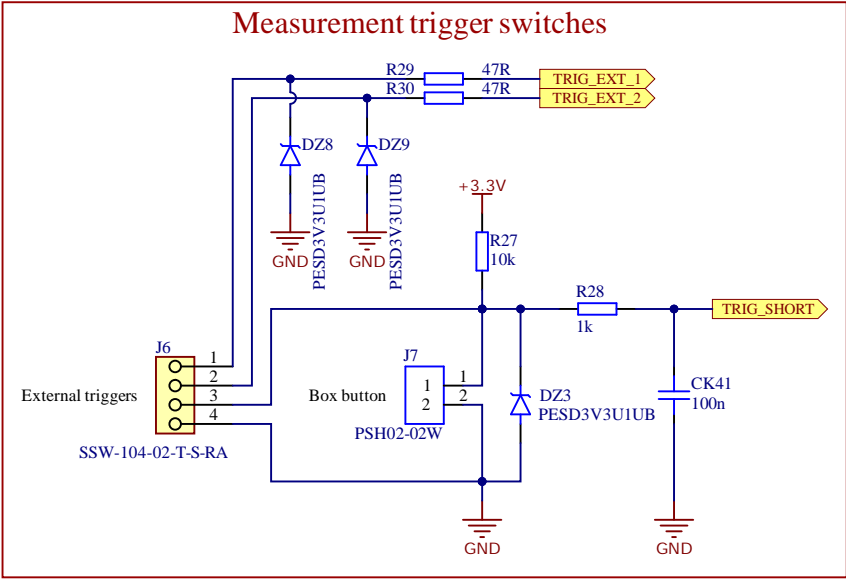
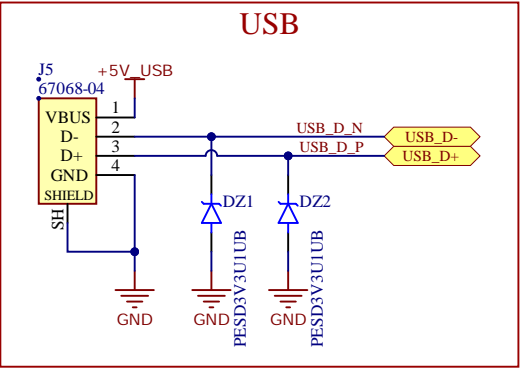
Číslo výkresu /drawing number/: V286-53[No Variations]100		
	Nazev listu/sheet name/:	DPS projekt/PCB project/:
	C_376p667.SchDoc	V286-tclogger
	Kreslil /drawn by/ :	Kontroloval /checked by/:
	Iliyan Antov	Boris Botev
Datum /date/: 2024-05-30		List /sheet/: 6 / 10



Číslo výkresu /drawing number/: V286-53[No Variations]100		
	Nazev listu/sheet name/:	DPS projekt/PCB project/:
	cjc.SchDoc	V286-tclogger
	Kreslil /drawn by/ :	Kontroloval /checked by/:
Iliyan Antov		Boris Botev
Datum /date/: 2024-05-30		List /sheet/: 8 / 10



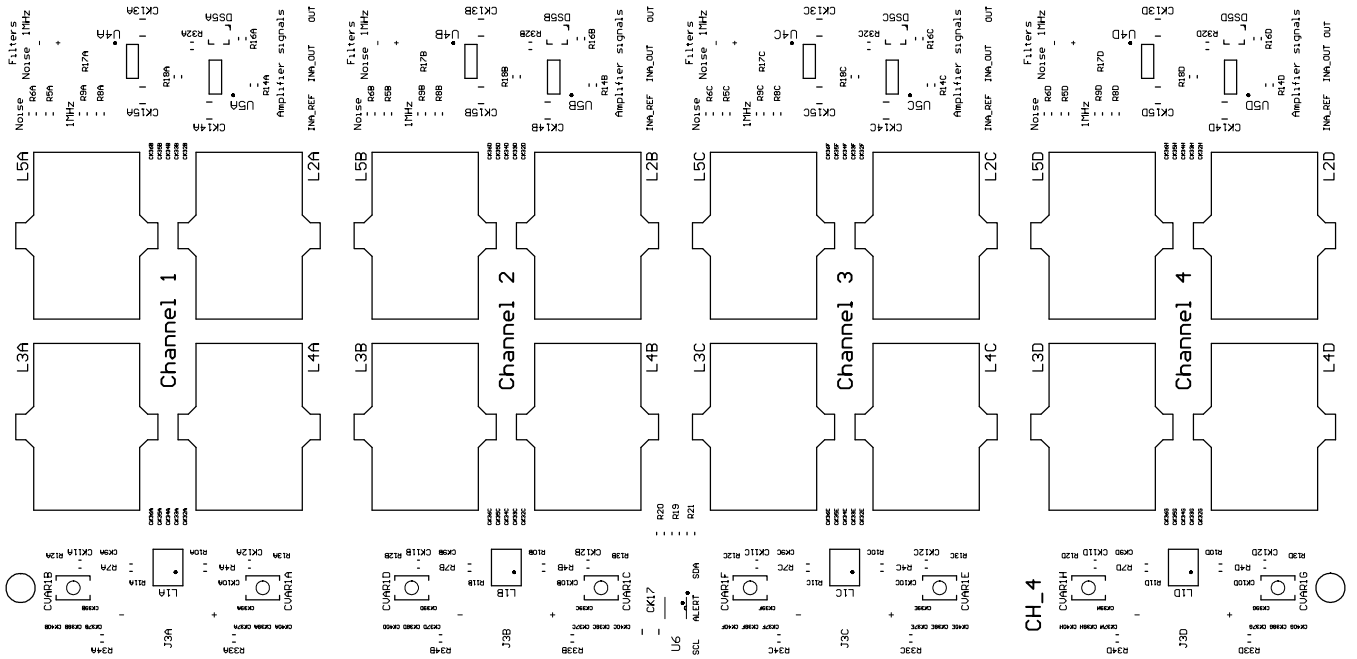
Číslo výkresu /drawing number/: V286-53[No Variations]100		
	Nazev listu/sheet name/: mcu.SchDoc	DPS projekt/PCB project/: V286-tclogger
	Kreslil/drawn by / : Iliyan Antov	Kontroloval /checked by/: Boris Botev
	Datum /date/: 2024-05-30 List /sheet/: 9 / 10	

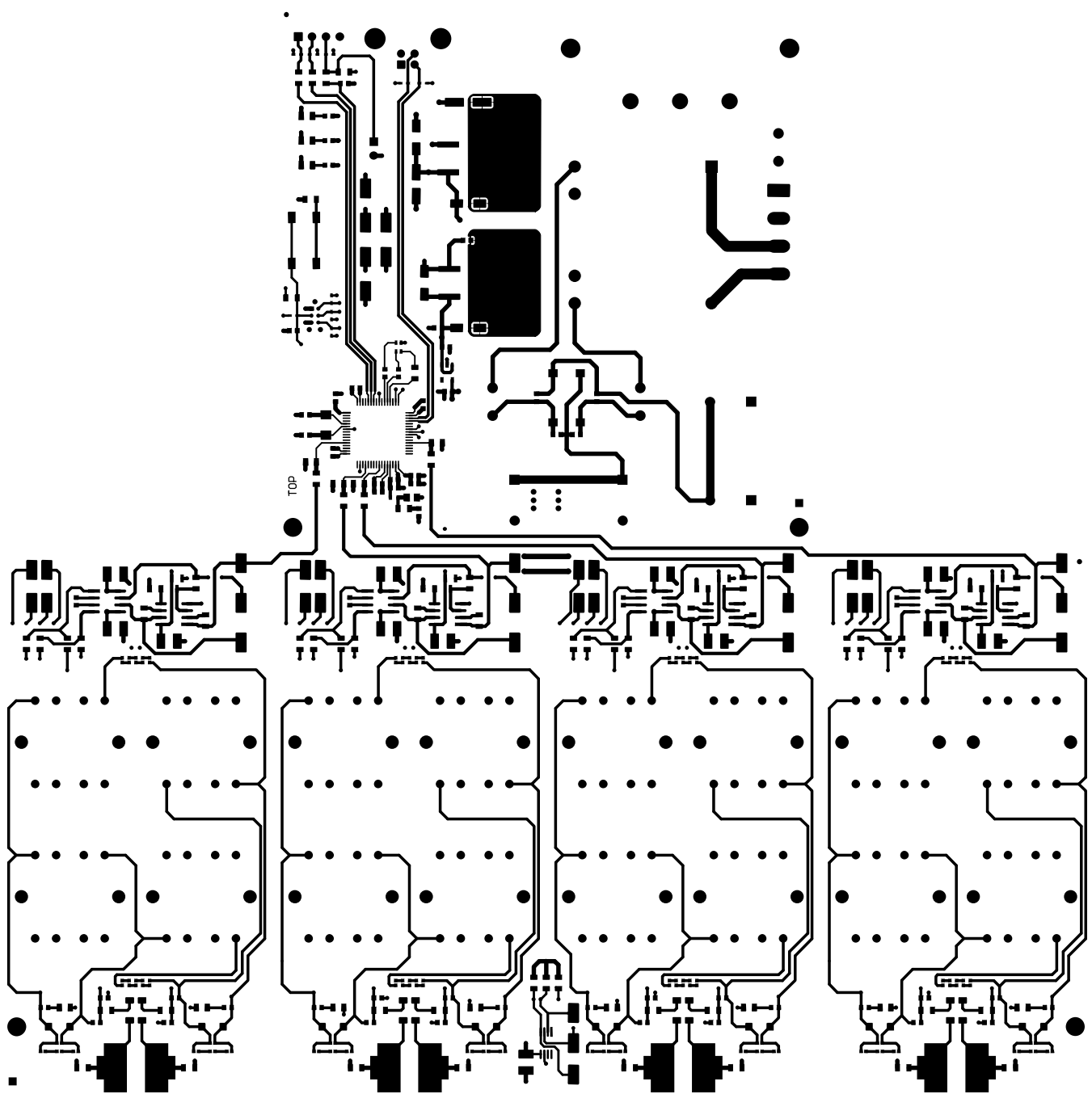


Číslo výkresu /drawing number/: V286-53[No Variations]100		
	Nazev listu/sheet name/:	DPS projekt/PCB project/:
	external.SchDoc	V286-tclogger
	Kreslil /drawn by/ :	Kontroloval /checked by/:
Iliyan Antov		Boris Botev
Datum /date/: 2024-05-30		List /sheet/: 10 / 10

Приложение 2

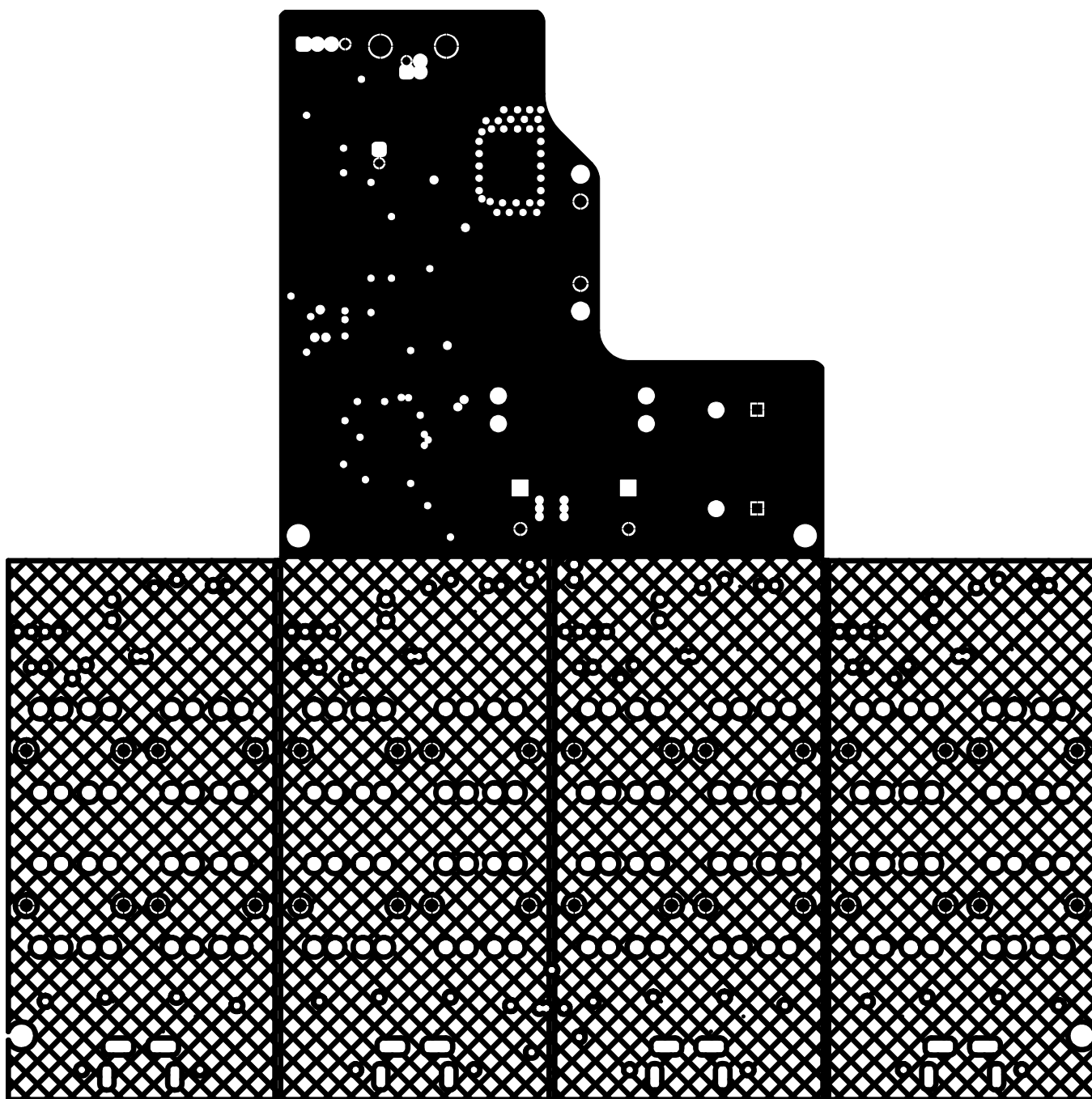
Печатна платка - слоеве





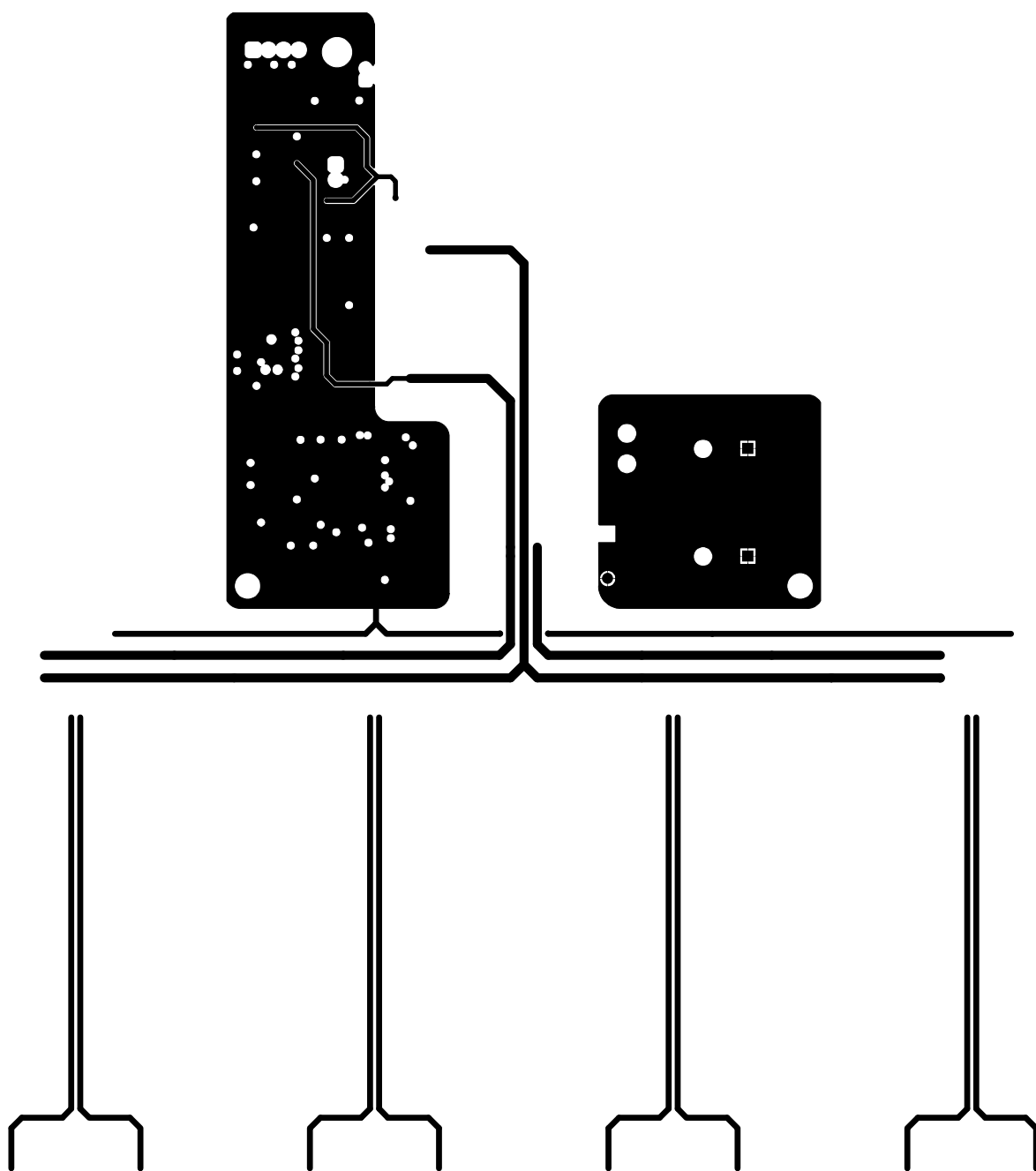
Top Layer

*_GTL



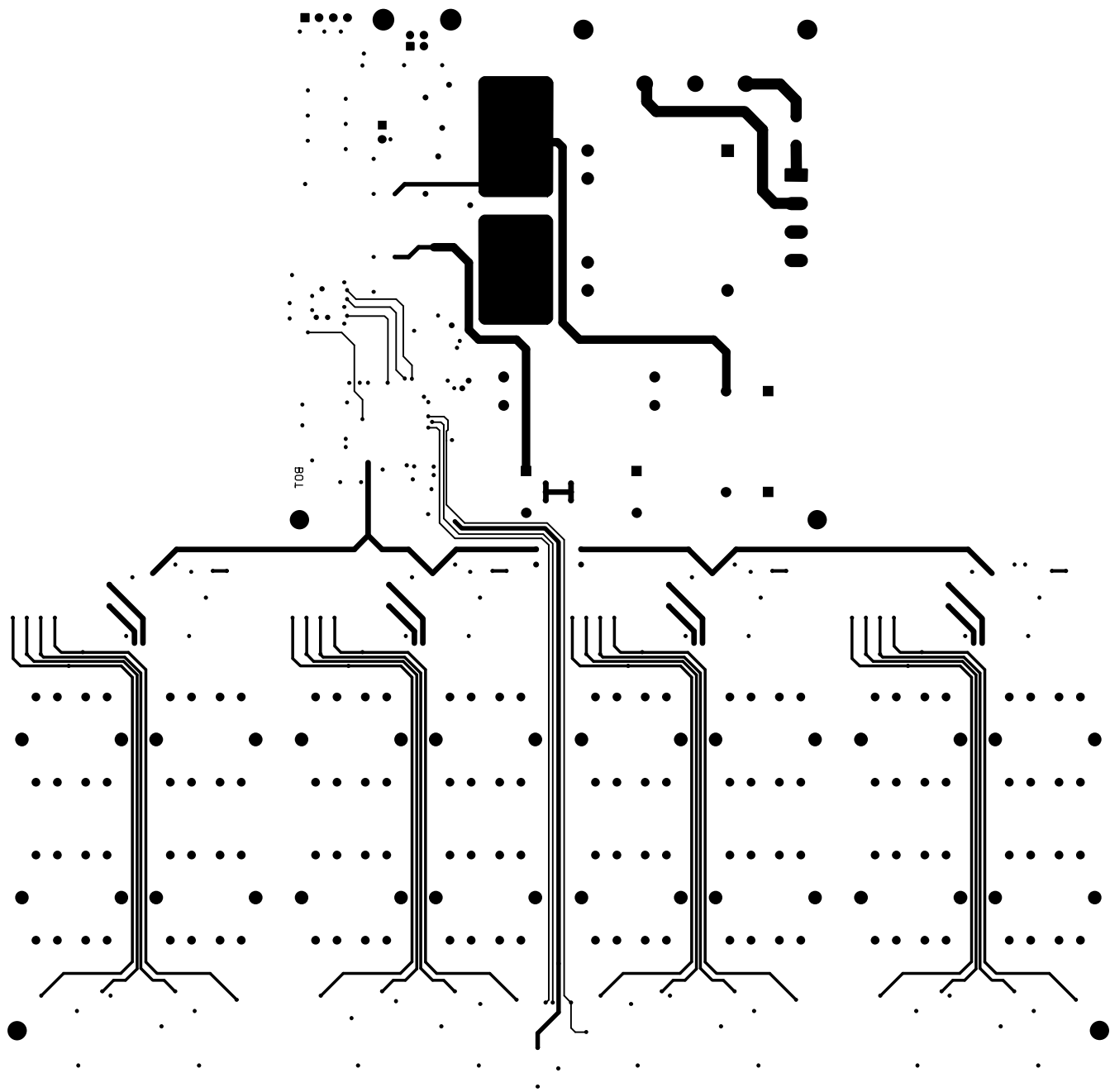
GND Layer

*.G1



UCC Layer

*.G2



Bottom Layer

*.GBL

Приложение 3

Печатна платка - монтажен чертеж

