

# Расширенный резонансный LLC преобразователь вторичной стороны Контроллер с управлением синхронным выпрямителем

#### Особенности

- ЧИМ контроллер вторичной стороны для резонансного LLC преобразователя с синхронным выпрямителем
- Управление током зарядки для улучшения переходной характеристики и простого дизайна контура обратной связи
- Адаптивное управление синхронным выпрямителем с отслеживанием двойного фронта
- Мягкий старт замкнутого контура с монотонно восрастающим выходом
- Широкий диапазон рабочей частоты (39 кГц ~ 690 кГц)
- Зеленые Функции для улучшения эффективности при малой нагрузке
  - Симметричное ШИМ управление при малой нагрузке, чтобы ограничить частоту переключения в то время как снижаются потери на переключение
  - Отключение SR в состоянии на малой нагрузки
- Функции защиты с автоматическим перезапуском
  - о Защита от перегрузки по току (ОСР)
  - о Защита от КЗ на выходе (OSP)
  - о Профилактика переключения не при нулевом напряжении (NZS) путем компенсации сокращения (сдвига частоты)
  - о Ограничение мощности путем компенсации сокращения (сдвига частоты)
  - о Защита от перегрузки (OLP) с программируемым временем задержки выключения
  - Защита от перегрева (ОТР)
- Программируемое мертвое время для коммутаторов первичной стороны и синхронного выпрямителя вторичной стороны
- VDD блокировка от пониженного напряжения (UVLO)
- Широкий диапазон рабочих температур -40 ° C до + 125 ° C

### Описание

FAN7688 является передовым ЧИМ контроллером для LLC резонансных преобразователей с синхронным выпрямлением (SR), который предлагает лучшую всвоём классе эффективность для изолированных преобразователей DC / DC. Он использует методику токового режима управления на основе контроля заряда, где треугольная форма сигнала с генератора в сочетании с встроенным ключем токовой информации, определяющей частоту переключения. Это обеспечивает лучшую контроль-выход передаточную характеристику ступени , упрощающую конструкцию петли обратной связи, позволяя истинную ограничения мощности возможность ввода. Плавный старт замкнутой обратной связи предотвращает насыщение усилителя ошибки и позволяет монотонное повышение выходного напряжения, независимо от состояния нагрузки. Двойной край отслеживания адаптивного управления мертвого времени сводит к минимуму тело диод проводимости время, таким образом, увеличивая эффективность.

## Приложения

- Настольные АТХ, Настольные серверы, блейд-сервер, и телекомовские источники питания
- Интеллектуальные 100 Вт-2 кВт + Off-Line источники питания
- Высоко эффективные изолированные DC-DC преобразователи
- Питание дисплеев с большим экраном
- Промышленные источники

### Информация для заказа

### Примечание:

1. Все упаковки свободны от свинца в JEDEC: стандарт J-STD-020B.

# Конфигурация ножек

		0		
5VB		1	16	GND
PWMS		2	15	VDD VDD
FMIN		3	14	PROUT1
FB		4	13	PROUT2
COMP	ш	5	12	SROUT1
SS		6	11	SROUT2
ICS		7	10	SR1DS
CS	ш	8	9	RDT

Рис. 1. Расположение ножек

## Тепловое сопротивление

Символ	Параметр	Значение	Единица измерения		
$\Theta_{ m JA}$	Тепловое сопротивление кристалл-среда	102	°C/W		

## Обозначения ножек

Ножка#	Имя	Описание ножки						
1	5VB	Опорное напряжение 5В.						
2	PWMS	Начальный уровень установки режима ШИМ.						
3	FMIN	Ножка установки минимальной частоты.						
4	FB	Измерение выходного напряжения для управления с обратной связью.						
5	COMP	Выход усилителя ошибки.						
6	SS	Ножка программирования времени мягкого старта.						
7	ICS	Ножка информации интеграла тока для токового режима управления.						
8	CS	Ножка измерения тока для защиты от токовой перегрузки.						
9	RDT	Ножка программирования мертвого времени для ключей первичной и вторичной (SR) сторон.						
10	SR1DS	SR1 контроль напряжения сток-исток.						
11	SROUT2	Выход драйвера затвора SR MOSFET2 вторичной стороны.						
12	SROUT1	Выход драйвера затвора SR MOSFET1 вторичной стороны.						
13	PROUT2	Выход 2 драйвера затвора ключа первичной стороны.						
14	PROUT1	Выход 1 драйвера затвора ключа первичной стороны.						
15	VDD	Напряжение питания микросхемы.						
16	GND	Земля.						

## **Typical Application**

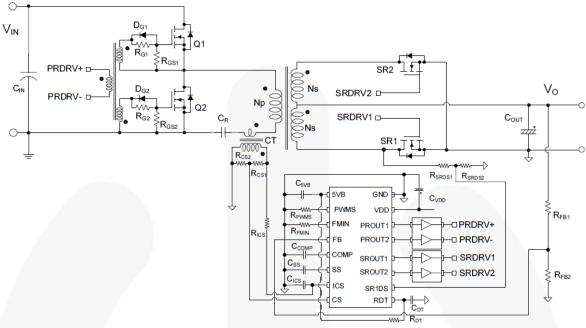


Figure 2. Typical Application

# **Block Diagram**

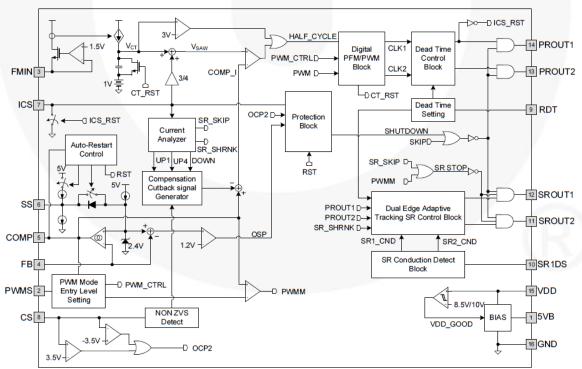
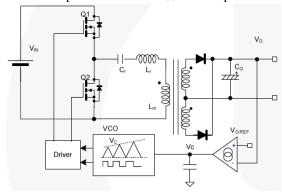


Figure 3. Block Diagram

### Функциональное описание

### Принцип работы управления зарядным током

LLC резонансный преобразователь широко используется для многих приложений, потому что он имеет много преимуществ. Он может регулировать выход над целыми изменения нагрузки при относительно небольшом изменении частоты коммутации. При этом можно добиться нулевого напряжения переключения (ZVS) для ключей первичной стороны и нулевого тока переключения (ZCS) для выпрямителей вторичной стороны во всем рабочем диапазоне и резонансная индуктивность может быть интегрирована с трансформатором в одной магнитной составляющей. Рис. 54 показывает упрощенную схему в LLC резонансного преобразователя, в котором используется режим управления по напряжению. Режим управления по напряжению обычно используется для LLC резонансного преобразователя, где выходное напряжение усилителя ошибки непосредственно контролирует частоту переключения. Тем не менее, дизайн цепи компенсации LLC резонансного преобразователя является относительно сложным, так как АЧХ в режиме упроавления по напряжению включает четыре полюса, где расположение полюсов меняется при изменении входного напряжения и нагрузки.



# **Puc. 54. LLC** резонансный преобразователь с управлением в режиме напряжения

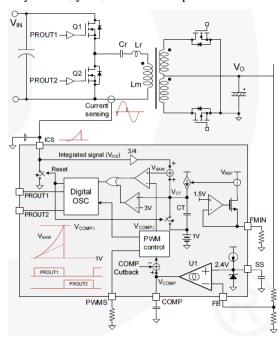
FAN7688 использует режим управления зарядным током, чтобы улучшить динамический отклик LLC резонансного преобразователя. Рис. 55 показывает упрощенную схему полумостовой LLC резонансного преобразователя с использованием FAN7688, где Lm является индуктивностью намагничивания, Lr является резонансный индуктивностью и Cr является резонансным конденсатором. Типичные ключевые формы волны LLC резонансного преобразователя для

тяжелой нагрузки и условий легкой нагрузки показаны на рис. 56 и рис. 57, соответственно. Предполагается, что рабочая частота совпадает с резонансной частотой, определяемой резонансом между Lr и Cr. Поскольку ток ключа первичной стороны возрастает не монотонно, сам ток ключа не может быть использован для частотно-импульсной модуляции (ЧИМ) для регулирования выходного напряжения. Кроме того, пиковое значение тока на первичной стороне не отражать состояние нагрузки правильно, потому что большой циркулирующий ток (ток намагничивания) входит в ток ключа первичной стороны. Однако, интеграл тока ключа (V<sub>ICS</sub>) увеличивается монотонно и имеет пиковое значение аналогичный тому, которое используется для режима управления по пиковому току, как показано на рис. 56 и рис. 57.

Таким образом, FAN7688 использует контроль зарядного тока, который сравнивает полный заряд тока ключа (интеграл тока ключа) для управления напряжением путем модуляции частоты переключения. Так

как заряд тока ключа пропорционален среднему входному току в течение одного цикла переключения, контроль заряда обеспечивает быстрый внутренний цикл и предлагает превосходные переходные характеристики в том числе, присущие прямой связи. Блок PFM имеет внутренний времязадающий конденсатор (СТ), чей ток зарядки определяется ток, протекающий из ножки FMIN. Напряжение ножки FMIN стабилизируется на уровне 1.5 В. Существует верхний предел (3 В) для напряжения времязадающего конденсатора, который определяет минимальную частоту переключения для данного резистора, подключенного к ножке FMIN. Пилообразный сигнал (V<sub>SAW</sub>) генерируется путем добавления интеграл тока ключа Q1 (V<sub>ICS</sub>) и напряжения на времязадающем конденсаторе (V<sub>CT</sub>) осциллятора. Пилообразного сигнала ( $V_{SAW}$ ) затем сравнивается с напряжения компенсации (V<sub>СОМР</sub>), чтобы определить частоту переключения.

**Puc. 55.** Схема мощной ступени LLC резонансного преобразователя



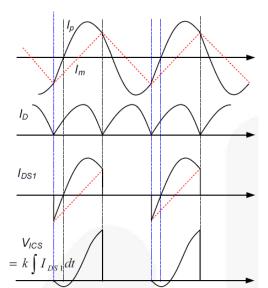
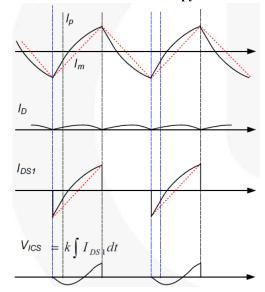


Рис. 56. Типичные формы сигналов LLC резонансного преобразователя для состояния тяжелой нагрузки

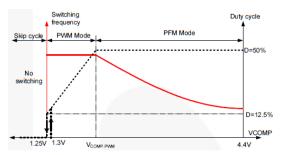
Рис. 57. Типичные формы LLC резонансного преобразователя для состояния лёгкой нагрузки



### Гибридное управление (ШИМ + ЧИМ)

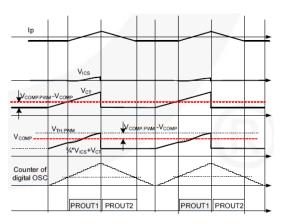
Обычный способ управления ЧИМ модулирует только частоту переключения с фиксированной скважностью 50%, что, как правило, приводит к относительно низкой эффективности при лёгкой нагрузке из-за большого циркулирующего тока первичной стороны. Для повышения

эффективности при лёгкой нагрузке, FAN7688 использует гибридное управление, где ЧИМ переключается на режим широтно-импульсной модуляции (ШИМ) при незначительной нагрузке, как показано на рис. 58. Типичные формы для режима ЧИМ и режима ШИМ показаны на рисунке 59 и рисунке 60 соответственно. Когда напряжение усилителя ошибки (V<sub>COMP</sub>) ниже порога режиме ШИМ, внутренний сигнал СОМР фиксируется на пороговом уровне, и операция ЧИМ переключается в режим ШИМ. В режиме ШИМ, частота переключения фиксируется зажимом внутреннего напряжения СОМР



 $(V_{\rm COMPI})$  и рабочий цикл определяется разностью между напряжением СОМР и пороговым напряжением режима ШИМ. Таким образом, рабочий цикл уменьшается, как VCOMP падает ниже порога режима ШИМ, который ограничивает частоту переключения при состоянии легкой нагрузки, как показано на рисунке 58. Пороговое напряжение режима ШИМ может быть запрограммирована между 1,5 V и 1,9 V с помощью резистора на выводе PWMS.

Рис. 58. Изменение режима при изменении напряжения **COMP** 



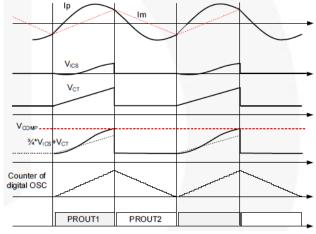


Рис. 59. Диаграмма ключей при работе в ЧИМ

Рис. 60. Диаграмма ключей при работе в ШИМ

### Измерение тока

FAN7688 измеряет мгновенный ток ключа и интеграл тока ключа, как показано на рис. 61. Поскольку FAN7688 находится в вторичной стороне, это требует использовать трансформатор тока для измерения тока первичной стороны. В то время как PROUT1 низкий (LOW), ножка ICS фиксируется на 0V внутренним MOSFET сброса. Наоборот, в то время как PROUT1 высокий, ножка ICS не зажимается, а интегрирующий конденсатор (C<sub>ICS</sub>) заряжается и разряжается по разности напряжений между напряжением на измерительном резисторе (VSENSE) и напряжением на ножке ICS. Во время нормальной работы, напряжение ножки ICS ниже 1,2 В, так как порог предельной мощности 1,2 В. Величина токоизмерительного резистора и витки трансформатора тока должны быть выполнены так, чтобы напряжение на токоизмерительном резистор (V<sub>SENSE</sub>) превышало 4V в состоянии полной нагрузки. Поэтому ток заряда и разряда С<sub>ICS</sub> должны быть почти пропорциональны напряжению на токоизмерительном резисторе (V<sub>SENSE</sub>). Рис. 62 сравнивает VICS сигнал и идеальный интегральный сигнал, когда амплитуда V<sub>SENSE</sub> 4B. Как можно видеть, существует примерно 10% ошибка в сигнале VICS по сравнению с идеальным интегральным сигналом, что является приемлемым для большинства конструкций. Если больше точность VICS требуется, амплитуда VSENSE должна быть увеличена.

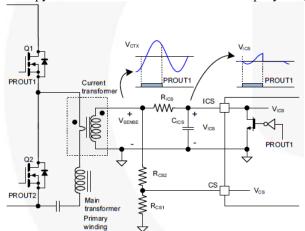
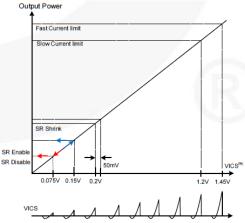


Рис. 62. Генерируемый и интегральный сигналы ( $V_{ICS}$ ) от  $V_{SENSE}$ 

Поскольку пиковое значение интеграла токоизмерительного напряжения (VICS) пропорционально среднему входному токурезонансного LLC преобразователя, оно используется для четырех основных функций, перечисленных и показано в 0.

- (1) Сжатие ворот SR: Чтобы гарантировать стабильную работу SR во время работы при лёгкой нагрузке, мёртвое время SR (оба включения и выключения транзисторов) увеличивается в результате уменьшения SR ворот, когда пиковое значение  $V_{ICS}$  падает ниже  $V_{TH1}$  ( 0,2 B). Мёртвое время SR уменьшается до запрограммированного значения когда пиковое значение  $V_{ICS}$  поднимается выше 0,25 B.
- (2) SR запрещено и разрешено: Во время очень лёгкой нагрузки, SR запрещён, когда пиковое значение  $V_{ICS}$  меньше чем  $V_{TH3}$  (0,075 B). Когда пиковое значение  $V_{ICS}$  возрастает выше  $V_{TH2}$  (0,15 V), SR разрешон.
- (3) Предел ограничения тока: Пиковое значение  $V_{ICS}$  также используется для ограничения тока входного сигнала. Как можно увидеть в 0, существует два различных предела тока (быстрый и медленный). Когда пиковое значение возрастает выше медленного предельного уровня тока ( $V_{OCL1}$ ) из-за мягкого состояния перегрузки, внутреннее напряжение компенсации обратной связи медленно снижается ограничить входной мощности. Это продолжается до тех пор пиковое значение  $V_{ICS}$  не опускается ниже  $V_{OCL1}$ . Во время более тяжелого состояния перегрузки, максимальное значение  $V_{ICS}$  пересекает порог быстрого предельного тока ( $V_{OCL2}$ ) и напряжение внутренней компенсации обратной связи быстро снижается, ограничивая входную мощность, как показано на рис. 64. Это продолжается пока пикового значения  $V_{ICS}$  упадет ниже  $V_{OCL2}$ . Порог предельного тока на пиковом значении  $V_{ICS}$  также изменяется как выходное напряжение измеренного сигнала ( $V_{FB}$ ) уменьшается таким образом, что выходной ток ограничивается во время перегрузки, как показано в 0. Эти предельные пороги изменения к более высоким значениям ( $V_{OCL1.BR}$  и  $V_{OCL2.BR}$ ), когда преобразователь работает в глубоко ниже резонансной работы для большего задерживаемого времени (см. функцию увеличения задерживаемого времени).
- (4) Защита по току (OCP1): Когда пиковое значение  $V_{ICS}$  больше, чем  $V_{OCP1}$  (1.9 V), токовая защита срабатывает. Время задержки 150 нс добавлено для токовой защиты. Эти ОСР пороговые изменения в более высокое значение ( $V_{OCL1.BR}$ ), когда преобразователь работает глубоко ниже резонансной работы для большего задерживаемого времени (см. функцию увеличения задерживаемого времени).



и -3.5 V, как показано на рис. 66, сигнал CS, как правило, получают из  $V_{SENSE}$  с помощью делителя напряжения, как показано на рис. 61. Время задержки 150 нс добавляется для OCP.

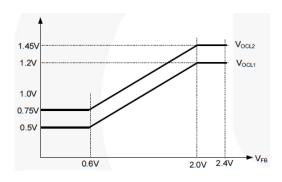
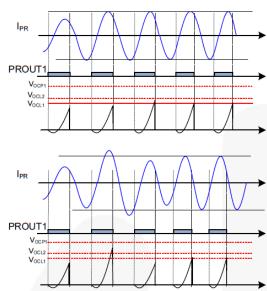


Рис. 65. Модуляция порога ограничения тока как функция обратной связи по напряжению

# Рис. 63. Функции, относящиеся к VICS пиковому напряжению.

Мгновенный ток ключа, измеренный на ножке CS также используется для выполнения следующих функций.

- (1) Профилактика не- ZVS : Когда напряжение компенсации ( $V_{COMP}$ ) выше, чем 3V и пиковое значение Vcs меньше, чем 0,3 B, не-ZVS условие обнаружено, что уменьшает внутренний сигнал компенсации, чтобы увеличить частоту переключения.
- (2) Защита по току (ОСР2): Когда Vcs выше, чем 3,5 V или ниже, чем -3.5 V, защита по току (ОСР) срабатывает. Мгновенный ток первичной стороны также измеряется на ножке CS. Поскольку пороги ОСР на ножке CS равны 3.5 V



Puc. 64. Ограничение тока ножки ICS сдвигом частоты (Компенсация сокращения - Compensation Cutback)

### Плавный пуск и регулирование выходного напряжения

Рис. 68 показывает упрощенную блок-схему для управления с обратной связью и мягкий старт с замкнутой обратной связью. Во время нормальной работы, установившегося состояния, ножка плавного старта (SS) подключена к неинвертирующий вход усилителя ошибки, которые зажимается в 2,4 В. Петля обратной связи работает таким образом, что измеренное выходное напряжение такое же, как напряжение ножки SS. Во время запуска, внутренний источник тока ( $I_{SS.T}$ ) заряжает конденсатор SS и напряжение ножки SS постепенно увеличивается. Таким образом, выходное напряжение также монотонно возрастает в результате замкнутого SS управления.

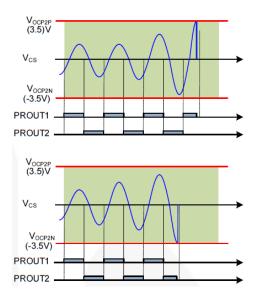


Рис. 66. Токовая защита ножки CS

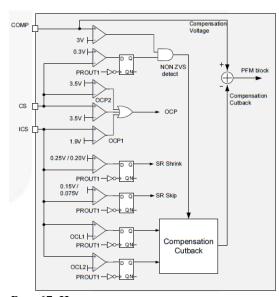


Рис. 67. Использование сигнала измерения тока

Конденсатор SS также используется для задержки времени отключения в течение защиты от перегрузки (OLP). Рис. 69 показывает OLP сигнал. Во время нормальной работы, напряжение на конденсаторе SS зажимается на 2,4 В. Когда выход перегружен,  $V_{COMP}$  насыщен высоким уровнем и конденсатор SS отделен от цепи зажима через блок управления SS.  $I_{SS}$  заблокирован  $D_{BLCK}$  и SS конденсатор медленно заряжается вверх от источника тока  $I_{SS.UP}$ . Когда напряжение на конденсаторе SS достигает 3,6V, OLP срабатывает. Время, необходимое для плавного пуска конденсатора, заряжаемого от 2,4 В до 3,6 В, определяет время задержки выключения для защиты от перегрузки.

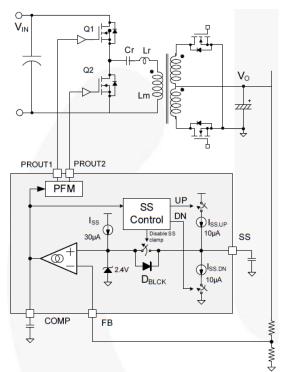


Рис. 68. Схема с мягкого старта с обратной связью

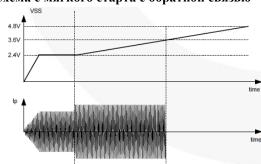


Рис. 69. Отложенное отключение с мягким стартом

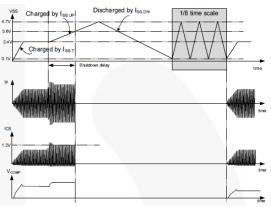
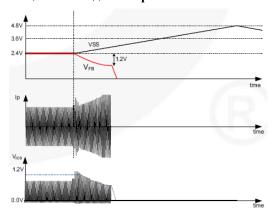


Рис. 70. Автоматический рестарт после срабатывания защиты

### Автоматический перезапуск после защиты

Все защиты FAN7688 не защелкиваются и автоматически перезапускаются, где задержанный перезагрузк осуществляется зарядкой и разрядкой конденсатора SS, как показано на рис. 70. Во время нормальной работы, напряжение конденсатора SS фиксируется на  $2.4~\rm V$ . После срабатывания любой защиты схема фиксации SS отключена. SS конденсатор затем заряжается до  $4.7~\rm V$  от внутреннего источника тока ( $I_{\rm SS,UP}$ ). Затем SS конденсатор разряжается до  $0.1~\rm V$  другим внутренним током ( $I_{\rm SS,DN}$ ). После зарядки и разрядки конденсатора SS еще три раза, включается автоматическое восстановление.

### Защиты выхода от короткого замыкания



Чтобы свести к минимуму рассеивание мощности через силовой каскад во время тяжелой неисправности, FAN7688 предлагает защиту выхода от короткого замыкания (OSP). Когда выход сильно перегружен или замкнут накоротко, напряжение обратной связи (выход зондирования напряжение) не следует опорного напряжения усилителя ошибки (2,4 V). Когда разница между опорным напряжением усилителя сигнала ошибки и ОС по напряжению больше, чем 1.2 В, OSP срабатывает без ожидания, пока OLP срабатает, как показано на рис. 71.

Рис. 71. Защита выхода от короткого замыкания

### Установка мертвого времени

С одной ножки (ножка RDT), при помощи коммутируемого истоника тока, программируется мертвые времена между затворными сигналами первичной стороны (PROUT1 и PROUT2) и затворными сигналами SR вторичной стороны (SROUT1 и SROUTZ), как показано на рис. 72 и рис. 73. После того, как смещение 5В включено, напряжение ножки RDT подтягивается вверх. Когда напряжение на выводе RDT достигает 1.4 В, напряжение на  $C_{\rm DT}$  затем разряжается до 1V при помощи внутреннего источника тока  $I_{\rm DT}$ .  $I_{\rm DT}$  затем запрещается и напряжение ножки RDT заряжается через резистор RDT. Как показано на рис. 73, 1/64 времени, требуемого ( $T_{\rm SET1}$ ) для напряжения ножки RDT, чтобы подняться с 1В до 3В, определяет мертвое время между затворными сигналами вторичной стороны SR.

Коммутируемый источник тока  $I_{DT}$  затем запрещается и напряжение ножки RDT разряжается. 1/32 времени, требуется ( $T_{SET2}$ ) для напряжения ножки RDT, чтобы снизится от 3 B до 1 B, определяет мертвое время между затворными сигналами первичной стороны. После того, как напряжение падает до RDT 1 B, источник тока  $I_{DT}$  запрещается во второй раз, что позволяет напряжению RDT быть заряженным до 5 B.

0 показывает мертвые времена для SROUT и PROUT, запрограммированные с рекомендуемыми значениями компонентов  $R_{DT}$  и  $C_{DT}$ . Поскольку время измеряется с помощью внутреннего 40 МГц тактового сигнала, разрешение установки мертвой времени 25 нс. Минимальные и максимальные мертвые времена поэтому ограничены в 75 нс и 375 нс соответственно. Для обеспечения стабильной работы SR, принимая разброс параметра цепи в счете. 75 нс мертвое время не рекомендуется, особенно для мертвого времени SR.

Когда FAN7688 работает в режиме ШИМ при легкой нагрузке, мертвое время в два раза сократит потери переключения.

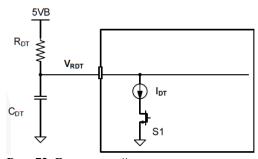


Рис. 72. Внутренний источник тока для ножки RDT

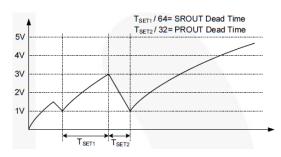


Рис. 73. Многофункциональная работа ножки RDT

Table 1. Dead Time setting for PROUT and SROUT

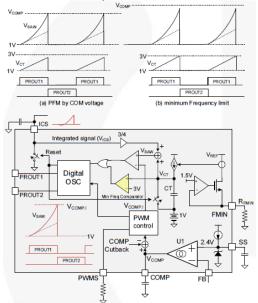
	C <sub>DT</sub> =1	80 pF	C <sub>DT</sub> =2	20 pF	C <sub>DT</sub> =	270pF	C <sub>DT</sub> =3	30 pF	C <sub>DT</sub> =3	90 pF	C <sub>DT</sub> =4	70 pF	C <sub>DT</sub> =5	60 pF
R <sub>DT</sub>	SROUT DT (ns)	PROUT DT (ns)	SROUT DT (ns)	PROUT DT (ns)	SROUT DT (ns)	PROUT DT (ns)	SROUT DT (ns)	PROUT DT (ns)	SROUT DT (ns)	PROUT DT (ns)	SROUT DT (ns)	PROUT DT (ns)	SROUT DT (ns)	PROUT DT (ns)
28 k	75	375	75	375	75	375	100	375	125	375	150	375	175	375
30 k	75	250	75	325	100	375	100	375	125	375	150	375	175	375
33 k	75	200	75	250	100	300	125	375	150	375	175	375	200	375
36 k	75	175	75	200	100	250	125	325	150	375	175	375	225	375
40 k	75	150	100	175	125	225	150	275	175	325	200	375	250	375
44 k	75	125	100	150	125	200	150	250	175	300	225	350	275	375
48 k	100	125	125	150	150	175	175	225	200	275	250	325	300	375
53 k	100	100	125	125	150	175	200	200	225	250	275	300	325	375
58 k	125	100	150	125	175	150	200	200	250	250	300	300	350	350
64 k	125	100	150	125	175	150	225	200	275	225	325	275	375	325
71 k	150	100	175	125	200	150	250	175	300	225	350	250	375	325
78 k	150	100	175	100	225	150	275	175	325	200	375	250	375	300
86 k	175	75	200	100	250	125	300	175	375	200	375	250	375	300
94 k	175	75	225	100	275	125	325	175	375	200	375	225	375	275
104 k	200	75	250	100	300	125	375	150	375	200	375	225	375	275
114 k	225	75	275	100	325	125	375	150	375	175	375	225	375	275
126 k	250	75	300	100	375	125	375	150	375	175	375	225	375	275
138 k	275	75	325	100	375	125	375	150	375	175	375	225	375	250
152 k	300	75	350	100	375	125	375	150	375	175	375	225	375	250

#### Установка минимальной частоты

Минимальная частота коммутации ограничена путем сравнения напряжения времязядающего конденсатора ( $V_{CT}$ ) с внутренним напряжением 3 V, как показано на рис. 74. Поскольку нарастающий фронт напряжения времязадающего конденсатора определяется резистором ( $R_{FMIN}$ ), подключенного к ножке  $F_{MIN}$ , то минимальная частота переключения определяется как:

$$f_{SW.MIN} = 100kHz \times \frac{10k\Omega}{R_{FMIN}}$$
 (1)

Минимальное программируемая частота переключения ограничена цифровым счетчиком, работающем от внутреннего тактирования 40 МГц. При использовании 10 разрядного счетчика, минимальная частота переключения задается цифровым генератором 39 кГц (40 МГц/1024= 39 кГц). Таким образом, максимально допустимое значение для RFMIN 25,5 К $\Omega$ .

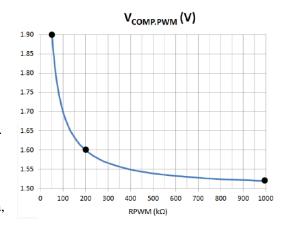


# Рис. 74. Установка минимальной частоты переключения

### Настройка начального уровня режима ШИМ

Когда напряжение СОМР падает ниже  $V_{\rm COMP.PWM}$  в результате снижения нагрузки, внутренний сигнал СОМР фиксируется на пороговом уровне и ЧИМ меняется на ШИМ. Порог начального уровня ШИМ программируется от 1,5 V и 1,9 V с помощью резистора на ножке PWMS, как показано на рис. 75. После того, как FAN7688 входит в режим ШИМ, привод затворов SR отключается.

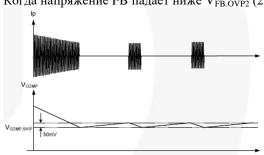
Рис. 75. Настройка начального уровня режима ШИМ



### Работа пропуска циклов

Как показано на рис. 76, когда напряжение СОМР падает ниже  $V_{\text{СОМР.SKIP}}$  (1,25 V), в результате снижения нагрузки. операция пропустить цикл используется для уменьшения потерь при коммутации. Поскольку напряжение СОМР поднимается выше 1,3 В, операция переключения возобновляется. Когда напряжение FB повышается выше  $V_{\text{FB.OVPI}}$  (2,65 В), работа пропуска цикла также разрешена, чтобы ограничить быстрый рост выходного напряжения.

Когда напряжение FB падает ниже  $V_{FB.OVP2}$  (2,3 B), операция переключения возобновляется.



#### Рис. 76. Работа пропуска циклов

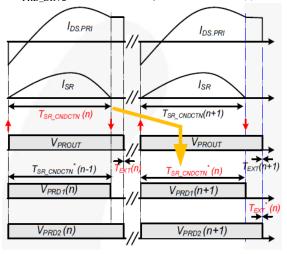
### Синхронное выпрямление

FAN7688 использует адаптивный метод отслеживания двойной кромки драйвера затвора, который предвосхищает момент пересечения тока SR нуля по отношению к двум различным опорым значениям. Рис. 77 и рис. 78 показывают рабочие формы сигналов адаптивного метода отслеживания двойного края затвора

SR, работающего ниже и выше резонанса. Для упрощения объяснения, предполагается, что SR мертвое время равно нулю. Первая схема отслеживания измеряет время проводимости SR ( $T_{SR\_CNDCTN}$ ) и использует эту информацию для формирования первого адаптивного сигнала драйвера ( $V_{PRD\_DRV1}$ ) для следующего цикла переключения, длительность которого такой же, как время проводимости SR в предыдущем цикле переключения. Вторая схема слежения измеряет turn-off время расширение, которое определяется как продолжительность времени от падающего края драйвера первичной стороны до соответствующего момента выключения SR ( $T_{EXT}$ ). Эта информация затем используется для генерирования второго адаптивного драйверного сигнала ( $V_{PRD\_DRV2}$ ) для следующего цикла переключения. Когда turn-off сигнала драйвера первичной стороны есть после turn-off соответствующего SR для работы ниже резонанса, второй адаптивный сигнал драйвера SR такой же, как в соответствующий

драйверный сигнал первичной стороны. Однако, когда turn-off драйверного сигнала первичной стороны находится перед turn-off моментом соответствующего SR для вышеуказанной операции резонансной, второй адаптивный сигнал драйвера SR генерируется путем расширения соответствующих сигналов драйвера затвора первичной стороны при  $T_{\rm EXT}$  предыдущего цикла переключения.

Поскольку момент выключения второго адаптивного сигнала управления затвором продлевается  $T_{EXT}$  по отношению к заднему фронту сигнала управления затвором первичной стороне, длительность этого сигнала последовательно меняется с частотой переключения. Комбинация этих двух сигналов  $V_{PRD\_DRV1}$  и  $V_{PRD\_DRV2}$  с элементом I, оптимальный адаптивный сигнал управления затвором получается.



 $I_{DS,PRI}$   $I_{SR}$   $I_{SR}$ 

Рис. 77. Работа отслеживания двойного края адаптивного управления SR (ниже резонанса)

Рис. 78. Работа отслеживания двойного края адаптивного управления SR (выше резонанса)

Моменты проводимости SR для SR1 и SR2 для каждого цикла переключения измеряются с помощью одного вывода (ножка SR1DS). Напряжение SR1DS и его задержанный сигнал, в результате 100 нс RC постоянной времени, сравниваются, как показано на рис. 79. Когда SR проводит, напряжение SR1DS фиксируется на потенциале земли или высоковольтной шины (2 момента выходного напряжения ), как показано на рис. 80. Принимая во внимание, напряжение SR1DS изменяется быстро, когда происходит переход переключения. Когда оба SR MOSFET отключены, напряжение SR1DS колеблется. Когда напряжение SR1DS изменяется быстре, чем 0.25 В / 100 нс по возрастающему фронту и 0.2 В / 100 нс по падающему фронту, переход переключения состояния проводимости SR обнаруживается. На основании обнаруженного перехода коммутации, FAN7688 предсказывает момент пересечения нуля тока SR для следующего цикла переключения. Задержка детектора 100 нс, вызванное постоянной времени RC компенсируется в внутренней схеме обнаружения тайминга для правильного управления затвором SR.

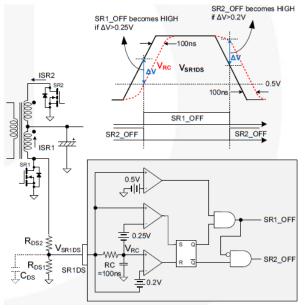
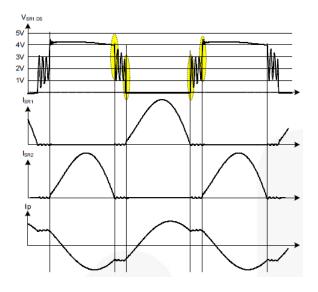
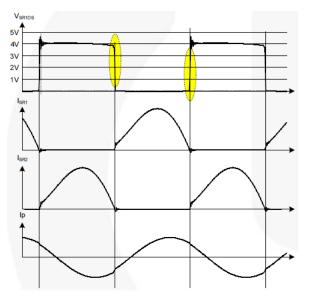


Рис. 80 и Рис. 81 показывают типичные формы сигналов напряжения ножки SR1DS вместе с другими сигналами ключа. Поскольку номинальное напряжение ножки SR1DS 4V, делитель напряжения должны быть надлежащим образом сконструированы таким образом, что превышения напряжения не применяется к этому контакту. Дополнительное шунтирующий конденсатор (COS) может быть подключен к ножке SR1DS, чтобы улучшить помехоустойчивость. Тем не менее, эквивалентная постоянная времени генерируемая шунтирующим конденсатором и сопротивлением делителя напряжения должна быть меньше внутренней постоянной времени RC (100 нс) схемы обнаружения для надлежащего обнаружения пересечения нуля током SR.

Puc. 79. Обнаружение проводимости SR при помощи одного вывода (SR1DS ножка)





**Рис. 80. Кривая обнаружения проводимости** SR при работе ниже резонанса

Puc. 81. Кривая обнаружения проводимости SR при работе выше резонанса

### Функция задержки времени повышения

Задержка времени офф-лайн питания определяется как время, необходимое для того, чтобы выходное напряжение оставалось регулируемым после удаления входное напряжение переменного тока. Поскольку напряжение на входном конденсаторе во время задержки, больший ток берется из конденсатора фильтра, чтобы доставить такую же мощность в нагрузку. С фиксированным уровнем предельного значения мощности источника питания, предназначенного для номинального входного напряжения, то задержка времени, как правило, ограничены из-за повышенного входного тока источника питания.

FAN7688 имеет функцию задержки времени повышения, которая увеличивает порог предельного тока на напряжение ножки ICS, когда LLC резонансный преобразователь работает в глубоко ниже резонанса в течении времени задержки. Это время задержки повышенной работы включено, когда время проводимости SR меньше, чем 94% от половинного цикла переключения для дольше, чем 1.6 мс. Уровень ограничения тока на ножке ICS возвращается к нормальному значению, когда время проводимости SR больше чем 98% от половинного цикла переключения дольше, чем 3,2 мс.

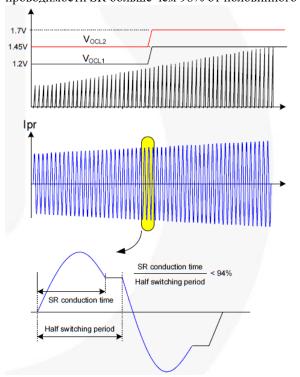


Рис. 82. Функция задержки времени повышения

### Быстрое руководство установки для измерения тока и мягкого старта

Если предположить, что частота переключения такой же, как резонансная частота, пик v напряжения вторичной стороны трансформатора тока ( $V_{SENSE}$ ) определяется как:

$$V_{SENSE}^{PK} = I_o \cdot \frac{\pi}{2} \cdot \frac{N_S}{N_P} \cdot \frac{1}{n_{CT}} \times (R_{CS1} + R_{CS2})$$

[пример] Io = 20 A,  $N_P$  = 35,  $N_S$  = 2,  $n_{CT}$  = 50,  $R_{CS1}$  +  $R_{CS2}$ = 100  $\Omega \rightarrow V_{SENSE}^{\ \ PK}$  = 3.59 V в номинальном режиме нагрузки.

Делитель напряжения на ножке CS должен быть выбран таким образом, что ОСР не срабатывало во время нормальной работы.

$$V_{cs}^{PK} = I_o \cdot \frac{\pi}{2} \cdot \frac{N_s}{N_P} \cdot \frac{1}{n_{cT}} \times \frac{R_{cs1}}{R_{cs1} + R_{cs2}} < 3.5 \text{ B}$$

[пример] Io = 21 A,  $N_P = 35$ ,  $N_S = 2$ ,  $n_{CT} = 50$ ,  $R_{CS1} = 30 \Omega$ ,  $R_{CS2} = 70 \Omega \rightarrow V_{CS}^{PK} = 1.07 B$  в номинальном режиме нагрузки.

Резистор и конденсатор на ножке ICS должен быть выбран таким образом, что предел тока не срабатывает во время нормальной работы.

$$V_{ICS}^{PK} = I_o \cdot \frac{N_S}{N_P} \cdot \frac{1}{n_{CT}} \times \frac{R_{CS1} + R_{CS2}}{R_{ICS}} \cdot \frac{1}{C_{ICS}} \cdot \frac{1}{2f_{SW}} < 1.2 \text{ B}$$

$$\begin{split} &V_{ICS}^{\ \ PK} = I_o \cdot \frac{N_S}{N_P} \cdot \frac{1}{n_{CT}} \times \frac{R_{CS1} + R_{CS2}}{R_{ICS}} \cdot \frac{1}{2f_{SW}} \cdot \frac{1}{2f_{SW}} < 1.2 \text{ B} \\ &[\text{пример}] \text{ Io} = 20 \text{ A, N}_P = 35, N_S = 2, n_{CT} = 50, R_{CS1} = 30 \ \Omega, R_{CS2} = 70 \ \Omega, R_{ICS} = 10 \text{ k}\Omega, C_{ICS} = 1\text{nF, f}_S = 100 \text{kHz} \\ &\rightarrow V_{ICS}^{\ \ PK} = 1.14 \text{ V при номанальной нагрузке (фактическое <math>V_{ICS}^{\ \ PK}$$
 ниже примерно на 10%, как показано

на рис. 62 в связи с квази интегральным эффектом). Если предположить, что фактическое  $V_{ICS}^{PK}(V_{ICS}^{PKA})$  1 В, конденсатор плавного пуска должны быть выбраны таким образом, что защита от перегрузки не срабатывает во время запуска с полной нагрузкой.

$$T_{SS} = \frac{C_{SS} \times 2.4V}{I_{SS}} > \frac{C_{OUT} \cdot V_o}{\frac{1.2 - V_{ICS}}{V_{ICS}} I_o}$$

[пример] Io = 20 A,  $C_{SS}$  = 680 нФ,  $I_{SS}$  = 40 мкА,  $C_{OUT}$  = 7,200 мкФ,  $V_{ICS}^{PKA}$  = 1 B,  $V_{OUT}$  = 12.5 B.

$$T_{SS} = \frac{C_{SS} \times 2.4V}{I_{SS}} = 40.8ms > \frac{C_{OUT} \cdot V_o}{\frac{1.2 - V_{ICS}}{P_K}} I_o = 22.5ms$$

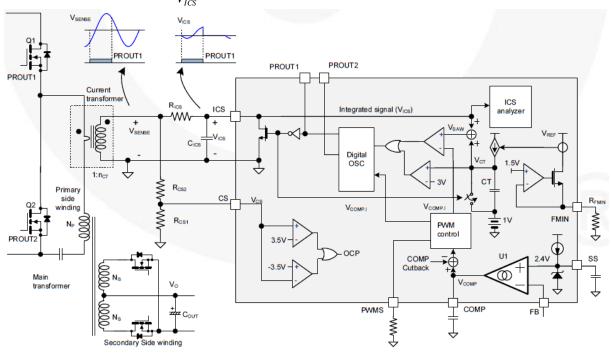


Рис. 84. Базовая прикладная схема для измерения тока и мягкого старта

Типовая прикладная схема (Резонансный LLC преобразователь)

Приложение	Устройство	Диапазон входного напряжения	Выход
Источник питания РС	FAN7688	350~400 V <sub>DC</sub>	12B/21A (252 B <sub>T</sub> )

### Возможности

- 4% улучшение эффективности по сравнению с выпрямителем на диодах Шоттки.
- 96,7% пиковая эффективность при 50% нагрузке.
- 96,0% пиковая эффективность при 100% нагрузке.
- 95% КПД при 20% нагрузке.
- 89,7% КПД при 10% нагрузке.
- КПД при легкой нагрузке (<15% нагрузки) может быть улучшен путем добавления параллельно каждому SR диода Шоттки с низким прямым падением  $V_{\rm F}$ .

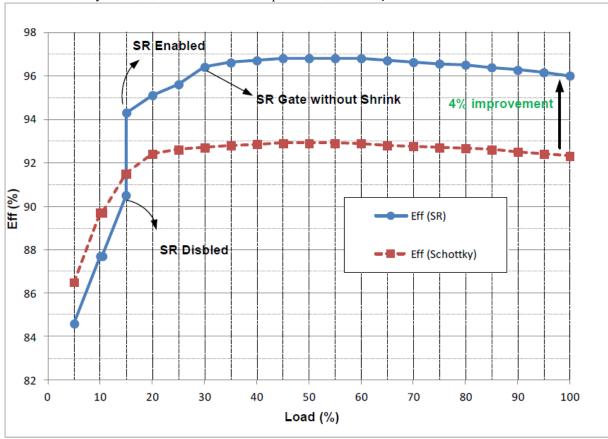


Рис. 85. Измеренная эффективность оценочной платы (EVB)

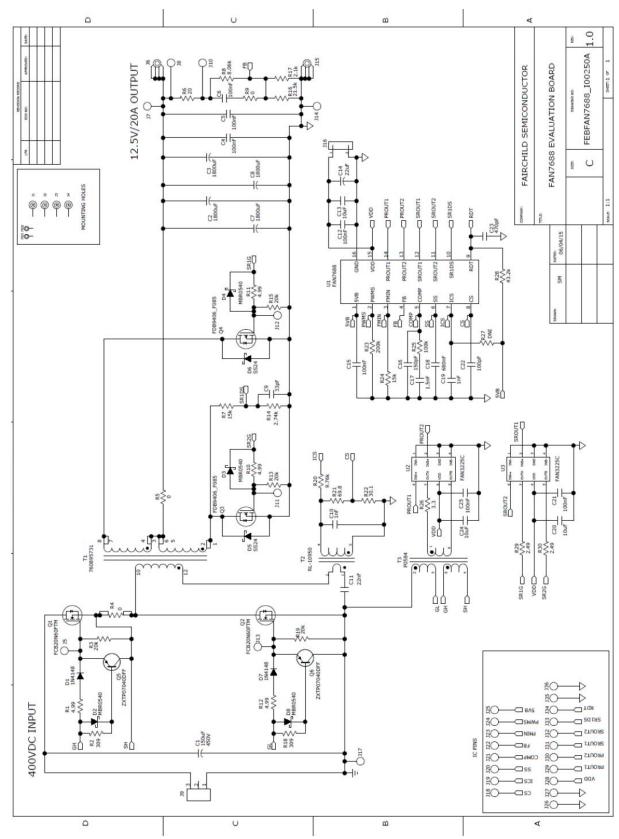


Рис. 86 Принципиальная электрическая схема типового приложения